46286

İSTANBUL TEKNİK ÜNİVERSİTESİ ★ FEN BİLİMLERİ ENSTİTÜSÜ

T.C. YÜKSEKÖĞRETİM KURULU
DOKÜMANTASYON MERKEZİ

AKTİF OTA-C FİLTRELERİNDE UYGUN OTA PROBLEMİ

YÜKSEK LİSANS TEZİ

Müh. Levent Öğdüm

Tezin Enstitüye Verildiği Tarih: 23 Ocak 1995

Tezin Savunulduğu Tarih : 3 Şubat 1995

Tez Danışmanı : Prof. Dr. Hakan KUNTMAN

Diğer Jüri Üyeleri :Prof. Dr. Cevdet ACAR

Prof. Dr. Cem GÖKNAR

ŞUBAT 1995

ÖNSÖZ

Bu tezin hazırlanmasındaki katkılarından dolayı sayın Prof. Dr. Hakan Kuntman'a teşekkürü bir borç bilirim.

İstanbul, Ocak 1995 Levent Öğdüm

İÇİNDEKİLER

ÖZET IV

SUMMARY V

BÖLÜM 1. GİRİŞ 1

BÖLÜM 2. İDEAL OLMAMA SORUNU 2

2.1. GİRİŞ GENLİĞİ ÜSTÜNDEKİ SINIRLAMA 13

BÖLÜM 3. OTA YAPILARININ İNCELENMESİ 16

3.1. SİMETRİK OTA 23

3.2. ACSP OTA 27

3.3. ÇAPRAZ BAĞLAMALI OTA 36

3.4. KRUMMENACHER'İN LİNEER CMOS OTA YAPISI 38

BÖLÜM 4. SÜZGEÇ UYGULAMA 45

4.1. SİMETRİK OTA TASARIMI 45

4.2. KASKOD AKIM AYNALI SİMETRİK OTA TASARIMI 55

4.3. ACSP OTA TASARIMI 65

BÖLÜM 5. SİMÜLASYON SONUÇLARININ DEĞERLENDİRİLMESİ 84

BÖLÜM 6. SONUÇ 85

BÖLÜM 7. KAYNAKLAR 86

BÖLÜM 8. ÖZGEÇMİŞ 88

ÖZET

AKTİF OTA-C FİLTRELERİNDE UYGUN OTA PROBLEMİ

Levent ÖĞDÜM

Özet: Aktif devre sentezi yöntemleriyle elde edilmiş aktif OTA-C filtre yapıları literatürde bol miktarda bulunmaktadır. Bu tezde, bu filtrelerde kullanılan ve analog tümdevre teknolojisi (CMOS) ile gerçeklenmiş OTA ların filtre karakteristiklerini nasıl etkilediği pratik olarak incelenmiştir. İnceleme, en basit OTA yapısı olarak kabül edilebilecek olan SİMETRİK OTA ile yapılmış, bu OTA dan kaynaklanan problemlerin, filtre karakteristiklerinin düzeltilmesine ışık tutacağı düşünülmüştür.

Simetrik OTA nın kullanılması ile elde edilen karakteristiklerden yapılan değerlendirme sonucu, daha uygun bir OTA kullanma arayışına girişilmiştir. Literatürde CMOS OTA ların lineerleştirilmesi üzerine pek çok yayın bulunmaktadır. Bu OTA ların lineer çalışma bölgelerinin geniş olması, lineer çalışma bölgesinde mümkün olduğu kadar lineer bir doğrunun elde edilmesi mümkün olmaktadır. OTA lardaki bu lineerleşmenin filtre karakteristiklerinde iyileşme yapıp yapmadıkları incelenmiştir. Temel olarak ideal OTA dan sapma olarak kabul edilebilecek olan çıkış direnci, giriş direnci, band genişliği, lineer çalışma bölgesi, eğimin lineerliği gibi parametrelerin filtre özelliklerini nasıl etkilediği incelenmiştir.

SUMMARY

THE SUITABLE OTA PROBLEM FOR SECOND-ORDER OTA-C FILTERS

Levent ÖĞDÜM

Abstract: The main purpose of the thesis is to examine and to improve a good performance for the active OTA-C filters. The procedure is designed to examine the practical behaviours of the active OTA-C filters and then to improve a good performance for the filters. The filters which are examined are the low-pass, high-pass, band-pass and all-pass filter. All these filters have been examined in the literature.

The conventional operational amplifier (op amp) is used as the active device in the vast majority of the active filter literature. For design purposes, the assumption that the op amp is ideal ($A=\infty$, $R_{in}=\infty$, $R_o=0$) is generally made, and large amounts of feedback are used to make the filter gain essentially independent of the gain of the op amp. A host of practical filter designs hve evolved following this approach. It has also become apparent, however, that operational amplifier limitations preclude the use of these filters at high frequencies, attempts to integrate these filters have been unsuccesfull (with the exception of a few nondemanding applications), and convenient voltage or current control schemes for externally adjusting the filter characteristics do not exist.

With the realization that the BJT and MOSFET are inherently current and transconductance amplifiers, respecctively, the following question naturally arises. Can any improvements in filter characteristics, performance, or flexibility be obtained by using one of the other basic types of amplifiers (e.g. transconductance, current, or transresistance) in place of a voltage amplifier (or specificaly the operational amplifier) as the basic active device in a filter structure ?

In the second section, basic first and second-order structures using the transconductance amplifier (often termed the operational transconductance amplifier : OTA) are briefly discussed.

Many of the basic OTA based structures use only OTAs and capacitors and, hence, are attractive for integration. Component count of these structures is often very low (e.g, second-order

biquadratic filters can be constructed with two OTAs and two capacitors). Convenient internal or external voltage or current control of the filter characteristics is attainable with these designs. They are attractive for frequency referenced applications.

From a practical wiewpoint, the high-frequency performance of discrete bipolar OTAs, such as the CA 3080, is quite good. The transconductance gain, g_m, can be varied over several decades by adjusting an external dc bias current I_{ABC}. The major limitation of existing OTAs is the restricted differential input voltage swing required to maintain linearity. For the CA 3080, it is limited to about 30 mV_{p-p} to maintain a reasonable degree of linearity. The OTAs in the thesis are assumed to be realized in CMOS technology.

Prior to the mid-1970s, MOS technology was utilized primarily for memory and logic functions and the analog functions that were required in a given system were typically implemented by using bipolar integrated circuits such as operational amplifiers. However, in more recent years, the steady increases in chip complexity brought about by continuing improvements in lithographic resolution have created the economic incentive to implement subsystems containing both analog and digital functions on a single integrated circuit. Most often, the necessary analog functions are those associated with the corversion of signals from analog to digital form and vice versa, such as precision amplification, filtering, the sample-and-hold function, voltage comparison, generation of precision binary-weighted voltages and currents, and generation of precision reference potentials. The partitioning of subsystems into seperate bipolar analog and MOS digital portions is undesirable in many cases for reasons of package cost, physical space on printed circuit boards, and performance. Examples of such subsystems are analog-digital converters, and voice PCM encoder/decoders.

Compared with bipolar technology, MOS technology has both advantages and disadvantages in implementing analog functions. MOS transistors inherently display lower transconductance than bipolar devices, leading to higher dc offsets in differantial amplifiers. However, the virtually infinite input resistance of the device when used as an amplifier and zero offset when used as a switch allow a signal voltage to be strored on a monolithic capacitor and sensed continuously and nondestructively. Thisresults in a precision on-chip analog sample/hold capability that does not exist in bipolar technology. This capability has been widely utilized to enhance the

performance of MOS analog circuits, performing functions such as sample-data analog filtering, offset storage and cancellation, precision amplification, and precision binary attenuation.

It was known from the second-order filter equations that the design parameters of the filters w_p and Q, depends on g_m, the main parameter of the ota. Because of this, g_m must have a reasonable linearty. It is clear that the linearty error will cause an error on the filter characteristics, especially at its frequency response. Morover the linearty error at g_m will cause a harmonic distorsion at the output. because of these reasons, different kinds of linearization techniques have been developed widely for CMOS OTAs in the literature. The simplest CMOS OTA which is called "Symmetrical ota" is based on the behaviour of the source-coupled differantial pair.

As a starting point, it is worth considering the simple differantial pair integrator. In addition to its simplicity, tunability, and area efficiency, this integrator configuration potentially achieves the best high-frequency performance because it makes use of a single source-copled differantial pair to implement the voltage-to-current converter function.

One major disadvantage of this elementary integrator, however, is that in order to maintain harmonic or intermodulation distortions at acceptable levels and to limit the unity-gain frequency shift due to the nonlinear behaviour of the source-coupled pair, the current modulation in the transistors must be kept low.

Several circuit techniques for improving the linearty of MOS transconductance elements have been proposed in the literature. In one of them, linearization is achieved by simply adding an auxiliary cross-coupled differantial pair to the source-coupled pair and by properly scaling their W/L ratios and the tail currents. another possibility is to degenerate the source-coupled pair by means of a mos transistor operating in the triode region. Acombination of both techniques yields even better linearty performance. Other linearization methods use grounded-source triode-mode MOST's, cross-coupled quad configurations or class AB operation.

All these OTAs are examined in the third section. This section begins with the discussion of the simple source-coupled differantial pair. By using this configuration, an improvement of "symmetrical OTA" is made. The performance of such an ota is discussed. It was seen that , linear range of such an ota depends

on the W/L ratios of the driving transistors of the source-coupled differantial pair. Decreased W/L ratio of the driving transistorscauses a larger linear range but for keeping the tail current constant (channel-lenght modulation), it has a minimum value which can not be passed further. Also the transconductance parameter of the ota, g_m depends on the ratio of W/L. A decreasing W/L ratio decreases the g_m of the ota and visa versa. For to have a reasonable g_m and linear range both, an optimum solution has to be found. the transconductance parameter g_m of a symmetrical ota can be varied by adjusting the tail current of the source-coupled differantial pair. this current source is simply a single NMOS transistor, so in order to keep the tail current constant, the transistor must operate in the saturated region. as it is known well, this happens if the drain-source voltage of the transistor is greater or equal to the gate-source voltage of the transistor. This is why the W/L ratios of the driving transistors can not be choosen too small. Values less than a minimum will cause the current source to loose its stability. This will cause a transconductance error for the ota. From the theoritical calculations and the experimental data, the linear range for a symmetrical ota can not be changed independently. This is the important insufficiency of the ota. Second and the most important insufficiency for symmetrical ota is that the transconductance parameter g_m does not have a sufficient linearty in the linear range. As it was said before, this will cause a w_p and Q errors in the second-order filter applications.

As it is clear, the main purpose for a analog integrated circuit designer, is to design an IC as close as possible to its ideal model. This is because of the active network synthesis methods that are used in order to get the configurations for various active OTA-C filters in which generally one assumes the active elements(OTA, OPAMP or etc.) ideal, but this is an utopia of course. For a practical OTA, g_m is not constant (linearty error), output resistance is not infinitive, input resistance is not infinitive and the frequency band is not infinitive too. All of these variations from the ideal model should be tested after the design.

In the third section, another ota called "Anti Phase Common Source Pair" (ACSP)[1] is tested for the active ota-c filters. this ota has been designed for the improvement of g_m linearty [2]. Also the dynamic range of the ota is larger than the symmetrical ota. In order to make comparison, transconductance parameter g_m is kept the same for both symmetrical ota and ACSP ota.

Although ACSP ota has some advantages as said above, it has a smaller frequency band when compared with the frequency band of the symmetrical ota. Because of this , the filter applications should have a frequency bandless than the ACSP's frequency band. This means that larger capacitors or smaller g_m should be selected in the design procedure.

The main reason for the narrow band is the extra network in order to improve a compensation for the g_m linearty. This kind of compensation is simply called feedforward compensation, which can be simply described as to provide a path from differantial input voltage to a certain node. The function that the feedforward network provides, depends on generally to the node that its output is connected.

As it can be easily understood, the extra feedforward network will get extra parasitic capacitors in the confuguration so, this will cause a narrow frequency band.

Other kinds of otas are examined and tested for the active OTA-C filters in this section. All of them give different kinds of characteristics for the filters. For each OTA, all of the characteristics are given in this section too.

In the fourth section, the characteristics of the filters for each ota are compared. This section has shown that active OTA-C filters with one of the OTAs do not have a certain advantage on others, it has some disadvantages also, so the election is left to the readers, for their purposes.

In order to test the filter performances, the simulation program SPICE is used. The parameters used for the NMOS and PMOS transistors are the TÜBİTAK YİTAL's level 2 parameters, so , some parameters, something like mobility nonlinearty are not taken into account. In order to get the nonlinear DC characteristics of the otas and the filters, ".DC " analysis preferenced. As it is clear, for frequency analysis ".AC " analysis is preferenced.

In order to get some theoritical results for the otas (their nonlinearity errors, DC bias, etc.) simple square-law model for the transistors are used.

In the fifth section, the results and the decisions are discussed briefly. The question of "what can be done in the future ?" is tried to give an answer. This is because CMOS

analog IC technology is growing up recently, so more good performance otas will exist in the future.

BÖLÜM 1.

GİRİŞ

Aktif OTA-C filtre yapılarındaki OTA'ların ne tür elektriksel özelliklere sahip olması gerektiği, kullanılan OTA-C filtre yapılarına ve filtreden beklenen başarı kriterlerine göre değişir. Aktif OTA-C filtre yapılarında yeni bir yaklaşıma göre filtrelerdeki OTA sayıları azaltılmıştır[3]. Burada göz önüne alınan filtre yapıları bu yapılar olacaktır. Bu filtre yapıları bölüm 2' de tek tek verilmiştir ve özellikleri incelenmiştir. daha sonraki bölümlerde ise filtrelerin pratik olarak gerçeklenmesi için uygun OTA problemi incelenmiştir[1],[2],[4],[5]. Bölüm 3'de inceleme simetrik ota ve acsp ota ile gercekleştirilmiştir Bu bölümde asıl üzerine yoğunlaşılan ota simetrik ota olmuştur. Bunun nedeni bu ota ile elde edilen simülasyon sonuçlarının filtrelerin davranışı konusunda önemli bilgiler içermesindendir. Konu daha sonra daha üst düzey (lineerleştirilmiş) ota'lar üzerine oturtulmuştur.

2-İdeal Olmama Sorunu

Aktif OTA-C filtrelerinde kullanılacak olan aktif eleman OTA nın ideal olması durumunda filtrelerden beklenen özellikleri tam olarak elde edileceği açıktır. Ancak pratik olarak böyle OTA ların elde edilmesi mümkün olmayacağından, pratik bir OTA nın kullanımı ile filtre özelliklerinde sapmaların ve sınırlamaların olması kaçınılmazdır.

Öncelikle ideal bir OTA ile ideal olmayan bir OTA arasındaki temel farklılıklardan bahsetmek gerekir. İdeal bir OTA için çıkış direnci sonsuz, band genişliği sonsuz, çıkış akımının salınabileeği aralık sonsuz, çıkış geriliminin salınabileceği aralık sonsuz, eğimin değiştirilebileceği aralık sonsuz olurken, pratik olarak gerçekleştirilmiş bir OTA için bu parametreler sonsuz olmayacaktır.

Burada kullanılacak ve test edilecek aktif OTA-C filtrelerinin yapıları ve transfer fonksiyonları tablo 2.1 de gösterilmiştir[3]. Buradaki

$$H(s)=\frac{a_0}{s^2+b_1 s+b_0} \quad , \quad a_0=b_0$$

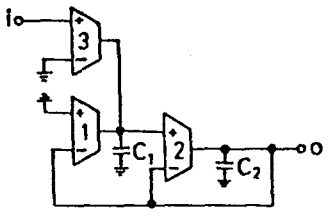
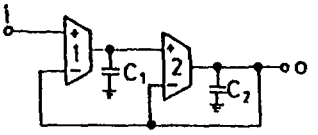
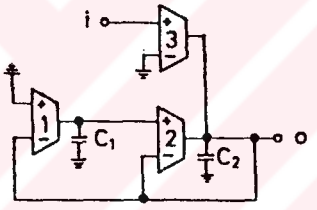
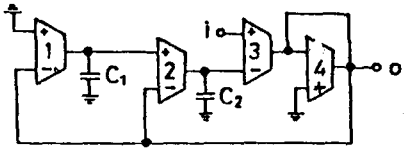
$$\frac{g_{m1}}{C_1}=\frac{b_0}{b_1}=w_p Q \quad , \quad \frac{g_{m2}}{C_2}=b_1=\frac{w_p}{Q} \qquad (2.1)$$

$$w_p=\left\{\frac{g_{m1}g_{m2}}{C_1C_2}\right\}^{1/2} \quad , \quad Q=\left\{\frac{g_{m1}C_2}{g_{m2}C_1}\right\}^{1/2}$$

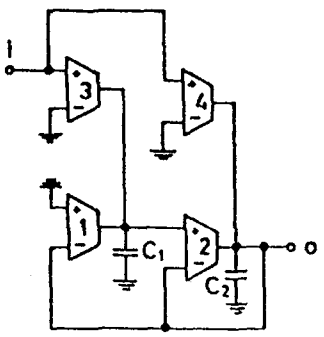
alçak geçiren filtre için $Q=1/\sqrt{2}$, $w_p=2.\pi.3.10^6$ için yapılacak tasarım için kullanılacak bağıntılar tablo 2.1.den de görülebileceği gibi 2.1 bağıntıları gibidir. Tasarında, alçak geçiren filtre ve diğer tüm filtreler için $g_{m1}=g_{m2}=...g_{mn}=g_m$ olacak şekilde eşit alınırsa, 2.1 bağıntıları

Tablo 2.1

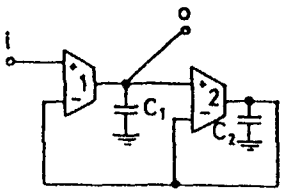
ÇEŞİTLİ 2. DERECEDEN ÇEŞİTLİ CEVAPLARI GERÇEKLEYEN MİNİMAL OTA-C SÜZGEÇ ŞEKİLLERİ

TRANSFER FONKSİYONU	SÜZGEÇ GERÇEKLEMESİ	
$\frac{a_o}{s^2 + b_1 s + b_o}$	 $\frac{g_{m1}}{C_1} = \frac{b_o}{b_1}$, $\frac{g_{m2}}{C_2} = b_1$ $\frac{g_{m3}}{C_1} = \frac{a_o}{b_1}$	$a_o = b_o$  $\frac{g_{m1}}{C_1} = \frac{b_o}{b_1}$, $\frac{g_{m2}}{C_2} = b_1$
$\frac{a_1 s}{s^2 + b_1 s + b_o}$	 $\frac{g_{m1}}{C_1} = \frac{b_o}{b_1}$, $\frac{g_{m2}}{C_2} = b_1$, $\frac{g_{m3}}{C_2} = a_1$	
$\frac{a_2 s^2}{s^2 + b_1 s + b_o}$	 $\frac{g_{m1}}{C_1} = \frac{b_o}{b_1}$ $\frac{g_{m2}}{C_2} = \frac{b_1}{a_2}$, $\frac{g_{m3}}{g_{m4}} = a_2$	

$\frac{a_1 s + a_o}{s^2 + b_1 s + b_o}$



$a_1 = \frac{b_o}{b_1}$, $a_o = b_o$

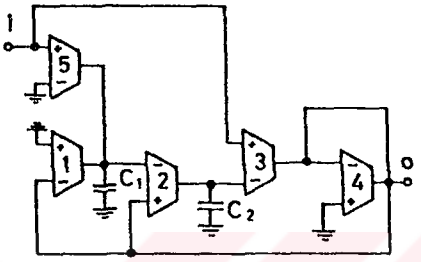


$\frac{g_{m1}}{C_1} = \frac{b_o}{b_1}$, $\frac{g_{m2}}{C_2} = b_1$

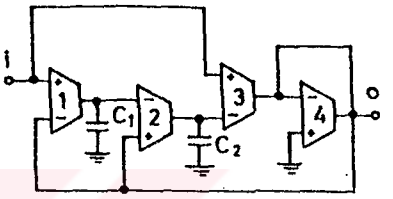
$\frac{g_{m3}}{C_1} = \frac{a_o}{b_1}$, $\frac{g_{m4}}{C_2} = a_1$

$\frac{g_{m1}}{C_1} = \frac{b_o}{b_1}$, $\frac{g_{m2}}{C_2} = b_1$

$\frac{a_2 s^2 + a_o}{s^2 + b_1 s + b_o}$



$a_o = b_o$



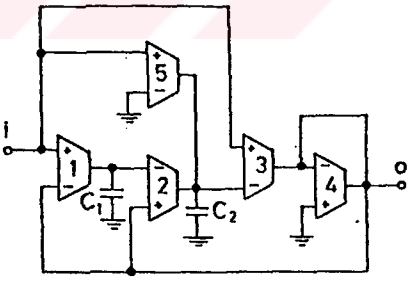
$\frac{g_{m1}}{C_1} = \frac{b_o}{b_1}$, $\frac{g_{m2}}{C_2} = \frac{b_1}{a_2}$

$\frac{g_{m5}}{C_1} = \frac{a_o}{b_1}$, $\frac{g_{m3}}{g_{m4}} = a_2$

$\frac{g_{m1}}{C_1} = \frac{b_o}{b_1}$, $\frac{g_{m2}}{C_2} = \frac{b_1}{a_2}$

$\frac{g_{m3}}{g_{m4}} = a_2$

$\frac{s^2 - b_1 s + b_o}{s^2 + b_1 s + b_o}$



$\frac{g_{m1}}{C_1} = \frac{b_o}{b_1}$, $\frac{g_{m2}}{C_2} = b_1$, $\frac{g_{m5}}{C_2} = b_1$, $\frac{g_{m3}}{g_{m4}} = 1$

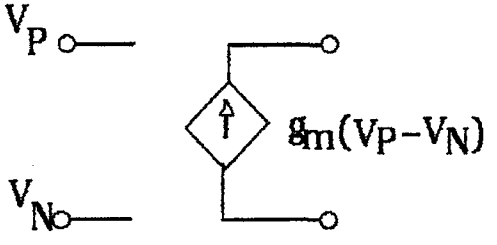
yardımıyla 2.2 bağıntıları bulunabilir. C_1=70pF seçilmesi durumunda 2.2 bağıntıları yardımıyla C_2=35pF olarak bulunabilir. Aynı şekilde 2.1 ve 2.2 bağıntılarından $g_{m1}=g_{m2}=g_m$=1.3328mA/V olarak bulunabilir.

$$Q=\frac{1}{\sqrt{2}} \quad , \quad w_p = 2\pi.3.x10^6 \quad , \quad g_{m1}=g_{m2}=g_m \Rightarrow C_1=C_2 \qquad (2.2)$$

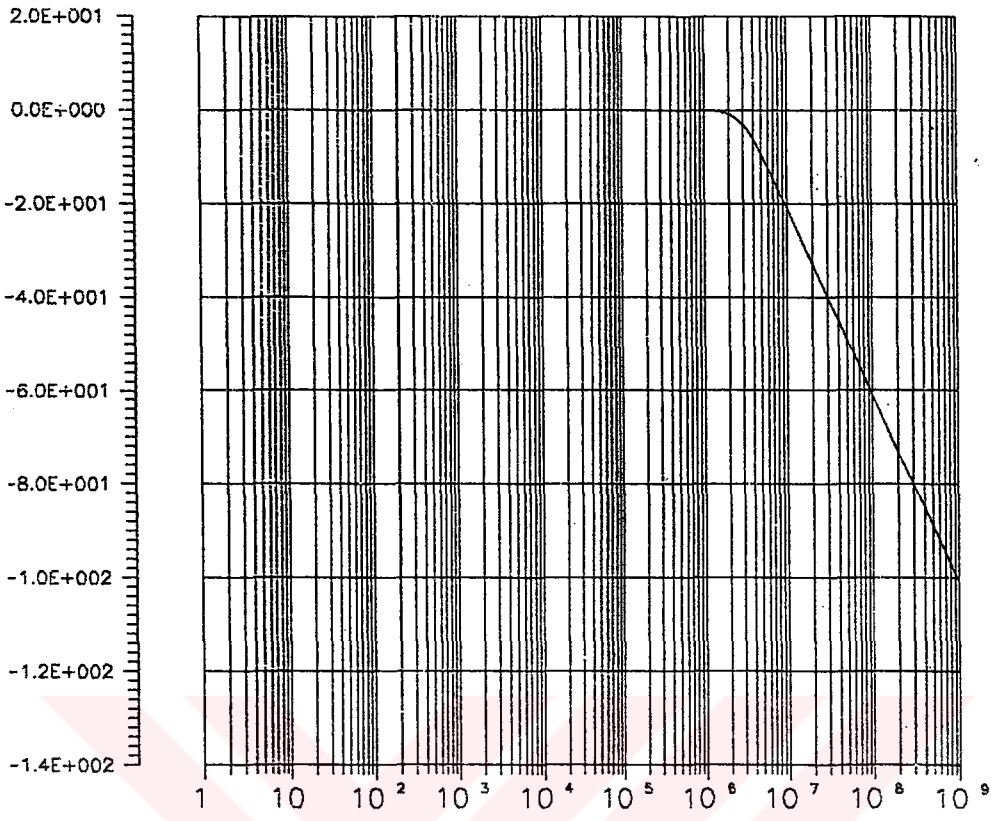
Alçak geçiren filtre için yapılan bu tasarım sonucu elde edilecek transfer fonksiyonunun payda polinomu, $g_{m1}=g_{m2}=g_m$=1.3328mA/V, C_1=70pF ve C_2=35pF için diğer tüm filtreler için aynı payda polinomunu vereceği gösterilebilir.

Tablo 2.1 deki tüm filtreler için $g_{m1}=g_{m2}=...=g_{mn}$=1mA/V, C_1=70pF ve C_2=35pF olarak alınmıştır. Böylece her filtrenin payda polinomu aynı olmuştur.

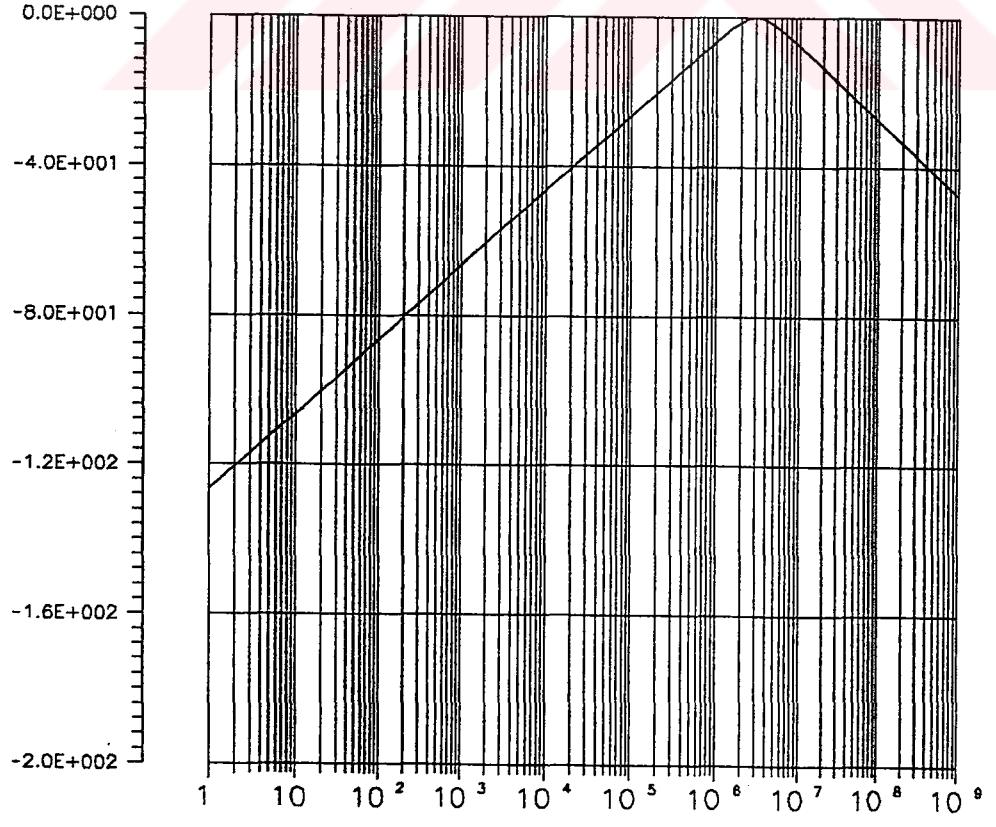
İdeal OTA ların kullanılması durumunda elde edilecek filtre karakteristiklerini görmek için, filtrelerdeki OTA lar yerine şekil 2.1 deki eşdeğer devre kullanılabilir. Yukarıdaki tasarım için(C_1=70pF, C_2=35pF, g_m=1mA/V) ve şekil 2.1 deki OTA eşdeğeri kullanılarak



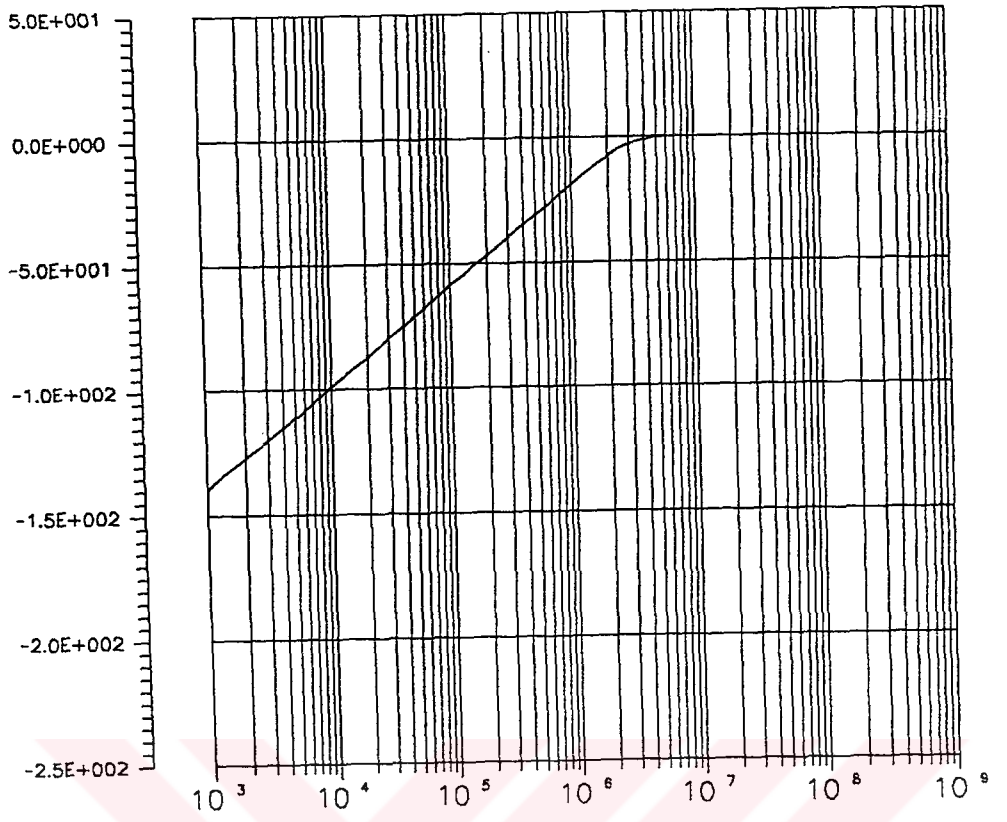
Şekil 2.1 İdeal OTA modeli



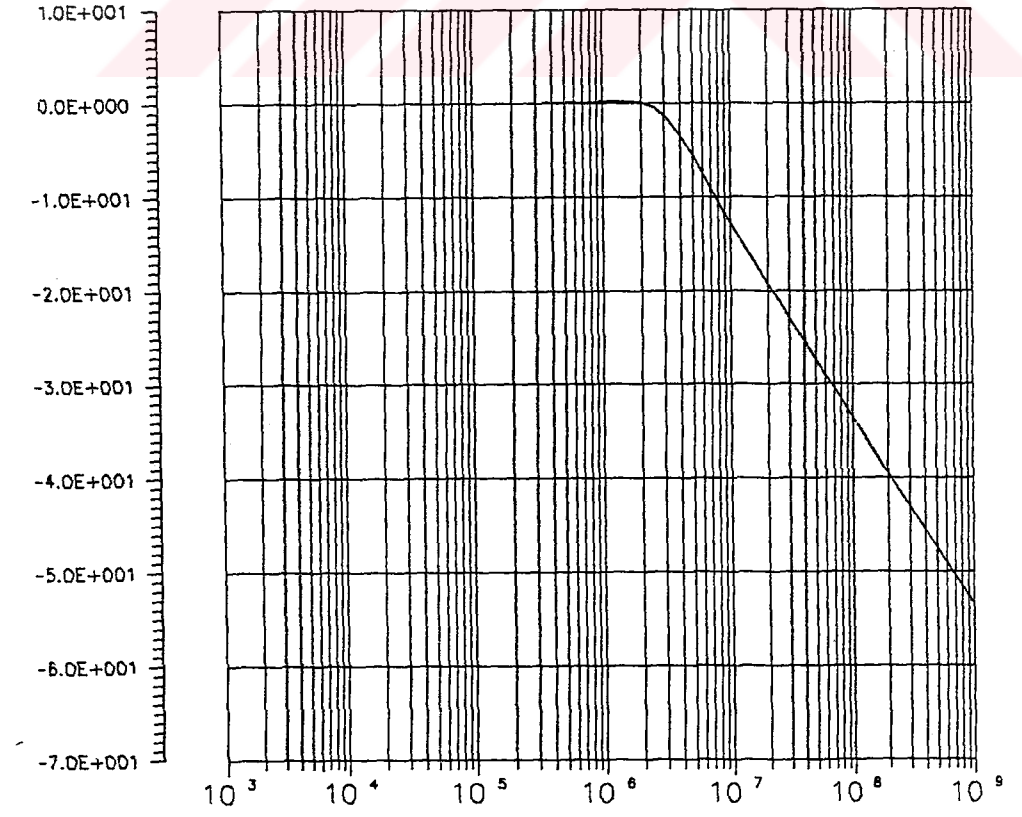
Şekil 2.2 İdeal Filtre1 Frekans Eğrisi



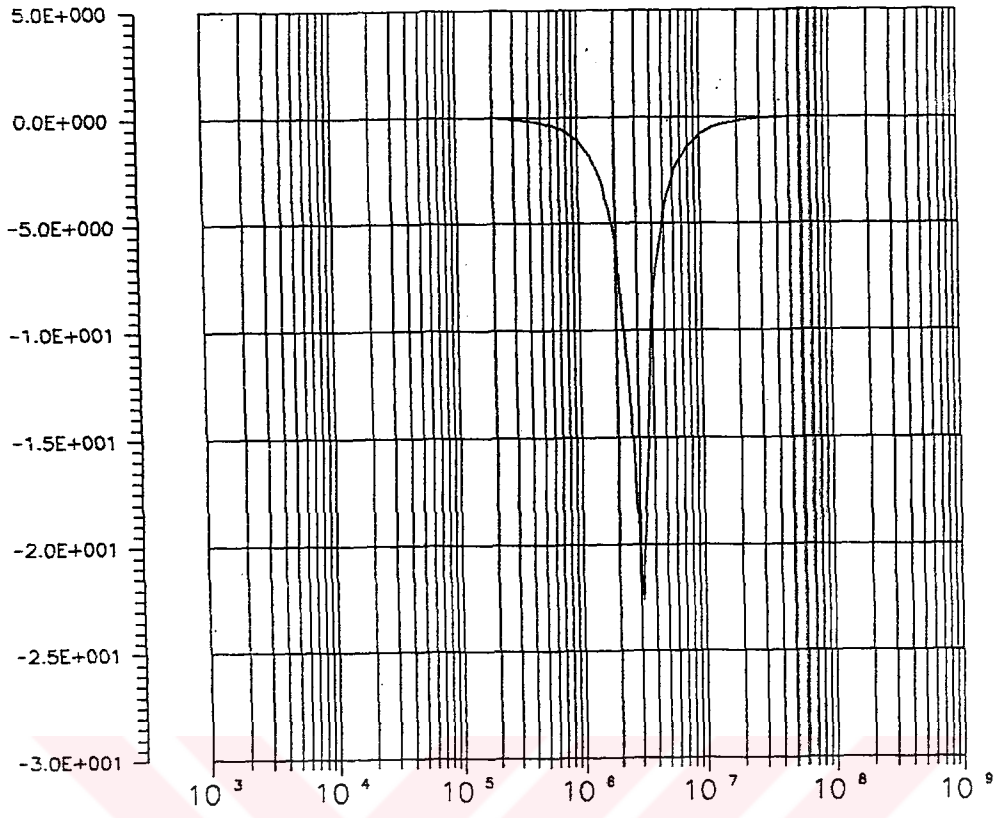
Şekil 2.3 İdeal Filtre 2 Frekans Eğrisi



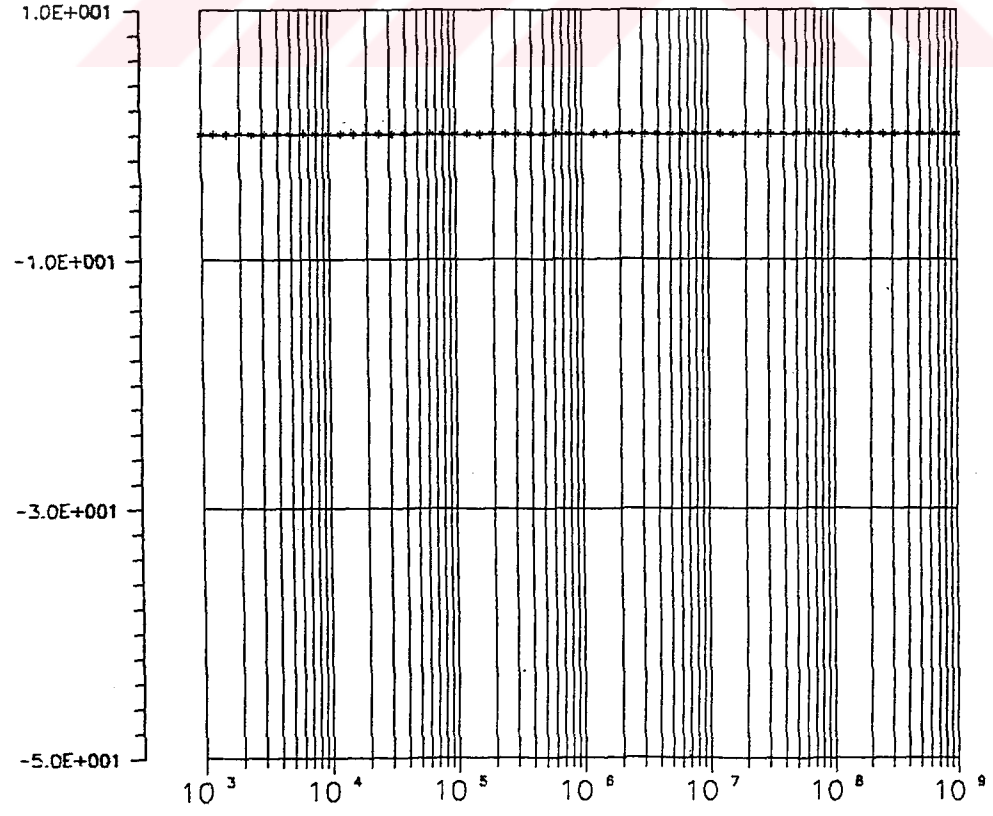
Şekil 2.4 İdeal Filtre 3 Frekans Eğrisi



Şekil 2.5 İdeal Filtre 4 Frekans Eğrisi



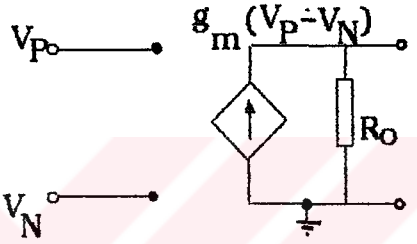
Şekil 2.6 İdeal Filtre 5 Frekans Eğrisi



Şekil 2.7 İdeal Filtre 6 Frekans Eğrisi

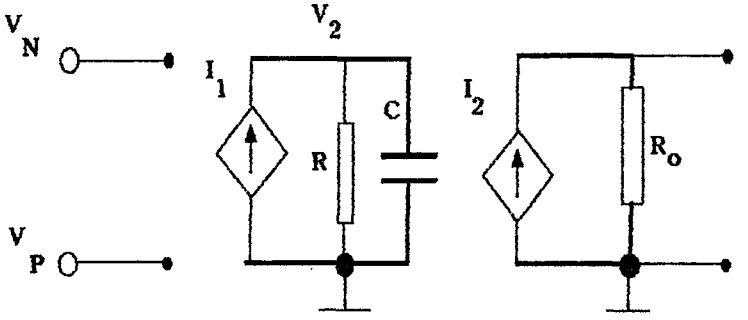
SPICE simülasyon programı ile analiz yapılırsa, filtrelerin ideal frekans eğrileri gözlenebilir. Bu eğriler şekil 2.2 den, şekil 2.7 ye kadar gösterilmiştir.

Daha önce bahsedilen ideal OTA dan sapmaları incelemek için şekil 2.1 deki devreye idealden sapmaları karakterize edecek şekilde eklemeler yapılabilir. Örneğin çıkış direncinin etkisinin incelenmesi açısından şekil 2.1 deki eşdeğer devre şekil 2.8 deki şekle dönüştürülebilir. Benzer şekilde OTA nın sınırlı band genişliğini



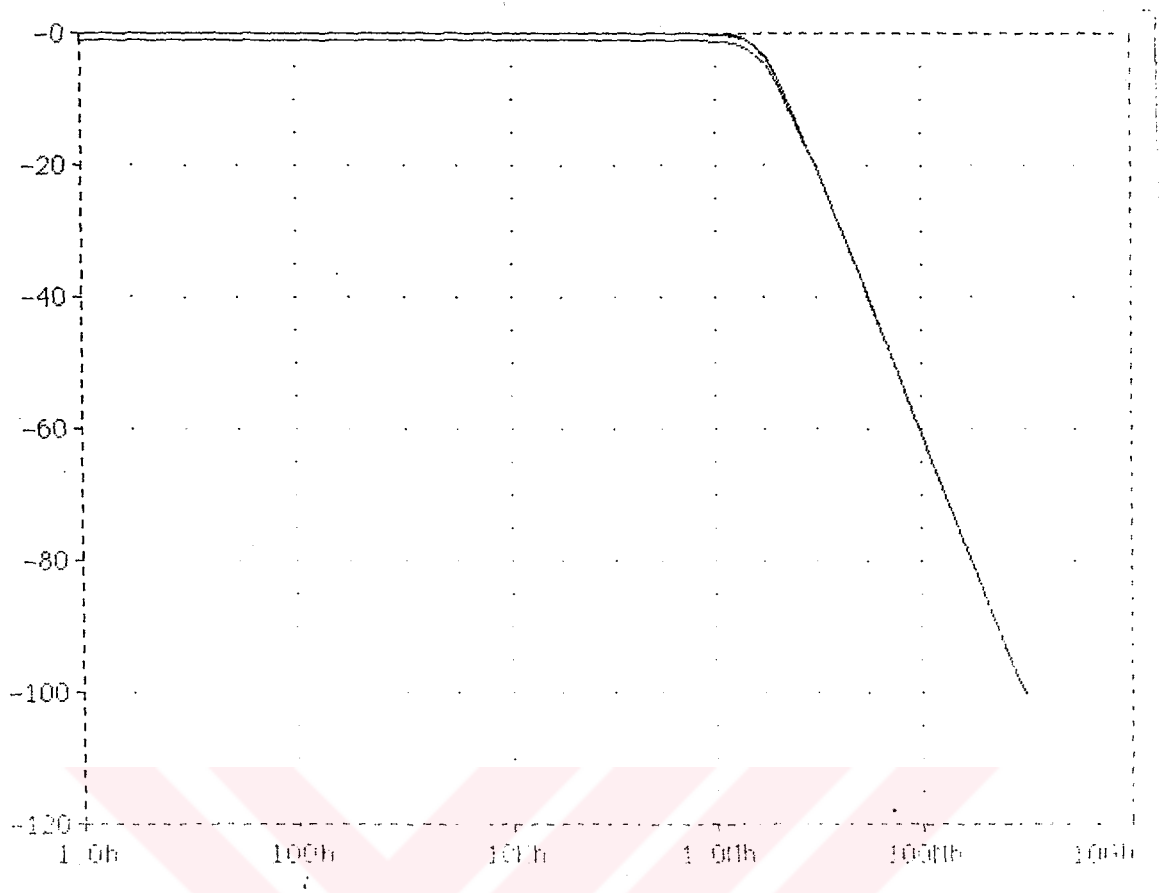
Şekil 2.8 Çıkış Dirençli OTA Modeli

incelemek açısından şekil 2.1 deki devre şekil 2.9 daki gibi tek kutuplu bir OTA eşdeğeri olarak değiştirilebilir. Şekil 2.9 daki I_1 ve I_2

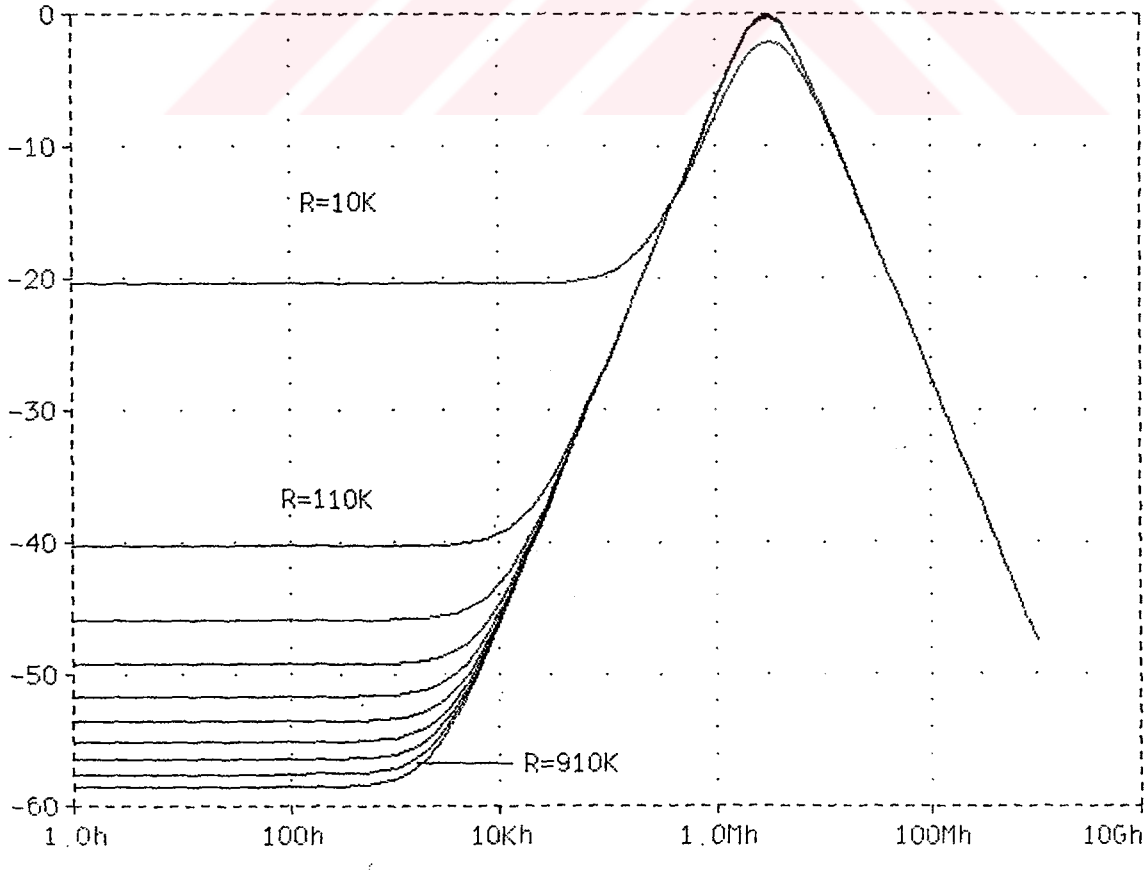


Şekil 2.9 Sınırlı Band Genişliğine Sahip OTA Modeli

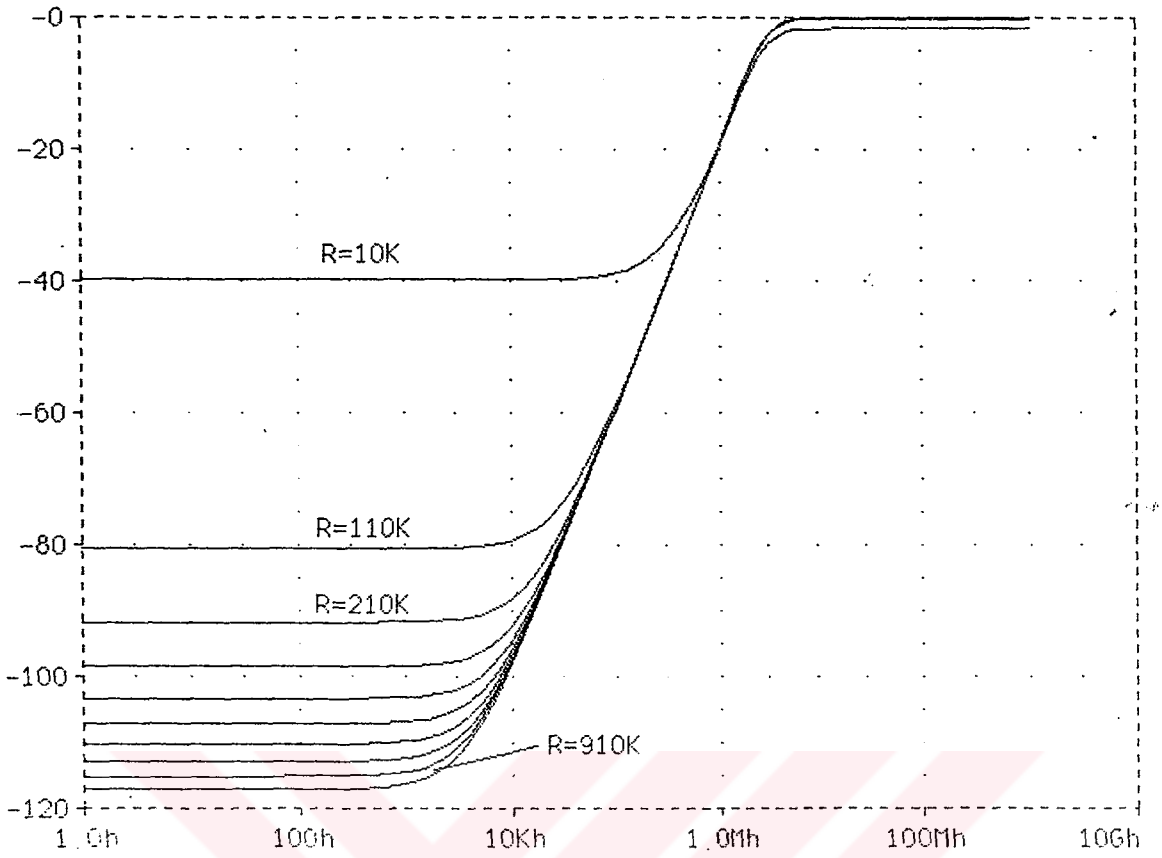
büyüklüklerinin ifadeleri 2.3 de gösterilmiştir. Şekil 2.9 daki R ve C ise OTA nın tek kutbunun değerini belirleyeceğinden, istenilen band



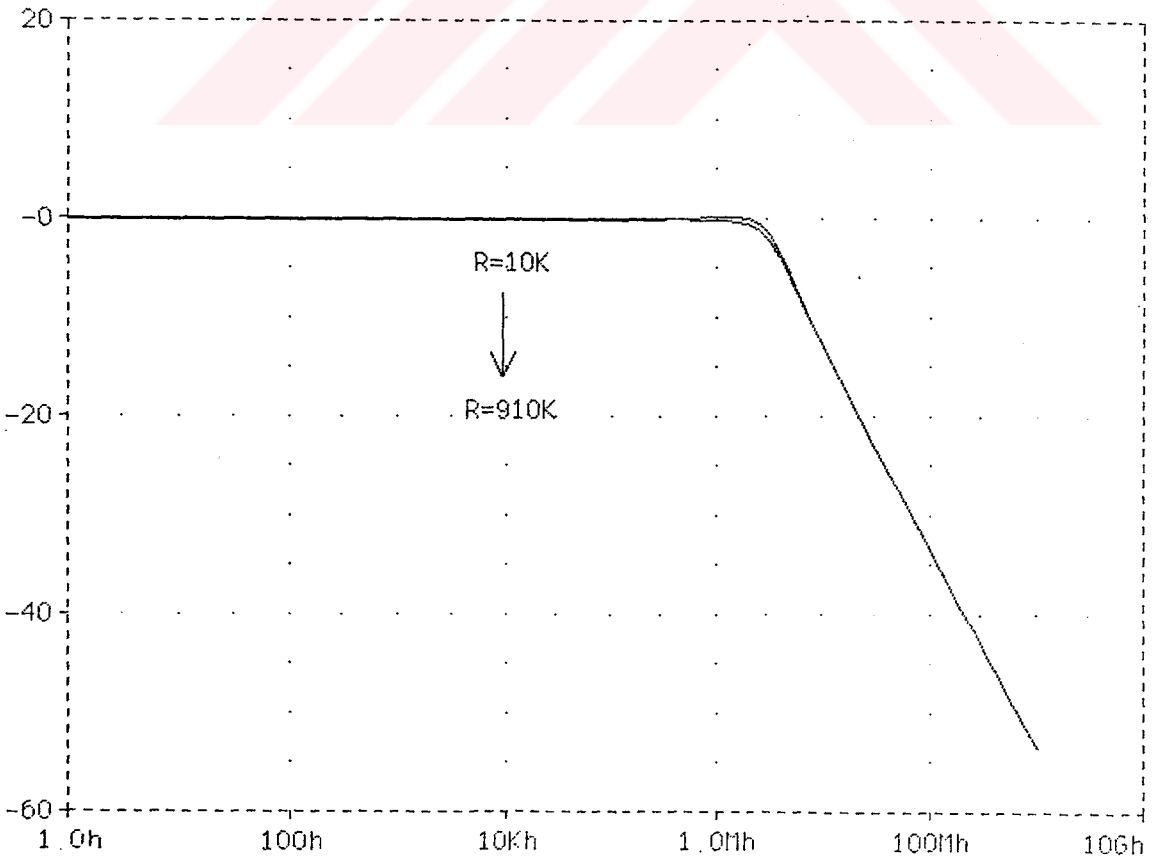
Şekil 2.10 Filtre1 İçin Çıkış Direncinin Etkisi



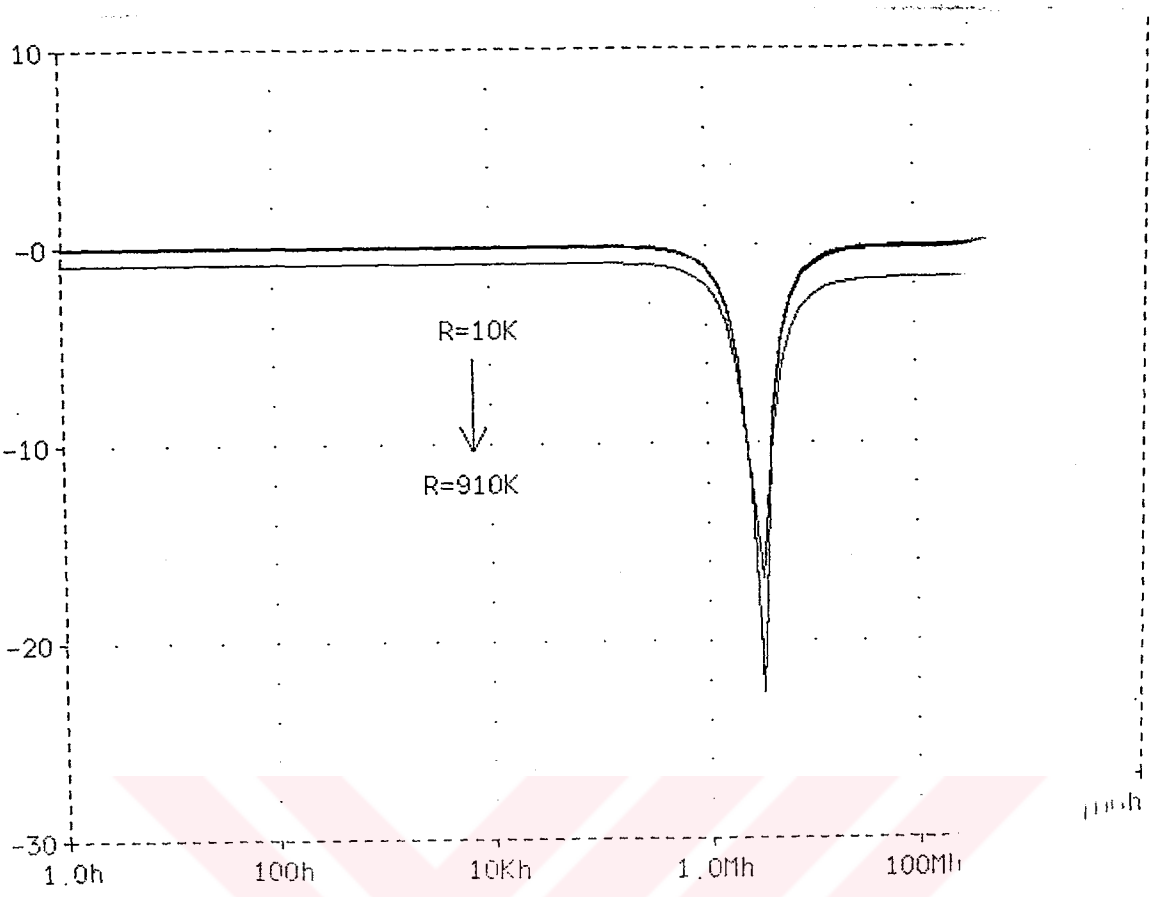
Şekil 2.11 Filtre 2 İçin Çıkış Direncinin Etkisi



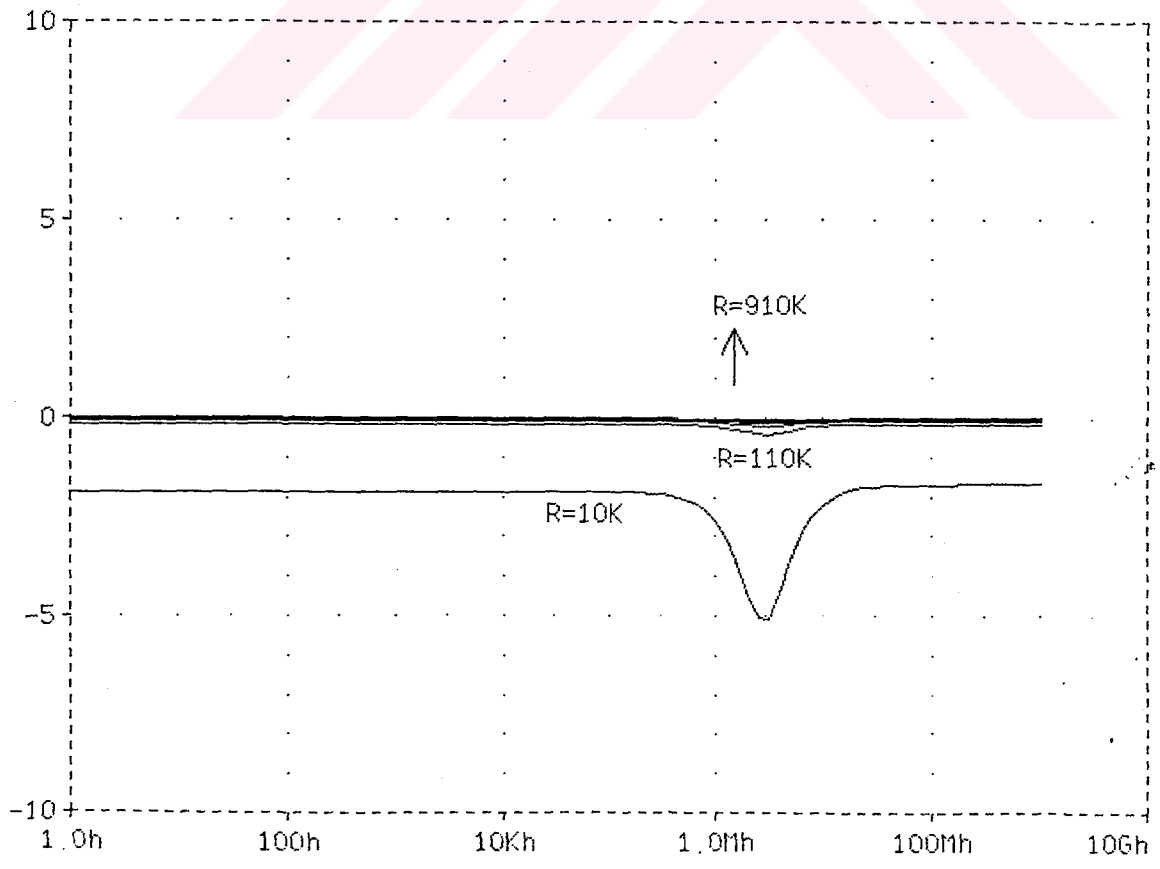
Şekil 2.12 Filtre 3 İçin Çıkış Direncinin Etkisi



Şekil 2.13 Filtre 4 İçin Çıkış Direncinin Etkisi



Şekil 2.14 Filtre 5 İçin Çıkış Direncinin Etkisi



Şekil 2.15 Filtre 6 İçin Çıkış Direncinin Etkisi

$$I_1 = g_{m1}(V_P - V_N) \quad , \quad I_2 = g_{m2}V_2 \qquad (2.3)$$

genişliğini elde etmek için beraberce belirlenmelidir. Aynı şekilde OTA nın eğimi olan g_m, G_{m1} ve g_{m2} cinsinden ifade edilmelidir. Şekil 2.9 daki devre için doğru bileşenler yönünden C kapasitesi açık devre alınabileceğinden I_2 akımı için 2.4 yazılabilir. Buna göre OTA nın

$$I_2 = g_{m2}V_2 = g_{m2}g_{m1}(V_P - V_N)R \qquad (2.4)$$

eğimi g_m 2.5 deki gibi olacaktır. Şekil 2.9 daki C kapasitesine çeşitli

$$g_m = g_{m1}g_{m2}R \qquad (2.5)$$

değerler verilerek OTA nın eğim-frekans eğrisinin bandı azaltılıp arttırılabilir.

OTA lar yerine şekil 2.8 deki model kullanılarak yapılacak SPICE simülasyonu sonucu çıkış direncinin etkisinin incelenmesi durumunda şekil 2.10 dan şekil 2.15 e kadar olan filtre karakteristikleri elde edilir. Görüldüğü üzere, çıkış direncinin etkisi en çok kendini band geçiren ve yüksek geçiren filtre yapılarında yeterince zayıflatmama sorunu olarak göstermektedir. Aynı zamanda filtrelerdeki w_p ve Q hataları da büyüyen çıkış direnci ile azalmaktadır.

2.1 Giriş Geliği Üstündeki Sınırlama(kırpılma) [3]

Bilindiği üzere pratik bir OTA için çıkış akımının alabileceği bir maksimum ve minimum akım değeri, aynı şekilde OTA nın çıkışı açık

devre iken, çıkış geriliminin alabileceği bir maksimum ve minimun gerilim değeri vardır. Bu özellikler aktif eleman olarak kullanılan devrelerde giriş geriliminin, çıkış büyüklüğünde kırpılma gözlenmeyecek şekilde, bir maksimum değerden daha büyük verilememesi sorununu ortaya çıkarır. Bu anlatılanlar I_k knumaralı OTA nın çıkış akımı, V_k k nımaralı OTA nın çıkış gerilim I_{ks}, k numaralı OTA nın çıkış akımının kırpılma değeri, V_{ks}, k numaralı OTA nın çıkış geriliminin kırpılma değeri olmak üzere 2.6 bağıntısında özetlenmiştir.

$$|V_k| \le V_{ks} \quad , \quad |I_k| \le I_{ks} \qquad (2.6)$$

OTA larla tasarlanmış aktif OTA-C filtreleri için $H_k(jw)$, k numaralı OTA nın girişe göre gerilim geçiş fonksiyonu, $Y_k(jw)$, k numaralı OTA nın girişe göre geçiş iletkenliği fonksiyonu olmak üzere 2.7 yazılabilir.

$$H_k(jw) = \frac{V_k(jw)}{V_i(jw)} \quad , \quad Y_k(jw) = \frac{I_k(jw)}{V_i(jw)}$$

$$|V_i(jw)||H_k(jw)| \le V_S \quad , \quad |V_i(jw)||Y_k(jw)| \le I_S \qquad (2.7)$$

2.6 ve 2.7 bağıntılarının özeti ise aktif OTA-C filtreleri için giriş geriliminin salınabileceği aralığın maksimum değeri için 2.8 yazılabilir.

$$|Y_i(jw)|_{maks} = \min\left\{ \frac{V_S}{|H_k(jw)|_{maks}} \quad , \quad \frac{I_S}{|Y_k(jw)|_{maks}} \quad , \quad k = 1,2,\ldots n \right\} \qquad (2.8)$$

Şekil 2.1 deki ideal OTA eşdeğeri kullanılarak SPICE simülasyon programı yardımıyla $|H_k(jw)|_{maks}$ ve $|Y_k(jw)|_{maks}$

değerleri her bir filtre için bulunabilir. SPICE simülasyon programı yardımıyla elde edilen bu değerler tablo 2.2 de gösterilmiştir.

Tablo 2.2 $|H_k(jw)|_{maks}$ ve $|Y_k(jw)|_{maks}$ Değerleri

	Filtre1	Filtre2	Filtre3	Filtre4	Filtre5	Filtre6
$\|H_1(jw)\|_{maks.}$	1.0282	1	0.498	1.0282	1	2
$\|H_2(jw)\|_{maks}$	1	0.9972	1.2691	1	0.9972	1.9945
$\|H_3(jw)\|_{maks}$		0.9972	1		1	1
$\|H_4(jw)\|_{maks}$			1		1	1
$\|H_5(jw)\|_{maks}$						1.9945
$\|Y_1(jw)\|_{maks}$	1.1857 mA/V	0.930 mA/V	0.933 mA/V	1.186 mA/V	0.930 mA/V	1.8608 mA/V
$\|Y_2(jw)\|_{maks}$	0.465 mA/V	1.1841 mA/V	0.960 mA/V	0.465 mA/V	0.933 mA/V	1.6130 mA/V
$\|Y_3(jw)\|_{maks}$		0.933 mA/V	0.933 mA/V		0.933 mA/V	0.933 mA/V
$\|Y_4(jw)\|_{maks}$			0.933 mA/V		0.933 mA/V	0.933 mA/V
$\|Y_5(jw)\|_{maks}$						0.933 mA/V

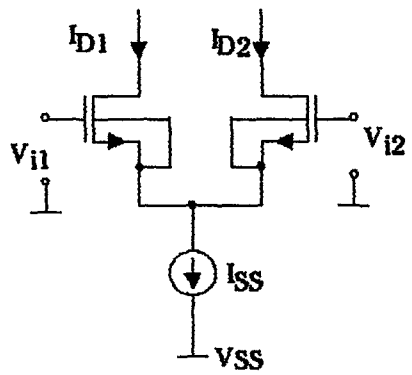
3-OTA yapılarının incelenmesi

Bir önceki bölümde göz önüne alınan OTA'lar birer model(eşdeğer devre) olarak göz önüne alınmıştı. Bu bölümde CMOS analog tümdevre yapı blokları ile tasarlanmış olan ve literatürde pek çok tipi olan CMOS OTA yapıları ayrıntılı olarak incelenecektir. Bu OTA yapılarının bolluğu nedeniyle tezin ilerleyen bölümlerinde burada incelenecek olan OTA'lardan yanlızca iki tanasi üzerinde yoğunlaşılacak ve filtrelerdeki performansları incelenecektir. Ancak bu bölümde, daha sonraki incelemeler için gerekli olabileceği göz önünde bulundurularak çok daha fazla türdeki OTA'lar incelenecektir.

İlk olarak en temel OTA yapısı kabul edilebilecek olan SİMETRİK OTA incelenecek[6], daha sonra ACSP OTA(Anti-Phase Common Source Pair)[1] , François Krummenacher'in lineer OTA yapısı[4], Evert Seevinck'in yapısı incelenecektir[5].

Analog CMOS OTA yapılarının tasarımı genel olarak birkaç analog CMOS yapı bloğuna dayandırılmıştır. Bilindiği üzere OTA giriş gerilim farkına bağlı olarak çıkış akımının değişmesine(belli bir geçiş iletkenliğine ile) dayanan bir elemandır. CMOS yapı bloklarından olan uzun kuyruklu devre ya da kaynak bağlamalı kuvvetlendiriciler bu özelliği sağlarlar.

CMOS OTA yapılarının anlatımına geçmeden önce kaynak bağlamalı kuvvetlendirici yapısının ayrıntılı bir şekilde incelenmesinde yarar vardır[6]. Şekil 3.1 de MOS kaynak bağlamalı kuvvetlendirici yapısı gösterilmiştir. $\Delta I_D=I_{D1}-I_{D2}$ ve $\Delta V_i=V_{i1}-V_{i2}$ olmak üzere MOS tranzistor bağıntıları bilindiği üzere 3.1 numaralı eşitliklerdeki gibidir. Şekil 3.1 den 3.2 numaralı eşitlik yazılabilir.



Şekil 3.1 Kaynak Bağlamalı Kuvvetlendirici

$$ID1 = \frac{\beta}{2}(VGS1 - VTn)^2 \qquad (3.1)$$

$$ID2 = \frac{\beta}{2}(VGS2 - VTn)^2$$

yazılabilir. Aynı şekilde 3.1 ve 3.2 numaralı eşitliklerden 3.3 yazılabilir. 3.3 numaralı eşitlikteki karesel terimlerin açılması ile elde edilen eşitlik 3.4 numaralı eşitlikte gösterilmiştir. İkinci dereceden bu denklemin

$$ID1 + ID2 = Iss \qquad (3.2)$$

çözülmesi için $\Delta=b^2-4ac$ teriminin hesabı 3.5 numaralı eşitlikte gösterilmiştir. Bilindiği üzere 3.4 deki ikinci dereceden denklemin köklerinin reel olması için $\Delta>0$ eşitsizliğinin sağlanmalıdır.

$$ID1 + ID2 = \frac{\beta}{2}(Vi1 - Vs - V_T)^2 + \frac{\beta}{2}(Vi2 - Vs - V_T)^2 = I_{SS}$$

$$ID1 + ID2 = \frac{\beta}{2}\left\{(Vi1 - Vs - V_T)^2 + (Vi2 - Vs - V_T)^2\right\} \qquad (3.3)$$

$$2Vs^2 + Vs(4V_T - 2Vi1 - 2Vi2) + Vi1^2 + Vi2^2 - 2V_T(Vi1 + Vi2) + 2V_T{}^2 - \frac{2I_{SS}}{\beta} \qquad (3.4)$$

$$\Delta = b^2 - 4ac = -4\left\{(\Delta Vi)^2 - \frac{4I_{SS}}{\beta}\right\} \qquad (3.5)$$

Buna göre $\Delta>0$ için 3.6 eşitliği yazılabilir. Bu durumda 3.4 deki ikinci derece denklemin çözümünden elde edilen kökler 3.7 de gösterilmiştir. V_{S1} ve V_{S2} den biri doğru sonuç olmakla birlikte, hangisinin doğru sonuç olduğunu bulmak için $V_{i1}=V_{i2}=0$ için olduğunu bulmak için $V_{i1}=V_{i2}=0$

$$\Delta = -4\left\{(\Delta Vi)^2 - \frac{4I_{SS}}{\beta}\right\} \geq 0 \Rightarrow (\Delta Vi)^2 \leq \frac{2I_{SS}}{\frac{\beta}{2}} \qquad (3.6)$$

eşitliği kullanılarak sağlama yapılabilir. Buna göre $V_{i1}=V_{i2}=0$ için 3.8 yazılabilir. 3.8 deki V_{S1} geriliminin değeri her zaman için $-V_T$ geriliminden ($V_T>0$, $-V_T<0$) büyüktür. Bu nedenle $V_{i1}=V_{i2}=0$ için her iki tranzistorun da V_{GS} gerilimlerinin V_T eşik geriliminden küçük olacağını gösterdiğinden, her iki tranzistorun da kesimde olduğu sonucunu verir. Bu nedenle 3.8 deki V_{S1} gerilimi uygun olmayan sonuçtur. V_{S2} gerilimi

$$V_{S1,2} = -V_T + \frac{1}{2}(V_{i1} + V_{i2}) \pm \frac{1}{2}\sqrt{\frac{4I_{SS}}{\beta} - (\Delta V_i)^2} \qquad (3.7)$$

ise mutlak değerce (V_T) geriliminden büyük olduğundan uygun sonuçtur. Böylece V_S gerilimi için 3.9 eşitliği yazılabilir. Bu durumda her iki koldan akan I_{D1} ve I_{D2} akımlarının farkı olan $\Delta I_D=I_{D1}-I_{D2}$ akımı bulunmak istenirse 3.10 yazılabilir. 3.10 daki eşitlik ideal olmayan bir OTA'nın tanım bağıntısı olarak gözönüne alınabilir. 3.10'nun grafiksel

$$V_{S1} = -V_T + \sqrt{\frac{I_{SS}}{\beta}} \qquad V_{S2} = -V_T - \sqrt{\frac{I_{SS}}{\beta}} \qquad (3.8)$$

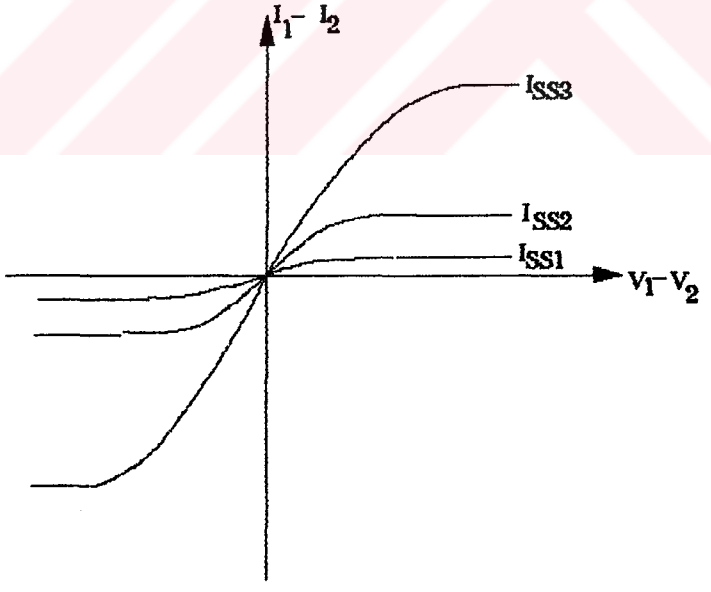
gösterimi şekil 3.2 de gösterilmiştir. Buradaki gösterilimde her iki tranzistorun da iletimde ve doymada çalıştığı bölge gözönüne alınmıştır.

$$V_S = -V_T + \frac{1}{2}(V_{i1} + V_{i2}) - \frac{1}{2}\sqrt{\frac{4I_{SS}}{\beta} - (\Delta V_i)^2} \qquad (3.9)$$

Her iki tranzistorun da iletimde olduğu gözönüne alındığından kırpılma sınırları gözükmemektedir. Ancak pratik bir MOS tranzistor için bu

$$\Delta I_D = \frac{\beta}{2}\Delta V_i\sqrt{\frac{4I_{SS}}{\beta} - (\Delta V_i)^2} \qquad (3.10)$$

sınırların da olacağı ve bu sınırların da I_{SS} olacağı kolayca anlaşılabilir.



Şekil 3.2 Kaynak Bağlamalı Kuvvetlendiricinin geçiş özeğrisi

Analog uygulamalar için önem taşıyan büyüklüklerden biri de (özellikle simetrik OTA için) kaynak bağlamalı katın eğimidir. Bu eğim 3.11 deki gibi tanımlanmıştır. Buna göre kaynak bağlamalı

$$g_{m0} = \left\{ \frac{\partial \Delta I_D}{\partial \Delta V_i} \right\}_{\Delta Vi=0} = g_{m10} = g_{m20} \qquad (3.11)$$

kuvvetlendirici için eğim 3.12 deki gibi olur. Bu eğim sadece $\Delta V_i=0$ civarında yaklaşık olarak tanımlıdır. 3.10 daki eşitlik 3.12 ışığında yeniden düzenlenecek olursa 3.13 elde edilebilir. 3.13 den görüldüğü üzere eşitliğin sağ tarafındaki karekök içindeki terim nonlineer çalışmayı temsil etmekte, $g_{m0}\Delta V_i$ ise lineer bir OTA nın akım-gerilim ilişkisini temsil etmektedir.

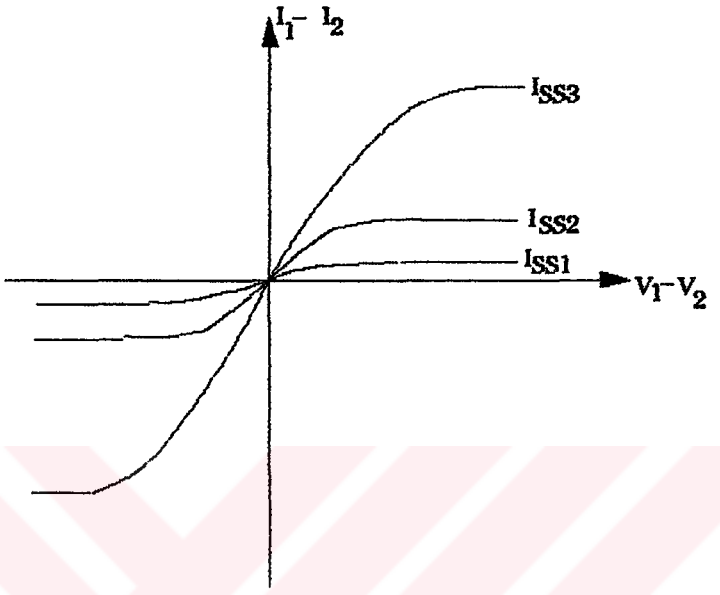
$$g_{m0} = \sqrt{I_{SS} \cdot \beta} \qquad (3.12)$$

Kaynak bağlamalı kuvvetlendirici yapısında lineer çalışma bölgesi kuvvetlendiricideki T1 ve T2 tranzistorlarının boyutlarına, I_{SS} akım kaynağının değerine bağlıdır. Bu durum 3.12 den kolayca görülebilir.

$$\Delta I_D = g_{m0} \cdot \Delta V_i \left\{ \left[1 - \frac{\beta \cdot \Delta V_i^2}{4 I_{SS}} \right]^{\frac{1}{2}} \right\} \qquad (3.13)$$

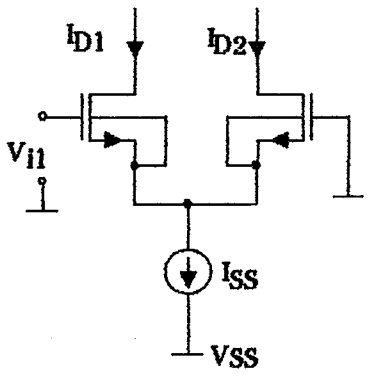
Lineer çalışma bölgesinin eğimi 3.12 de verilmiştir. Lineer çalışma bölgesinin sınırları ise tranzistorların birinin iletimde, diğerinin ise kesimde olmasından çıkarılabilir. Tranzistorlardan biri iletimde , diğeri kesimde olduğunda I_{SS} akımının tamamı iletimdeki tranzistordan geçecektir. Bu durum şekil 3.3 de çeşitli I_{SS} değerleri için çizilmiştir.

Çıkış akımındaki bu sınırlama ve sınır akımının değeri(I_{SS}) yanında



Şekil 3.3 Kirpılma Sınırları

bir başka önemli parametre ise, giriş fark geriliminin çıkış akımında kırpılma olmayacak şekilde salınabileceği en büyük aralığın değeridir. Önceden de söylendiği üzere, tranzistorlardan biri iletimde iken diğerinin tam kesim sınırında olması, yani tranzistorun V_{GS} geriliminin V_{tn} eşik geriliminin değerinde olması koşulları altında yapılacak hesap ile bulunabilir. Bunun için şekil 3.1 deki kaynak bağlamalı kuvvetlendiriciyapısındaki V_{i2} gerilimi V_{i2}=0 olacak şekilde alınırsa şekil 3.4 elde edilmiş olur. Şekil 3.4 deki devre için 3.9 nolu denklen yeniden düzenlenirse 3.14 nolu denklem elde edilir. 3.14 de V_{i1}=0 için kolayca görülebileceği gibi her iki tranzistor da iletimdedir ve V_S gerilimi 3.15 deki değerindedir. V_{i1}=0V'dan yavaş yavaş arttırılırsa, I_{D1} akımı artacak ve I_{D2} akımı azalacaktır. Öyle bir V_{i1} gerilimi vardır ki V_S=-V_T değerine



Şekil 3.4 Tek Girişli Emetör Bağlamalı Devre

$$V_S = -V_T + \frac{1}{2}V_{i1} - \frac{1}{2}\sqrt{\frac{4I_{SS}}{\beta} - V_{i1}^2} \qquad (3.14)$$

ulaşır. T2 tranzistoru bu V_{i1} değerinden daha büyük bir gerilim verildiği andan itibaren kesime girecektir. Bu V_{i1} değeri 3.14 eşitliğindeki V_S

$$V_S = -V_T - \frac{1}{2}\sqrt{\frac{4I_{SS}}{\beta}} \le -V_T \qquad (3.15)$$

yerine V_S=-V_T konulması ve V_{i1} geriliminin bulunmasıyla mümkün olur. Buna göre 3.15 nolu denklem 3.16 daki gibi yeniden yazılabilir. 3.16 dan V_{i1} çözülür ve bu gerilime $V_{i1üst}$ denirse, sonuç 3.17 deki gibi olur. Şekil

$$-V_T = -V_T + \frac{1}{2}V_{i1} - \frac{1}{2}\sqrt{\frac{4I_{SS}}{\beta} - V_t^2} \qquad (3.16)$$

3.4 deki yapının simetrik bir yapı olması nedeniyle V_{i1} gerilimi 0V'dan

$$V_{iüst} = \sqrt{\frac{2I_{SS}}{\beta}} \qquad (3.17)$$

negatif değerlere doğru azaltılacak olursa, I_{D2} akımı artarken I_{D1} akımı azalacaktır. Bu durum için hesaplanacak olan V_{i1} geriliminin alt değeri ise 3.17 deki değerin ters işaretlisi olacaktır. Böylece 3.18 nolu eşitlik yazılabilir.

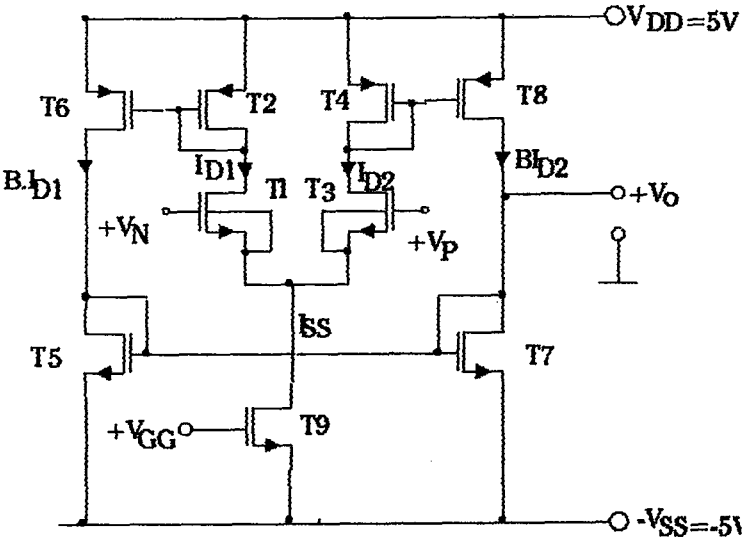
$$V_{talt} = -\sqrt{\frac{2I_{SS}}{\beta}} \qquad (3.18)$$

Görüldüğü üzere lineer çalışma bölgesinin genişliği kuyruk akımı I_{SS} ile doğru orantılı, tranzistorların geçiş iletkenliği parametresi olan β ile ters orantılı olarak değişmektedir.

Lineer çalışma bölgesinin genişliği özellikle kuvvetlendiricinin büyük işaret davranışının incelenmesi açısından önemlidir.

3.1-Simetrik OTA[6]

Simetrik OTA yapısı şekil 3.5 degösterilmiştir. Şekil 3.5 den de görüldüğü üzere devrenin kaynak bağlamalı kuvvetlendiriciden tek farkı, I_{D1} ve I_{D2} akımlarının farkını almak üzere T2-T6 ve T5-T7 akım



Şekil 3.5 Simetrik OTA

aynaları ile I_{D1} akımı ve T4-T8 akım aynası ile I_{D2} akımının çıkış düğümüne getirilmesidir. T2-T6 tranzistor çiftinden oluşan akım aynasının giriş akımı olan I_{D1}, T6 tranzistorunun savağından, Şekil 3.5 de gösterildiği gibi B katsayısıyla çarpılmış olarak T5 tranzistoruna yansıtılmaktadır. B katsayısı T2 ve T6 tranzistorlarının birbirlerine bağıl olarak boyutları ve geçiş iletkenliği parametrelerine bağlıdır. Doymadaki PMOS tranzistorlar için tanım bağıntısı T2 ve T6 için yeniden 3.19 da yazılmıştır. 3.19'a göre $V_{SG2}=V_{SG6}$ olduğundan I_{D2} ve I_{D6} akımları arasındaki oran yanlızca geçiş iletkenliği parametrelerine bağlı olur. Buna göre B için 3.20 deki oran bulunur. Burada her bir PMOS tranzistor için μ_p ve Cox parametrelerinin aynı olduğu gözönüne alınmıştır. 3.20 deki sonuç bir akım aynasının yansıtma oranı B nin yanlızca akım aynasındaki tranzistorların boyutlarıyla ilgili olduğunu gösterir. CMOS analog tümdevre tasarımında genel ilke olmamakla birlikte, çoğunlukla

$$I_{D1}=I_{D2}=\frac{\beta_{p2}}{2}\left[V_{SG2}-\left|V_{Tp}\right|\right]^2 \qquad I_{D6}=\frac{\beta_{p6}}{2}\left[V_{SG6}-\left|V_{Tp}\right|\right]^2 \qquad (3.19)$$

tranzistorların kanal boyu olan L, minimum çizgi kalınlığıda sabit

$$B=\frac{I_{D6}}{I_{D2}}=\frac{\beta_{p6}}{\beta_{p2}}=\frac{\mu_p.C_{ox}.\left(\frac{W}{L}\right)_6}{\mu_p.C_{ox}.\left(\frac{W}{L}\right)_2}=\frac{\left(\frac{W}{L}\right)_6}{\left(\frac{W}{L}\right)_2} \qquad (3.20)$$

kılındığından, her MOS tranzistor için $L=L_{min}$ kabul edilirse, B yansıtma oranı için 3.21 yazılabilir. 3.20 ve 3.21 deki koşul aynı şekilde T4-T8 PMOS akım aynası için de geçerlidir.

$$B=\frac{\frac{W_6}{L_{min}}}{\frac{W_2}{L_{min}}}=\frac{W_6}{W_2} \qquad (3.21)$$

Simetrik OTA nın $\Delta V_i=0$ civarındaki eğimi g_{m0} değeri ise daha önce kaynak bağlamalı kuvvetlendirici bahsinde anlatıldığı üzere 3.11 bağıntısı ile hesaplanır. Buradaki tek fark çıkış akımının değerinin kaynak bağlamalı kuvvetlendiricinin çıkış akımına göre B kat daha fazla olmasıdır. Simetrik OTA için çıkış akımı 3.22 de gösterilmiştir.

$$I_o = B.(I_{D2} - I_{D1}) = -B.\Delta I_D \qquad (3.22)$$

$\Delta V_i=0$ civarında simetrik OTA nın eğimi daha önce 3.11 de de gösterildiği gibi 3.23 de yeniden yazıldığı şekliyle hesaplanmalıdır. Buna göre B sabit bir katsayı olmak üzere 3.22 ü 3.23 de yerine koyarak yapılan hesaplama 3.24 da gösterilmiştir. Görüldğü üzere simetrik OTA nın $\Delta V_i=0$ civarındaki eğimi kaynak bağlamalı kuvvetlendiricinin $\Delta V_i=0$

$$g_{m0} = \left[\frac{\partial \Delta I_D}{\partial \Delta V_i}\right]_{\Delta V_i=0} \qquad (3.23)$$

civarındaki eğiminin B katıdır. Kaynak bağlamalı kuvvetlendiricinin

$$g_{m0} = \frac{\partial\left[B.\Delta I_D\right]}{\partial \Delta V_i} = B.\frac{\partial \Delta I_D}{\partial \Delta V_i} \qquad (3.24)$$

$\Delta V_i=0$ civarındaki eğimi 3.12 de gösterildiği üzere $(I_{SS}.\beta)^{1/2}$ idi. Buna göre simetrik OTA nın $\Delta V_i=0$ civarındaki eğimi3.25 de gösterilmiştir.

$$g_{m0} = B.\sqrt{I_{SS}.\beta_n} = B.\sqrt{\mu_n.C_{ox}.\left(\frac{W}{L}\right)_1.I_{SS}} \qquad (3.25)$$

Simetrik OTA nın bir başka önemli büyüklüğü ise çıkış direncidir. OTA nın her iki girişi de sıfır iken çıkış düğümünden görülecek direncin değerini T7 ve T8 tranzistorlarının kanal boyu modülasyon parametreleri

λ_n veλ_p belirler. V_p=V_n=0 için T1 ve T2 tranzistorlarından akacak akımın değeri $I_{SS}/2$ dir. Her iki koldan geçen bu akım T2-T6 , T5-T7 ve T4-T8 akım aynalarıyla çıkış düğümüne B kat artmış olarak yansıtılır. Buna göre sükunette T7 ve T8 tranzistorlarından geçecek olan akım değeri $BI_{SS}/2$ olur. PMOS ve NMOS tranzistorlar için doymadaki akım-gerilim ilişkisi 3.26 deki gibi yeniden yazılabilir. T7 ve T8 tranzistorlarının çıkış dirençleri birbirlerine paralel olarak geleceğinden, T7 ve T8 için ayrı ayrı

$$I_D = \frac{\beta_n}{2}.(V_{GS} - V_{Tn})^2.(1+\lambda_n.V_{DS}),$$

$$I_D = \frac{\beta_P}{2}.(V_{SG} - |V_{Tp}|)^2.(1+\lambda_p.V_{SD}) \qquad (3.26)$$

olarak hesaplanacak olan çıkış dirençlerinin bulunması durumunda, simetrik OTA nın çıkış direnci, her iki tranzistorun çıkış dirençlerinin paraleli olacaktır. Her bir tranzistorun çıkış iletkenliği (T7 ve T8) ise 3.27 daki gibi tanımlıdır. 3.26 ve 3.27 beraber düşünülerek 3.28 elde edilebilir.

$$y_o = \frac{\partial I_D}{\partial V_{DS}}\Big|_{V_{GS}=sbt.} \qquad (3.27)$$

$$y_{o7} = \frac{B.I_{SS}.\lambda_n}{2} \quad , \quad y_{o8} = \frac{B.I_{SS}.\lambda_p}{2} \qquad (3.28)$$

Simetrik OTA nın çıkış direnci daha önce de söylendiği gibi yo_7 ile yo_8 in toplamının tersidir. Buna göre simetrik OTA nın çıkış direnci 3.29 deki gibi olur.

$$r_o = \frac{2}{I_{SS}.B.\left(\lambda_n + \lambda_p\right)} \qquad (3.29)$$

OTA nın çıkış düğümü açık devre edildiğinde, çıkış akımının akacağı tek yol kendi çıkış direnci üzerindendir. Bu durumda OTA bir gerilim kuvvetlendiricisi gibi çalışır. Bu nedenle gerilim kazancı K_v, OTA lar için önemli bir büyüklük olarak varolmaktadır. K_v nin değeri $K_{v0}=g_{m0}r_0$ şeklinde tanımlanır ve simetrik OTA için 3.30 deki gibi olur.

$$K_{v0} = g_{m0}.r_o = \frac{2}{\lambda_n + \lambda_p}.\sqrt{\mu_n.C_{ox}.\left(\frac{W}{L}\right)_1 / I_{SS}} \qquad (3.30)$$

Simetrik OTA nın band genişliği bulunmak istenirse, baskın kutbun belirlenmesi gerekir. Devredeki en yüksek empedanslı düğüm yedi numaralı düğümdür. Bu nedenle baskın kutup yedi numaralı düğümden gelir. Bu kutup 3.31 de gösterilmiştir.

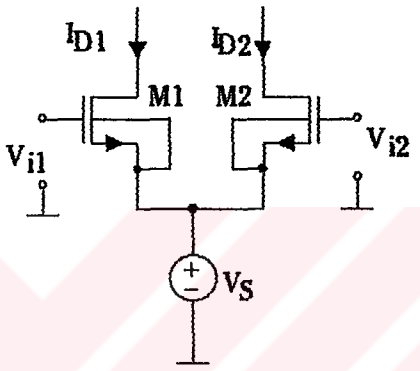
$$f_d = \frac{1}{2.\pi.R_o.(C_{n7} + C_L)} \qquad (3.31)$$

3.2-ACSP OTA (Anti-Phase Common Source Pair) [1]

Değişik bir OTA yapısı da ACSP OTA dır. Bu OTA yapısının tasarlanmasının en büyük nedeni daha geniş bir lineer çalışma bölgesi elde etmek, daha önemlisi lineer çalışma bölgesinin mümkün olduğu kadar lineer bir değişime sahip olmasını sağlamaktır. Bilindiği üzere bir önceki bölümde anlatılan simetrik OTA bahsinde çıkış akımının diferansiyel giriş gerilimine göre değişimin gözönüne alınmasında,çıkış akımının maksimum değeri I_{ss} kuyruk akımı idi. Böylece çıkış akımı $+I_{ss}$ ve $-I_{ss}$

maksimum ve minimum akım değerleri(akım kırpılma sınırları) arasında belirlenen eğime göre değişim göstermekte idi. Bir önceki bölümde yapılan hesaplama ile lineer çalışma bölgesinin sınırları 3.17 ve 3.18 eşitlikleri ile verilmişti.

ACSP OTA nın anlatımına, bu OTA nın tasarlanmasına öncülük etmiş şekil 3.6 deki devre gözönüne alınarak başlanabilir. Şekil 3.6



Şekil 3.6 ACSP OTA temel devresi

deki devrede M1 ve M2 tranzistorlarının doymada çalıştığı farz edilerek 3.32 denklemleri yazılabilir. K parametresi β/2 ye eşittir.

$$I_{D1} = K.(V_1 - V_S - V_T)^2 \qquad I_{D2} = K.(V_2 - V_S - V_T)^2 \qquad (3.32)$$

Her iki tranzistorun da eş tranzistorlar olduğu gözönüne alınmıştır. 3.32 den $\Delta I_D = I_{D1} - I_{D2}$ ve $\Delta V_i = V_{i1} - V_{i2}$ olarak tanımlanırsa, 3.33 yazılabilir. 3.33 denklemlerinin dikkatli bir şekilde incelenmesi durumunda lineer

$$\Delta I_D = I_{D1} - I_{D2} = 2.K.\Delta V_i.\left(\frac{V_1 + V_2}{2} - V_S - V_T\right) \qquad (3.33)$$

bir eğim için V_s gerilim kaynağının sağlaması gereken koşul çıkarılabilir. Gerçekten de V_s gerilim kaynağının değerinin 3.34 deki koşulu sağlaması durumunda şekil 3.6 deki devre lineer bir OTA olarak çalışabilir. Bu durumda OTA nın akım-gerilim ilişkisi 3.35 deki gibi olur. OTA nın

$$V_S = \frac{V_1 + V_2}{2} + V_k (V_k \le 0) \qquad (3.34)$$

3.36 deki gibi tanımlanır ve hesaplanırsa 3.37 daki eğim kolayca

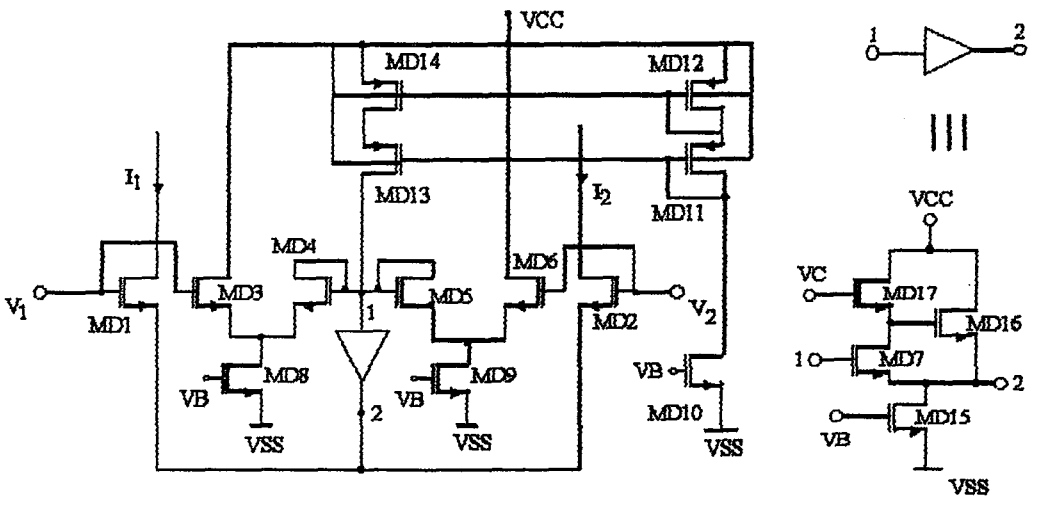
$$\Delta I_D = -2.K.\Delta V_i.(V_k + V_T) \qquad (3.35)$$

bulunabilir. ACSP OTA olarak isimlendirilen OTA yapısı şekil 3.7 de gösterilmiştir.

$$g_m = \frac{\partial \Delta I_D}{\partial \Delta V_i}\Big|_{\Delta V_i = 0} \qquad (3.36)$$

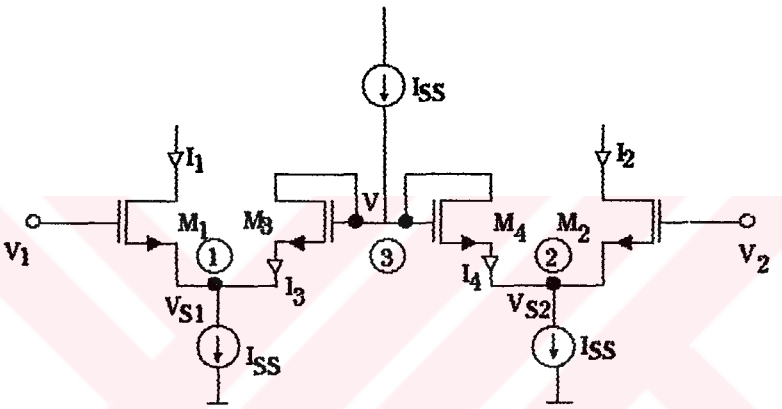
$$g_m = -2.K.(V_k + V_T) \qquad (3.37)$$

Şekil 3.7 deki MD1 ve MD2 tranzistorları şekil 3.6 deki M1 ve M2 tranzistorlarına karşı düşmektedir. Devredeki diğer tranzistorlar ise



Şekil 3.7 ACSP OTA Yapısı

şekil 3.6 de V_S gerilim kaynağına, 3.34 koşulunu sağlayacak şekilde karşı düşmektedir. Şekil 3.7 deki tampon devrenin tranzistor düzeyindeki eşdeğeri yine aynı şekilde gösterilmiştir. Devrenin çalışmasını daha iyi anlamak için şekil 3.7 deki MD1,MD2 trazistorları ve tampon devre bir yana bırakılıp, devrenin geri kalan kısmı nın analiz edilmesi uygun olur. Bu durumda geriye kalan devre şekil 3.8 de çizilmiştir. Şekildeki her bir tranzistorun doymada çalışması durumunda I_1,I_2,I_3 ve I_4 akımları için 3.38 yazılabilir. Şekil 3.8 den 1,2 ve 3



Şekil 3.8 Lineerleştirme devresi

numaralı düğümler için 3.39 denklemleri yazılabilir. 3.39.a denkleminde 3.38.a ve 3.38.c denklemlerinin yerine konması ve karesel terimlerin açılımı sonucu V_{S1} gerilimi için 3.40 ikinci dereceden denklemi elde edilir. Bu denklemin kökleri bulunmak istenirse, yapılacak çözüm sonucu

$$I_1 = \frac{\beta}{2}(V_{GS1} - V_T)^2 = \frac{\beta}{2}(V_1 - V_{S1} - V_T)^2 \quad \text{(a)}$$

$$I_2 = \frac{\beta}{2}(V_{GS2} - V_{Tn})^2 = \frac{\beta}{2}(V_2 - V_{S2} - V_T)^2 \quad \text{(b)}$$

$$I_3 = \frac{\beta}{2}(V_{GS3} - V_{Tn})^2 = \frac{\beta}{2}(V - V_{S1} - V_T)^2 \quad \text{(c)} \qquad (3.38)$$

$$I_4 = \frac{\beta}{2}(V_{GS4} - V_{Tn})^2 = \frac{\beta}{2}(V - V_{S2} - V_T)^2 \quad \text{(d)}$$

V_{S1} gerilimi için 3.41 bulunabilir. Benzer şekilde V_{S2} gerilimi için yapılacak çözüm için 3.39.b denkleminde 3.38.b ve 3.38.d denklemlerinin yerine konması ile ve karesel terimlerin açılımı sonucu V_{S2} gerilimi için 3.40 dakine benzer bir denklem elde edilir. Aynı şekilde ikinci dereceden denklemin köklerinin bulunması sonucu V_{S2} gerilimi için

$$\begin{aligned} I_1 + I_3 &= I_{SS} \quad \text{(a)} \\ I_2 + I_4 &= I_{SS} \quad \text{(b)} \qquad (3.39) \\ I_3 + I_4 &= I_{SS} \quad \text{(c)} \end{aligned}$$

3.42 elde edilir. Gerçek V_{S1} ve V_{S2} gerilimlerinin ne olduğunu bulabilmek için 3.41 ve 3.3.42 de $V_1=V_2=0$ eşitliğinin yerine

$$2V_{S1}^2 - 2V_{S1}(V_1 - V_T + V - V_T) + (V_1 - V_T)^2 + (V - V_T)^2 - \frac{2I_{SS}}{\beta} = 0 \quad (3.40)$$

konularak sağlama yapılabilir. Bu koşul altında, yani $V_1=V_2=0$ iken V_{S1} ve V_{S2} gerilimleri için 3.43 elde edilir. Şekil 3.8 e bakılacak olursa,

$$V_{S1_{1,2}} = \frac{V_1 + V - 2V_T}{2} \pm \frac{1}{2}\sqrt{\frac{4I_{SS}}{\beta} - (V_1 - V)^2} \qquad (3.41)$$

$V_1=V_2=0$ için devre tamamen simetrik bir yapıda olduğu görülür. Buna göre $V_1=V_2=0$ olduğu durum için M3 ve M4 tranzistorlarından $I_{SS}/2$ akımı

$$V_{S1_{1,2}} = \frac{V_2 + V - 2V_T}{2} \pm \frac{1}{2}\sqrt{\frac{4I_{SS}}{\beta} - (V_2 - V)^2} \qquad (3.42)$$

akmalıdır. Aynı şekilde M1 ve M2 tranzistorlarından da $I_{SS}/2$ akımları

$$V_{S1} = V_{S2} = \frac{V - 2V_T}{2} \pm \frac{1}{2}\sqrt{\frac{4I_{SS}}{\beta} - V^2} \qquad (3.43)$$

akmalıdır. M1, M2, M3 ve M4 tranzistorlarının boyutları aynı olduğu durum için her bir tranzistorun V_{GS} gerilimi savaklarından akan akım $I_{SS}/2$ ye bağlı olarak eşit olacaktır. Bu V_{GS} gerilimleri tranzistorların iletimde olması koşulundan $|V_{tn}|$ eşik geriliminden mutlak değerce büyük olmalıdır. Şekil 3.8 deki devreye tekrar bakılacak olursa $V_1=V_2=0$ için M1 ve M3 tranzistorlarının V_{GS} gerilimleri aynı olması gerektiğinden ve her iki tranzistorun da kaynak uçları ortak bir düğüme bağlı olduğundan, M1 ve M3 tranzistorlarının geçit gerilimlerinin birbirine eşit olması gerektiği söylenebilir. Bu koşul 3 numaralı düğüm gerilimi olan V nin sıfır volt olması anlamına gelir. Buna göre 3.43 numaralı denklemde V=0 konulursa 3.44 elde edilir. Daha önce de söylendiği gibi, her bir tranzistorun iletimde olması için V_{GS} gerilimleri

$$V_{S1} = V_{S2} = -V_T \pm \frac{1}{2}\sqrt{\frac{4I_{SS}}{\beta}} \qquad (3.44)$$

$|V_T|$ den mutlak değerce büyük olmalıdır. 3.44 bu koşul altında düşünülecek olursa, ortadaki işaretin eksi olması gerektiği kolayca anlaşılabilir. Buna göre gerçek V_{S1} ve V_{S2} gerilimleri 3.45 deki gibi olur. 3.39.c, 3.38.c ve 3.38.d denklemlerinin kullanılması ve 3.45 deki V_{S1} ve V_{S2} gerilimlerinin yerlerine konulması ile 3.46 deki

$$V_{S1} = \frac{V_1 + V - 2V_T}{2} - \frac{1}{2}\sqrt{\frac{4I_{SS}}{\beta} - (V_1 - V)^2} \qquad (3.45)$$

$$V_{S2} = \frac{V_2 + V - 2V_T}{2} - \frac{1}{2}\sqrt{\frac{4I_{SS}}{\beta} - (V_2 - V)^2}$$

denklem elde edilir. 3.46 denklemi, 3.47 daki gibi yazılabilir.

$$(V - V_1).\sqrt{\frac{4I_{SS}}{\beta} - (V_1 - V)^2} + (V - V_2).\sqrt{\frac{4I_{SS}}{\beta} - (V_2 - V)^2} = 0 \qquad (3.46)$$

$a=4I_{SS}/\beta$ olarak tanımlanıssa, 3.47 tekrar 3.48 deki gibi yazılabilir. Eşitliğin sağ ve sol tarafındaki karelerin farkları şeklindeki terimler

$$(V - V_1)^2.\left\{\frac{4I_{SS}}{\beta} - (V_1 - V)^2\right\} = (V - V_2)^2.\left\{\frac{4I_{SS}}{\beta} - (V_2 - V)^2\right\} \qquad (3.47)$$

(m-n)(m+n) şeklinde yeniden düzenlenir ve gerekli sadeleşmeler (bazı köklerin yok olmasına neden olması pahasına) yapılırsa, 3.48, 3.49

$$a.\left[(V - V_1)^2 - (V - V_2)^2\right] = (V - V_1)^4 - (V - V_2)^4 \qquad (3.48)$$

deki gibi yazılabilir. 3.49 deki ikinci dereceden denlemin çözümünden elde edilecek iki kök 3.50 da gösterilmiştir. Daha önce söylendiği üzere

$$V^2 - V(V_1 + V_2) + \frac{1}{2}(V_1^2 + V_2^2 - a) = 0 \qquad (3.49)$$

$V_1=V_2=0$ için V=0 olmalıdır. Ancak bu koşul 3.50 daki iki kök için de

$$V_{1,2} = \frac{V_1 + V_2}{2} \pm \sqrt{\frac{2I_{SS}}{\beta} - \frac{(V_1 - V_2)^2}{4}} \qquad (3.50)$$

sağlanmamaktadır. Bu durumda 3.50 daki kökler uygun sonuçlar değildir. Bu nedenle 3.48 deki ana polinom yeniden düzenlenirse 3.51

$$4V^3(V_1-V_2)+6V^2(V_2^2-V_1^2)+V\left[4V_1^3-4V_2^3+2a(V_2-V_1)\right]$$
$$-V_1^4+V_2^4+aV_1^2-aV_2^2=0 \qquad (3.51)$$

deki gibi olur. Bilindiği üzere 3.51 deki üçüncü dereceden polinomun iki kökü 3.50 daki gibidir. 3.51 nin 3.49 polinomuna bölünmesi durumunda geriye kalan birinci dereceden denklem bize olması gereken kökü verecek denklemdir. 3.51 nin 3.49 e bölünmesinden ortaya çıkacak bölüm, 3.52 de gösterilmiştir. 3.52 in çözümünde V gerilimi

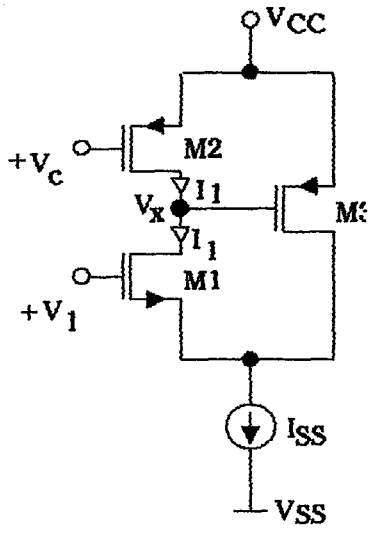
$$4V(V_1-V_2)+2(V_2^2-V_1^2)=0 \qquad (3.52)$$

için 3.53 elde edilir. Görüldüğü üzere şekil 3.6 deki V_S gerilim

$$V=\frac{V_1+V_2}{2} \qquad (3.53)$$

kaynağının sağlaması gereken koşulu bir V_k gerilimi farkıyla şekil 3.8 deki devrenin sağladığı gösterilmiştir. Bu V_k gerilimi de şekil 3.7 deki tampon devre yardımıyla elde edilir. Bu devre şekil 3.9 de yeniden çizilmiştir. Bu devrenin giriş çıkış bağıntısını hesaplamak için 3.54 denklemleri yazılabilir.

$$I_1=K_2(V_{CC}-V_c-V_{Tp})^2 \quad \text{(a)}$$
$$I_1=K_1(V_1-V_S-V_{Tn})^2 \quad \text{(b)} \qquad (3.54)$$
$$I_2=K_3(V_{CC}-V_X-V_{Tpp})^2 \quad \text{(c)}$$
$$I_1+I_2=I_{SS} \quad \text{(d)}$$



Şekil 3.9 Tampon Devre

3.54.a ve 3.54.b denklemlerinin ortak çözümünden V_s gerilimi için 3.55 bulunur. Görüldüğü üzere K_1, K_2, V_{tn}, V_{CC}, V_c ve V_{tp} sabit

$$V_S = V_1 - V_{Tn} - \sqrt{\frac{K_2}{K_1}}(V_{CC} - V_C - |V_{Tp}|) \qquad (3.55)$$

değerleri için V_s gerilimi, giriş gerilimi olan V_1 ile negatif bir gerilim (V_k) toplamı şeklindedir. Buna göre ACSP OTA için çıkarılmış olan ve 3.37 da gösterilmiş olan eğim ifadesi yeniden 3.56 deki gibi yazılacak olursa, bu denklemde V_k yerine 3.57 koyularak 3.58 deki gibi ACSP OTA için tam bir eğim ifadesi elde edilir.

$$g_m = -2K(V_k + V_T) \qquad (3.56)$$

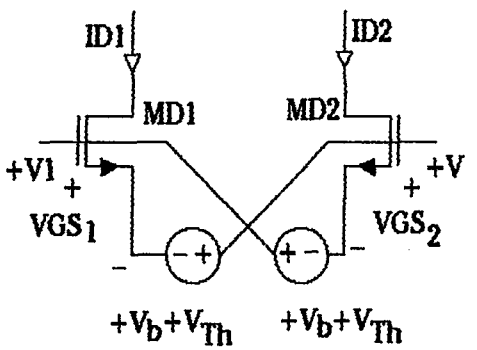
$$V_K = -V_{Tn} - \sqrt{\frac{K_2}{K_1}}\left(V_{CC} - V_C - \left|V_{Tp}\right|\right) \qquad (3.57)$$

$$g_m = \beta\sqrt{\frac{\beta_2}{\beta_1}}\left(V_{CC} - V_C - \left|V_{Tp}\right|\right) \qquad (3.58)$$

ACSP OTA için çıkış direncinin hesaplanması için şekil 3.7. deki devrenin her iki koldan akan akımların farkının alınması için, simetrik OTA yapısında olduğu gibi, akım aynalarının kullanılması gerekir. Devre aslında şekil 3.7 deki devreye akım aynaları eklenmesi ile oluşmaktadır. Bu durum için yapılacak olan çıkış direnci hesabı, simetrik OTA için yapılmış olan analizden farklı olmayacaktır. Düz akım aynalarının kullanılması durumunda çıkış direnci 3.29 deki ifadeden farklı olayacaktır.

3.3 Çapraz bağlamalı OTA[5]

Çapraz bağlamalı OTA nın çalışmasının temel prensipleri şekil 3.10 e bakılarak anlaşılabilir. Şekil 3.10 de görüldüğü üzere MD1 ve MD2 tranzistorlarının kaynak uçlarından birer bağımsız gerilim kaynağı çapraz olarak bağlanmıştır. Her iki tranzistorun da doymada çalıştığı



Şekil 3.10 Çapraz Bağlamalı OTA Temel Devresi

kabul edilerek 3.59 nolu eşitlikleri yazılabilir. Fark akımı olan ΔI_D, $\Delta I_D = I_{D1} - I_{D2}$ olarak tanımlanacak olursa, 3.59 eşitlikleri yardımıyla 3.60

$$I_{D1} = \frac{\beta}{2}(V_{GS1} - V_{th})^2$$
$$I_{D2} = \frac{\beta}{2}(V_{GS2} - V_{th})^2 \qquad (3.59)$$

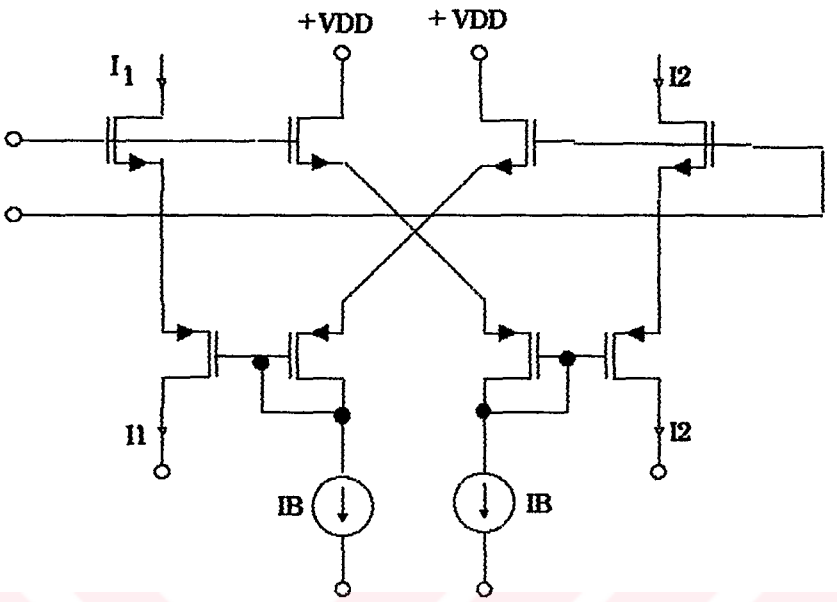
nolu eşitlik kolayca yazılabilir. 3.60 denklemindeki V_{GS1}-V_{GS2} terimi giriş fark terimi olarak düşünülecek olursa, (V_{GS1}+V_{GS2}-2V_{th}) teriminin

$$\Delta I_D = I_{D1} - I_{D2} = \beta (V_{GS1} + V_{GS2} - 2V_{th})\left(\frac{V_{GS1} - V_{GS2}}{2}\right) \qquad (3.60)$$

sabit bir gerilim değerine, örneğin V_b gibi bir değerde olması durumunda 3.60 denklemi lineer bir OTA özelliği gösterir. Bu söylenenleri gerçekleştiren devre yapısı şekil 3.10 de gösterilmiştir. Bu durumda çıkış akım farkı olan ΔI_D 3.61 deki gibi olur. 3.61 den kolayca görülebileceği gibi OTA nın eğimi $2\beta V_b$ olur.

$$\Delta I_D = 2\beta V_b V_{in} \qquad (3.61)$$

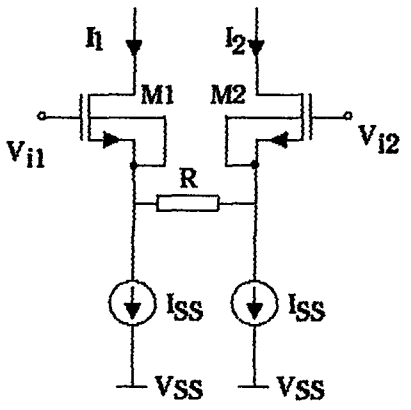
Devrenin tam şeması şekil 3.11 deki gibidir. Devrenin tam bir OTA olabilmesi için I_1 ve I_2 akımlarının farkının alınması gerekir. Bu nedenle iki akım farkını almak üzere simetrik OTA ve ACSP OTA bahislerinde yapıldığı gibi akım aynalarının kullanılması gerekir. Bu OTA ların incelendiği bölümlerden de bilindiği üzere, kullanılan akım aynaları devrenin çıkış direncini belirleyen analog yapı bloklarıdır. Bu nedenle simetrik OTA ve ACSP OTA bahislerinde bulunmuş olan çıkış direnci ifadeleri aynı akım aynalarının kullanılması nedeniyle çapraz bağlamalı OTA için de geçerli olacaktır.



Şekil 3.11 Çapraz Bağlamalı OTA

3.4 Krummenacher'in lineer CMOS OTA yapısı[4]

CMOS analog tümdevre yapı bloklarından biri de, lineer çalışma bölgesinin genişliğini arttırmak üzere, şekil 3.12 de gösterilmiş olan fark kuvvetlendirici yapısıdır. Şekil 3.12 deki I_1 ve I_2 akımlarının farkının



Şekil 3.12 Lineer OTA yapısı

durumunda, fark kuvvetlendiricisi OTA olarak kullanılabilir. Devredeki R direnci, kaynak bağlamalı kuvvetlendirici yapısında belirlenmiş olan lineer çalışma bölgesinin genişliğini arttırmak üzere kullanılmıştır. Şekil 3.12 deki devrede M1 ve M2 tranzistorlarının bipolar npn tranzistor olarak kullanmak da mümkündür ve genellikle bu devre bipolar tranzistorlar için kullanılır. Bilindiği üzere bipolar tranzistorlardan oluşmuş bir emetör bağlamalı kuvvetlendiricinin lineer çalışma bölgesinin genişliği V_T gerilimi mertebesindedir. Bu oldukça dar lineer çalışma bölgesinin genişliğini arttırmak üzere şekil 3.12 deki gibi bir direnç kullanılır. CMOS kaynak bağlamalı kuvvetlendirici yapısı için lineer çalışma bölgesi daha önceki bahisde incelendiği üzere 3.62 eşitliğindeki gibidir. Buradan da görülebileceği üzere, lineer çalışma bölgesinin alt ve

$$V_{üst} = \sqrt{\frac{2I_{SS}}{\beta}} \quad , \qquad V_{alt} = -\sqrt{\frac{2I_{SS}}{\beta}} \qquad (3.62)$$

üst sınırları kutuplama akımı I_{SS} ve tranzistorların geçiş iletkenliği katsayısı β ya bağlıdır ve bu parametrelere verilecek değerlere bağlı olarak ayarlanabilir. Ancak lineer çalışma bölgesinin genişliğini arttırmak için I_{SS} akımının değerini arttırmak durumunda, sürücü tranzistorların V_{GS} gerilimlerinin büyümesi nedeniyle, I_{SS} akımını sağlayan tranzistorun doymasız bölgeye girmesi sorununu ortaya çıkarabilir. Aynı şekilde lineer çalışma bölgesinin genişliğini arttırmak için β geçiş iletkenliği parametresinin değerinin küçültülmesi durumunda, OTA nın g_m parametresi 3.12 ye göre azalacaktır. Tüm bu anlatılanlardan anlaşılacağı üzere OTA nın eğimi ve lineer çalışma bölgesinin genişliği arasında bir optimizasyon problemi mevcuttur.

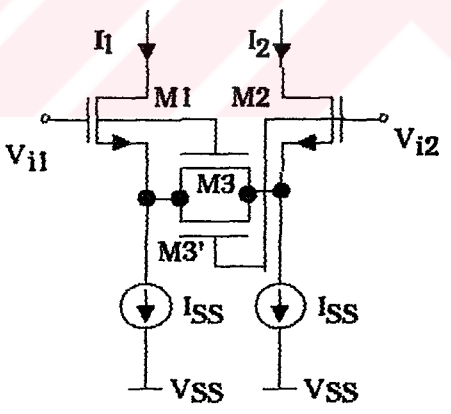
Şekil 3.12 deki devrede R direncinin kullanılması ile oluşan devrenin analizi yapılacak olursa, kaynak bağlamalı kuvvetlendirici

yapısında olduğu gibi, genel bir ΔI_D-ΔV_i geçiş fonksiyonu elde edilemez. Bu tür bir hesaplama daha çok sayısal analiz ya da grafiksel gösterilimler için yapılır.

Şekil 3.12 deki devredeki R direnci yerine CMOS analog tümdevre teknolojisi ile tasarlanan devre şekil 3.13 deki gibidir. Devredeki M3 ve M3' tranzistorlarının her ikisi de NMOS tranzistordur.

Şekil 3.13 deki devrenin analizi için $V_1=V_2=0$ için M1 ve M2 tranzistorlarının iletimde olduğu kabulü yapılırsa, bu kabul ile 3.63 deki eşitsizliklerin her biri ayrı ayrı sağlanmalıdır. Aynı şekilde $V_1>V_2$ olduğu kabül edilirse, bu durumda $V_{S1}>V_{S2}$ olduğu gösterilebilir. M3 ve M3'

$$(V_1 > V_{S1}), (V_1 - V_{S1} > V_{Tn}), (V_2 > V_{S2}), (V_2 - V_{S2} > V_{Tn}) \qquad (3.63)$$



Şekil 3.13 Direnç Eşdeğeri İle Lineer OTA Yapısı

tranzistorlarının $V_1>V_2$ koşulu altında hangi ucunun kaynak, hangi ucunun savak ucu olduğu ise $V_{S1}>V_{S2}$ olmasından kolayca anlaşılabilir. Buna göre $V_1>V_2$ için M3 tranzistorunun savak ucu V_{S1} de, kaynak ucu V_{S2} geriliminde olmalıdır. $V_1>V_2$ ve $V_2>V_1$ için M3 ve M3'

tranzistorlarının kaynak ve savak uçları ve bu durumdaki gerilimleri 3.64 de özetlenmiştir.

$$\begin{aligned} &V_1 > V_2 \\ &V_{GS3} = V_1 - V_{S2} \\ &V_{GS3'} = V_2 - V_{S2} \quad \text{(a)} \\ &V_{DS3(3')} = V_{S1} - V_{S2} \end{aligned} \qquad \begin{aligned} &V_2 > V_1 \\ &V_{GS3} = V_1 - V_{S1} \\ &V_{GS3'} = V_2 - V_{S1} \quad \text{(b)} \\ &V_{DS3(3')} = V_{S2} - V_{S1} \end{aligned} \qquad (3.64)$$

M3 ve M3' tranzistorlarının doymada çalıştıkları bölgelerinin sınırları ise $V_1 > V_2$ iken M_3 tranzistoru için 3.65 deki gibi olacaktır. M3' tranzistoru için aynı koşul 3.66 de gösterilmiştir. 3.65 ve 3.66 in

$$V_{S1} - V_{S2} \geq V_1 - V_{S2} - V_{Tn} \qquad (3.65)$$

düzenlenmiş hali 3.67 da gösterilmiştir. 3.67 nolu eşitsizliklere göre M3 ve M3' tranzistorlarının doymada çalışması kabulü altında M1 tranzistoru

$$V_{S1} - V_{S2} \geq V_2 - V_{S2} - V_{Tn} \qquad (3.66)$$

kesimdedir. Bu başta yapılmış olan kabule ters düşmektedir. Bu durumda

$$V_1 - V_{S1} \leq +V_{Tn} \quad , \quad V_2 - V_{S1} \leq +V_{Tn} \qquad (3.67)$$

M3 ve M3' tranzistorlarının doymasız bölgede çalıştıkları kabül edilebilir. Böylece 3.68 yazılabilir. Doymasız bölgede çalışan bir NMOS tranzistorun akım-gerilim bağıntısı 3.69 deki gibidir. $K=\mu_n.C_{ox}.(W/L)$ olarak tanımlanır ve şekil 3.13 deki I_{D3} ve I_{D3}' akımları 3.69 ışığında yazılacak olursa 3.70 elde edilir. Şekil 3.13 deki devreden $I=I_{D3}+I_{D3}$'

$$V_1 - V_{S1} > V_{Tn} \qquad (3.68)$$

$$I_D = \mu_n C_{ox} \frac{W}{L}\left[(V_{GS} - V_T)V_{DS} - \frac{V_{DS}^2}{2}\right] \qquad (3.69)$$

olarak tanımlanırsa, bu durumda I akımının bağıntısı 3.71 daki gibi

$$\begin{aligned} I_{D3} &= K\left[(V_1 - V_{S2} - V_T)(V_{S1} - V_{S2}) - \frac{(V_{S1} - V_{S2})^2}{2}\right] \\ I_{D3'} &= K\left[(V_2 - V_{S2} - V_T)(V_{S1} - V_{S2}) - \frac{(V_{S1} - V_{S2})^2}{2}\right] \end{aligned} \qquad (3.70)$$

yazılabilir. Şekil 3.13 ışığında 3.72 deki ifadelerden $\Delta I_D = I_1 - I_2 = 2I$ olduğu kolayca görülebilir. Aynı şekilde M1 ve M2 tranzistorlarının

$$I = K\left[(V_1 + V_2 - 2V_{S2} - 2V_T)(V_{S1} - V_{S2}) - (V_{S1} - V_{S2})^2\right] \qquad (3.71)$$

iletimde ve doymada çalışması durumunda, sağlayacakları akım-gerilim ilişkisi 3.73 deki gibi olacaktır.

$$\begin{aligned} I_1 - I - I_{SS} &= 0 \\ I_2 + I - I_{SS} &= 0 \end{aligned} \qquad (3.72)$$

Buna göre $\Delta I_D = I_1 - I_2$ olarak tanımlanırsa, ΔI_D için , 3.73 denklemleri yardımıyla 3.74 yazılabilir. Biraz önce söylendiği ve 3.75

$$I_1 = K_1(V_1 - V_{S1} - V_T)^2 \quad , \quad I_2 = K_1(V_2 - V_{S2} - V_T)^2 \qquad (3.73)$$

de yeniden yazıldığı üzere, bu eşitlik 3.71 numaralı eşitliğin ve 3.74 numaralı eşitliğin yerine konulması ile 3.76 yazılabilir. Denkleminin düzenlenmesi sonucunda $V_{S1} - V_{S2}$ gerilimi için 3.77 yazılabilir. Aynı

$$\Delta I_D = I_1 - I_2 = K_1(\Delta V_I + V_{S2} - V_{S1})(V_1 + V_2 - V_{S1} - V_{S2} - 2V_T) \quad (3.74)$$

$$\Delta I_D = 2I \quad (3.75)$$

şekilde 3.72 denklemlerinden 3.78 elde edilebilir. Buna göre 3.73 deki I_1 ve I_2 ifadeleri ve 3.77 daki V_{S1}-V_{S2} ifadeleri yerine konularak

$$\begin{aligned} &K\left[(V_1 + V_2 - 2V_{S2} - 2V_T)(V_{S1} - V_{S2}) - (V_{S1} - V_{S2})^2\right] \\ &= \frac{K_1}{2}(\Delta V + V_{S2} - V_{S1})(V_1 + V_2 - V_{S1} - V_{S2} - 2V_T) \end{aligned} \quad (3.76)$$

V_{S1} ve V_{S2} gerilimleri için 3.79 yazılabilir. Bu durumda ΔI_D akımı için 3.80 yazılabilir. Burada $a=1+\beta_1/4\beta_2$,

$$V_{S1} - V_{S2} = \frac{K_1 \Delta V}{2K + K_1} \quad (3.77)$$

$v=g_{m0}.\ \Delta V_i/I_{SS}$, $i=\Delta I_D/I_{SS}$, $g_{m0}=\partial\Delta I_D/\partial\Delta V_i$ olarak tanımlanırsa I için 3.81

$$I_1 + I_2 = 2I_{SS} \quad (3.78)$$

yazılabilir. Aynı şekilde g_{m0} için 3.82 yazılabilir. 3.81 den görülebileceği üzere şekil 3.13 de devrenin M3 ve M3' tranzistorlarının doymasız çalıştıkları bölge içinde, kaynak bağlamalı kuvvetlendirici

$$\begin{aligned} V_{S1} &= \frac{(K + K_1)V_1 + KV_2}{2K + K_1} - V_T \pm \frac{K}{2K + K_1}\sqrt{-\Delta V^2 + \frac{(2K + K_1)^2}{2K^2 K_1} I_{SS}} \\ V_{S2} &= \frac{(K + K_1)V_2 + KV_1}{2K + K_1} - V_T \pm \frac{K}{2K + K_1}\sqrt{-\Delta V^2 + \frac{(2K + K_1)^2}{2K^2 K_1}} \end{aligned} \quad (3.79)$$

yapısının akım-gerilim ilişkisine benzer bir ilişki verdiği görülebilir. Bu benzer ilişkinin bozulduğu durum M3 ya da M3' tranzistorunun doymasız

$$\Delta I_D = \pm \frac{2K}{2K + K_1} \Delta V \sqrt{-\left(\frac{2KK_1 \Delta V}{2K + K_1}\right)^2 + 2K_1 I_{SS}} \qquad (3.80)$$

bölgeden çıkıp, doymalı bölgede çalışması ile değişir. Bu durum 3.83

$$i = v\sqrt{1 - \frac{v^2}{4}} \qquad (3.81)$$

eşitsizliğinin sağlanması durumunda gerçekleşir. 3.83 koşulu altında akım-gerilim ilişkisi ise 3.84 deki gibi olacaktır. Buradaki artı-eksi

$$g_{m0} = \frac{\partial \Delta I_D}{\partial \Delta V_i}\Big|_{\Delta V_i = 0} = \frac{I_{SS}}{a(V_{GS} - V_T)_{M1}} \qquad (3.82)$$

işaret, giriş geriliminin artı veya eksi olmasına göre belirlenen işarettir.

$$|V| = \left|\frac{g_{m0} \Delta V_i}{I_{SS}}\right| > V_1 = \sqrt{\frac{a^2 + a + 0.5}{a^4 + 0.25}} \qquad (3.83)$$

Çıkış akımının maksimum değeri ise 3.85 deki gibi hesaplanabilir.

$$i = \pm \frac{\left[av\sqrt{4a - 2} \pm \sqrt{4a - 1 - a^2 v^2}\right]^2}{(4a - 1)^2} \qquad (3.84)$$

$$|v| = \left|\frac{g_{m0} \Delta V_i}{I_{SS}}\right| = V_2 = \frac{\sqrt{4a - 2}}{a} \qquad (3.85)$$

4-Süzgece Uygulama

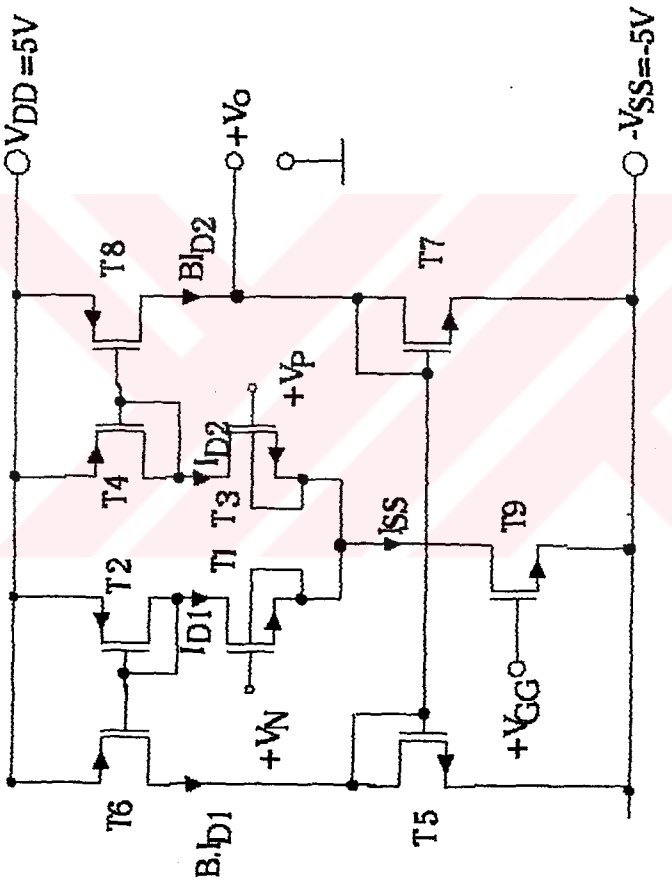
Bir önceki bölümde anlatılmış olan OTA lardan iki tanesi(simetrik OTA ve ACSP OTA) bu bölümde filtrelerde denenecektir. OTA ların performanslarının inceleneceği filtrelerin yapıları ve transfer fonksiyonları tablo1.1 de gösterilmişti.

Tablo 1.1 deki filtrelerin her birinin transfer fonksiyonundaki payda polinomu aynı olacak şekilde tasarlanmıştır. Buna göre tablo 1.1 deki alçak geçiren filtre için yapılacak olan filtre tasarımı, diğer her bir filtrede aynı payda polinomunu verecektir.

Öncelikle simetrik OTA ve ACSP OTA nın tek başına performanslarını incelemek uygun olacaktır. Ancak tasarlanacak filtrelerde önemli parametreler olan OTA ların eğimleri $g_{m1},g_{m2},...g_{mb}$ ve $C_1,C_2,...C_b$ kapasiteleri, filtrelerden istenen özelliklere göre (w_p,Q) değer aldıklarından, tasarlanacak olan OTA ların sağlayabildikleri eğim aralığı (eğimin değiştirilebildiği aralık), filtrelerden istenen özelliklere göre belirlenecek eğim değerini kapsamalıdır.

4.1 Simetrik OTA Tasarımı[6]

Tasarlanan simetrik OTA yapısı şekil 4.1 de gösterilmiştir. Devrede kullanılmış olan tranzistorların boyutları tablo 4.1 de, tümdevre tasarımı ve simülasyonu için kullanılan parametreler tablo 4.2 de gösterilmiştir. OTA nın tek başına göstermiş olduğu karakteristiklerin incelenmesi açısından, SPICE simülasyon programı ile OTA nın g_m-



Şekil 4.1 Simetrik OTA

Tablo 4.1- Simetrik OTA için Tranzistor Boyutları

	W(μm)	L(μm)
M1	30	3
M2	12	3
M3	30	3
M4	12	3
M5	12	3
M6	36	3
M7	12	3
M8	36	3
M9	45	3

frekans, K_v-frekans, I_o-ΔV_i, V_o-ΔV_i eğrileri çıkartılmıştır. Bu eğriler şekil 4.2 den 4.5 e kadar gösterilmiştir. Şekil 4.2 den 4.5 e kadar olan grafiklerin tablo olarak gösterilimleri tablo 4.3 de gösterilmiştir.

Tablo 4.2- Simülasyon ve Tasarım Parametreleri

	NMOS	PMOS
level	2	2
ld	0.414747u	0.580687u
tox	505.0e-10	432.0e-10
nsub	1.35634e16	1e16
vto	0.864893	-0.944048
kp	44.9e-6	18.5e-6
gamma	0.981	0.435
phi	0.6	0.6
uexp	0.211012	0.242315
ucrit	107603	20581.4

delta	3.53172e-5	4.32096e-5
vmax	100000	33274.4
xj	0.4u	0.4u
lambda	0.0107351	0.0620118
nfs	1e11	1e11
neff	1.001	1.001
nss	1e12	1e12
tpg	1	-1
rsh	9.925	10.25
cgd0	2.83588e-10	4.83117e-10
cgs0	2.83588e-10	4.83117e-10
cgb0	7.968e-10	1.293e-9
cj	0.0003924	0.0001307
mj	0.456300	0.4247
cjsw	5.284e-10	4.613e-10
mjsw	0.3199	0.2185
pb	0.7	0.75
xqc	1	1
uo	656	271

Bölüm 2 de C_1=70pF, C_2=35pF ve g_m=1mA/V için yapılmış olan tasarım, bu bölümde de yapılacak olursa, tablo 4.2 den simetrik OTA

Tablo 4.3- Simetrik OTA Özellikleri

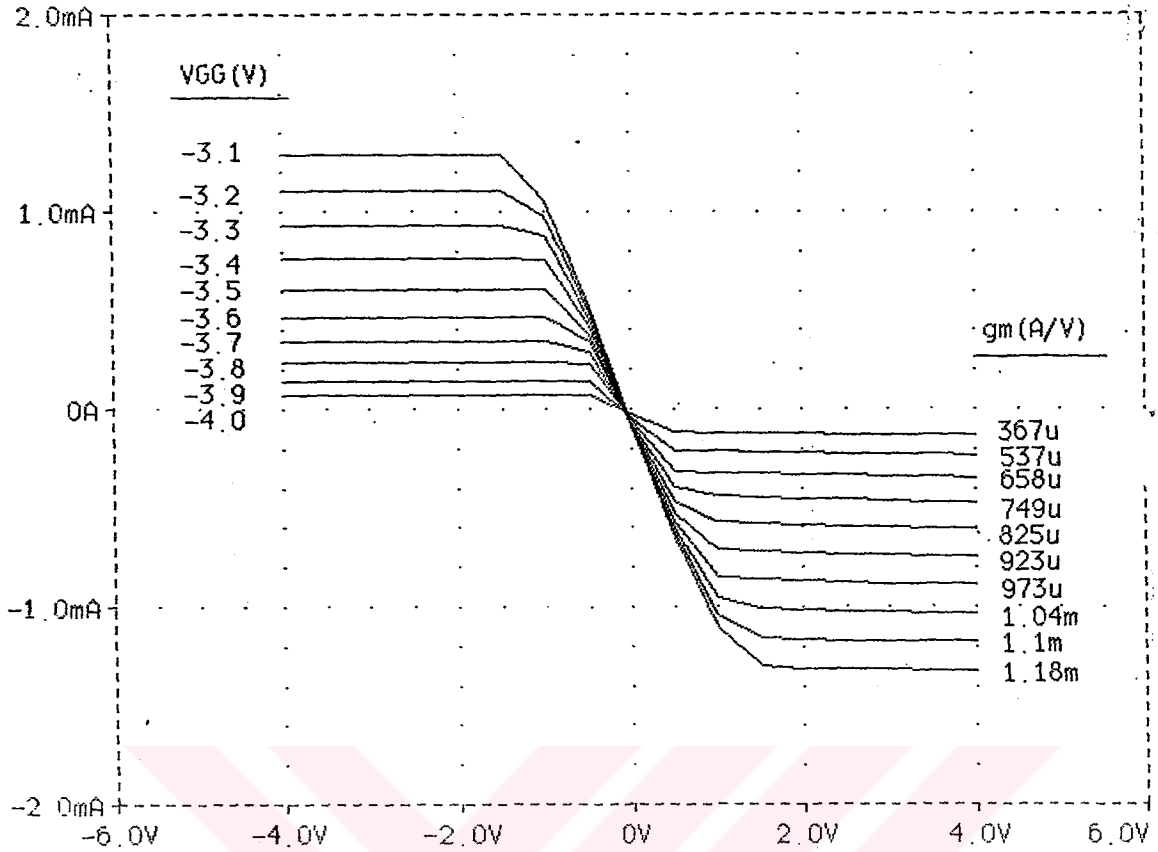
V_{GG}(V)	g_m(A/V)	K_v	K_v(dB)
-4	366.7µ	40	32
-3.9	537µ	35.7	31
-3.8	658µ	31.7	30

-3.7	749µ	29.7	29.4
-3.6	825µ	25.1	28
-3.5	923µ	22.8	27
-3.4	973µ	19.3	25.7
-3.3	1.04m	15.6	23.8
-3.2	1.1m	15.2	23.6
-3.1	1.18m	14.8	23.4

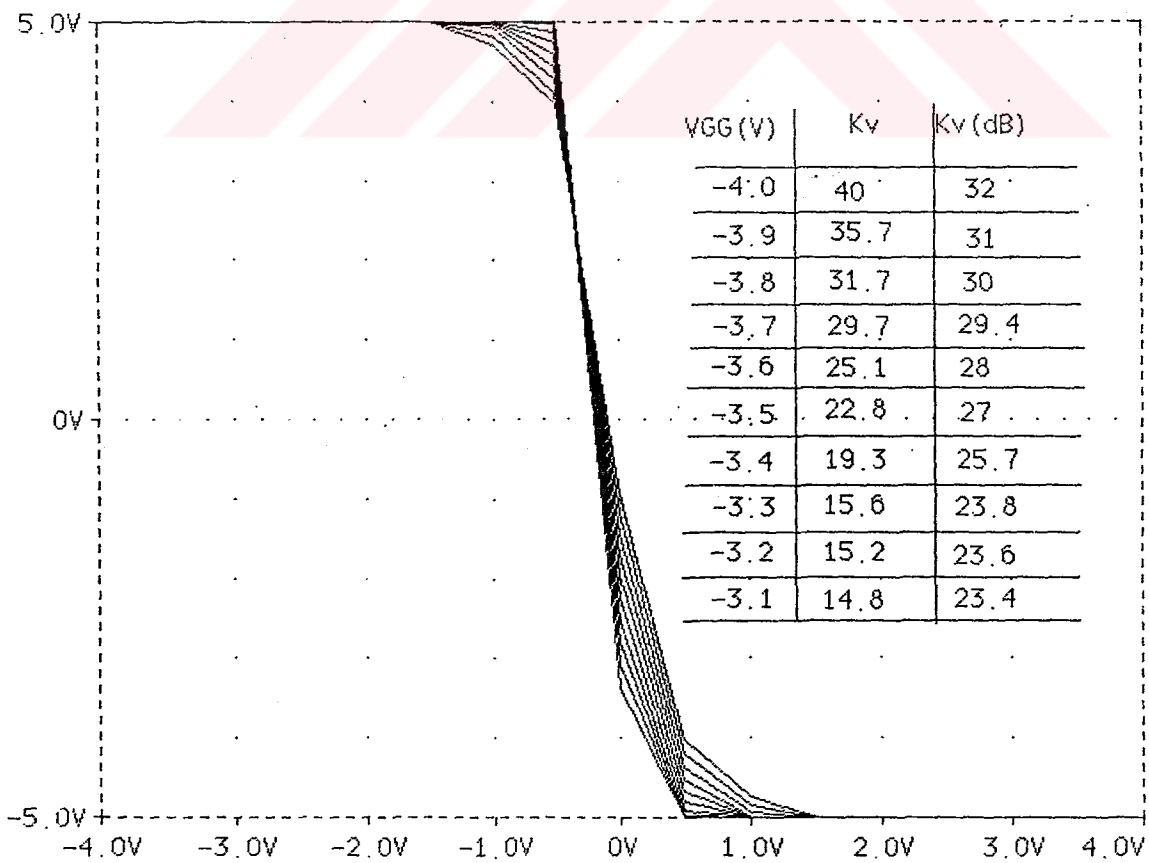
için V_{GG} gerilim kaynağının değeri -3.3V olarak seçilmesi gerektiği görülebilir. Buna göre yapılacak olan simülasyon sonucu elde edilecek filtrenin frekans eğrisinin modüllerinin, ideal eğrilerle karşılaştırmalı olarak çizilmiş ve şekil 4.6 dan 4.11'e kadar gösterilmiştir. Şekillerdeki band geçiren süzgeç ve yüksek geçiren süzgeç yapılarındaki düşük frekanslardaki zayıflatmanın yeterince olmamasının nedeni, daha önce bölüm 2'de de ideal modeller ile yapılan analizlerden de kolayca anlaşılacağı üzere OTA nın çıkış direncinin yeterince büyük olmamasındandır. Şekil 4.1 deki simetrik OTA nın çıkış direnci 3.29 bağıntısından da bilindiği üzere 4.1 bağıntısındaki gibidir.

$$r_o = \frac{2}{I_{SS} B(\lambda_n + \lambda_p)} \qquad (4.1)$$

Buna göre g_m=1mA/V içi V_{GG}=-3.3V olmasından ve doymadaki M9 tranzistorundan akacak olan I_{SS} akımının bulunması durumunda, simetrik OTA nın çıkış direnci sayısal değer olarak elde edilebilir. Buna göre doymadaki bir NMOS tranzistor için savak akımının değeri 4.2 deki gibi olacaktır. V_{GG}=-3.3V, β_9=6.735x10^{-4} A/V^2, V_{Tn}=0.86V,$(W/L)_9$=15 için I_{SS} akımının değeri yaklaşık olarak 215µA dir. Buna göre hesaplanacak

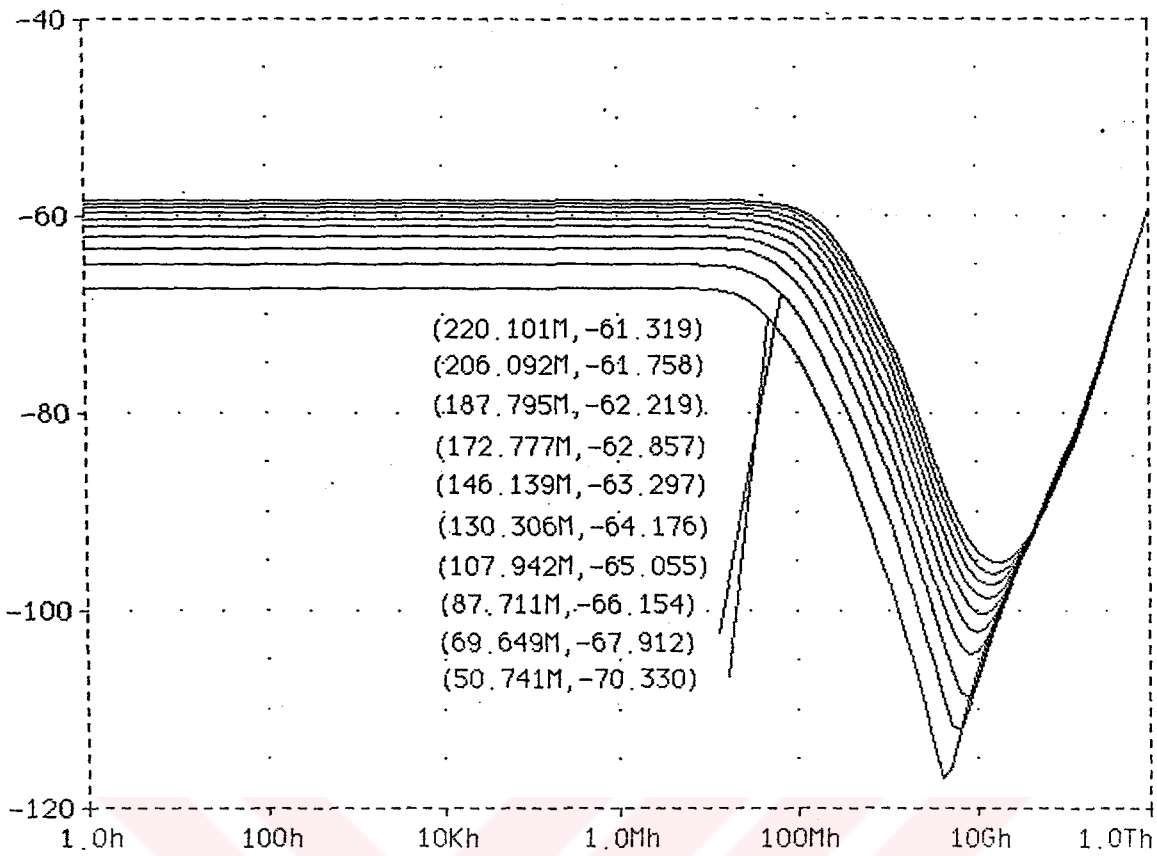


Şekil 4.2 Düz Akım Aynalı Simetrik OTA I_o-ΔV_i Eğrisi

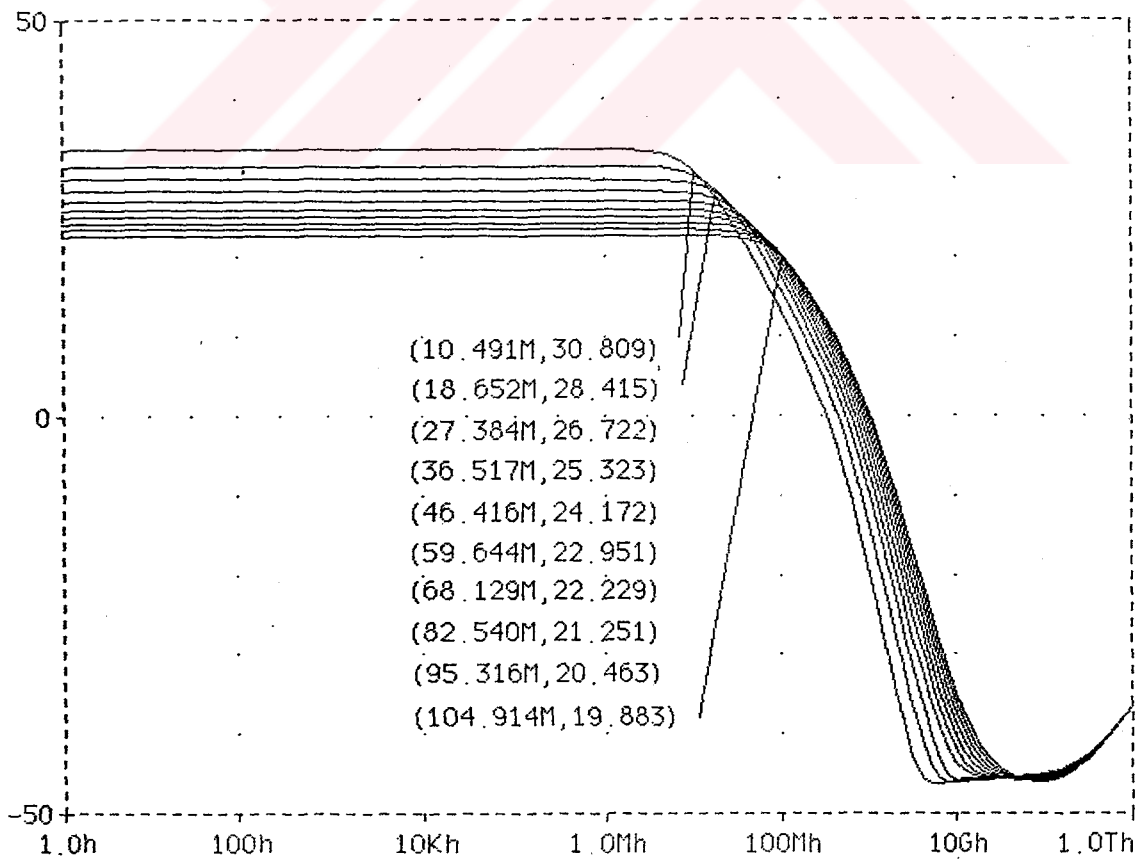


VGG(V)	Kv	Kv(dB)
-4.0	40	32
-3.9	35.7	31
-3.8	31.7	30
-3.7	29.7	29.4
-3.6	25.1	28
-3.5	22.8	27
-3.4	19.3	25.7
-3.3	15.6	23.8
-3.2	15.2	23.6
-3.1	14.8	23.4

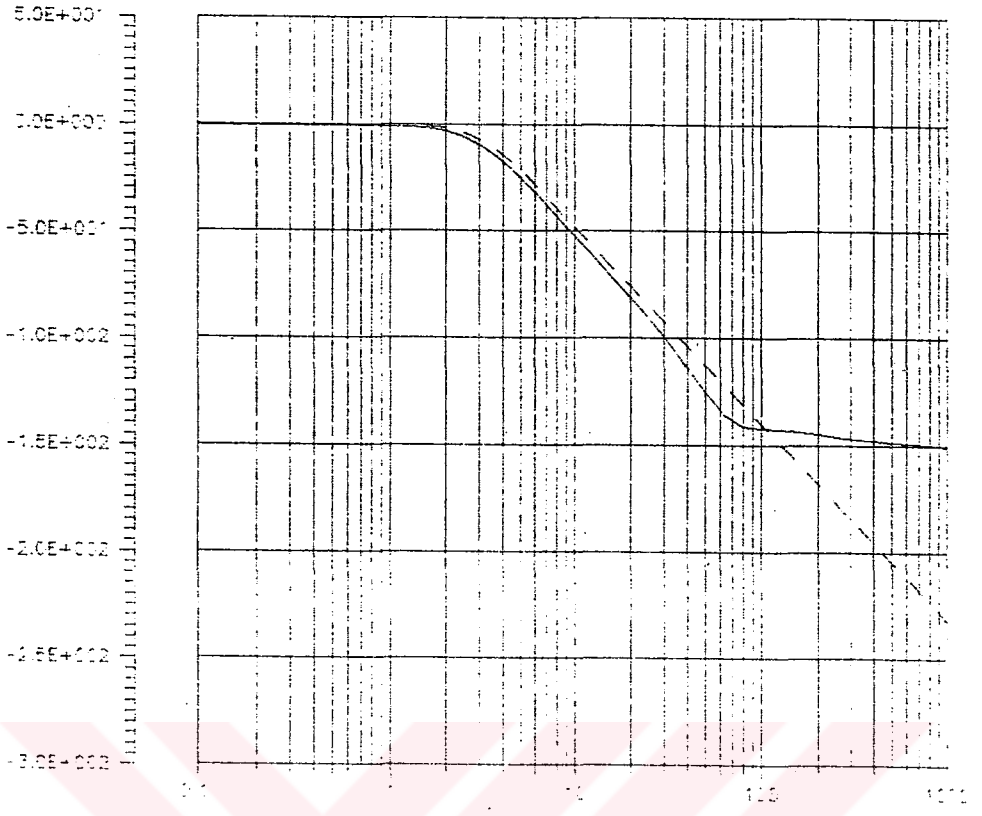
Şekil 4.3 Düz Akım Aynalı Simetrik OTA K_v-ΔV_i Eğrisi



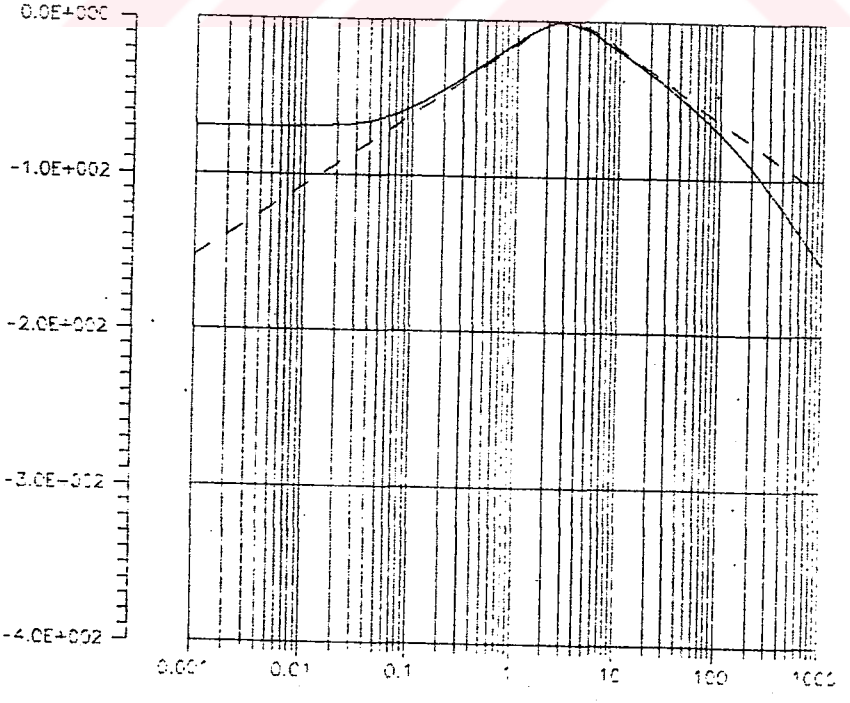
Şekil 4.4 Düz Akım Aynalı Simetrik OTA g_m-frekans Eğrisi



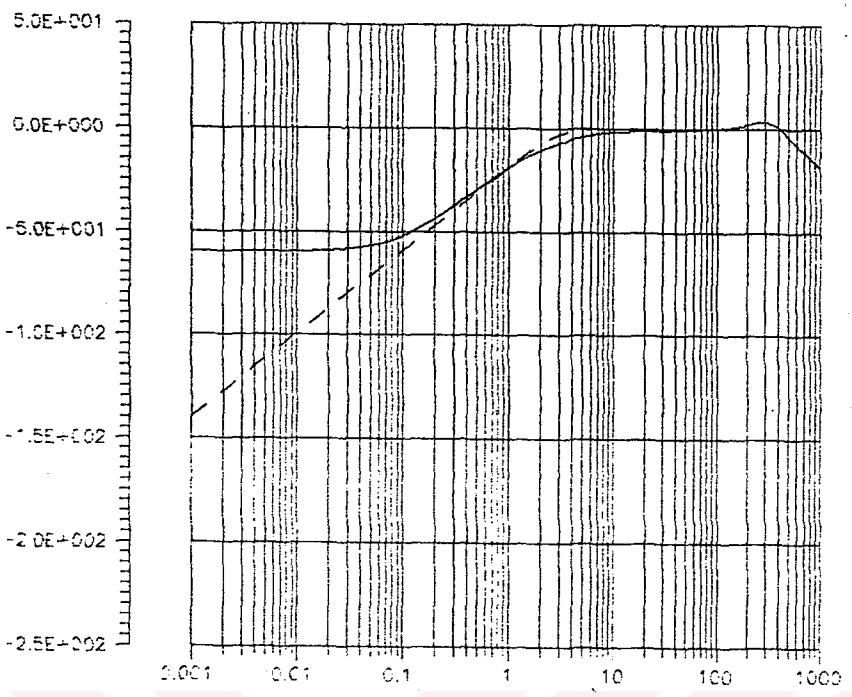
Şekil 4.5 Düz Akım Aynalı Simetrik OTA K_v-frekans Eğrisi



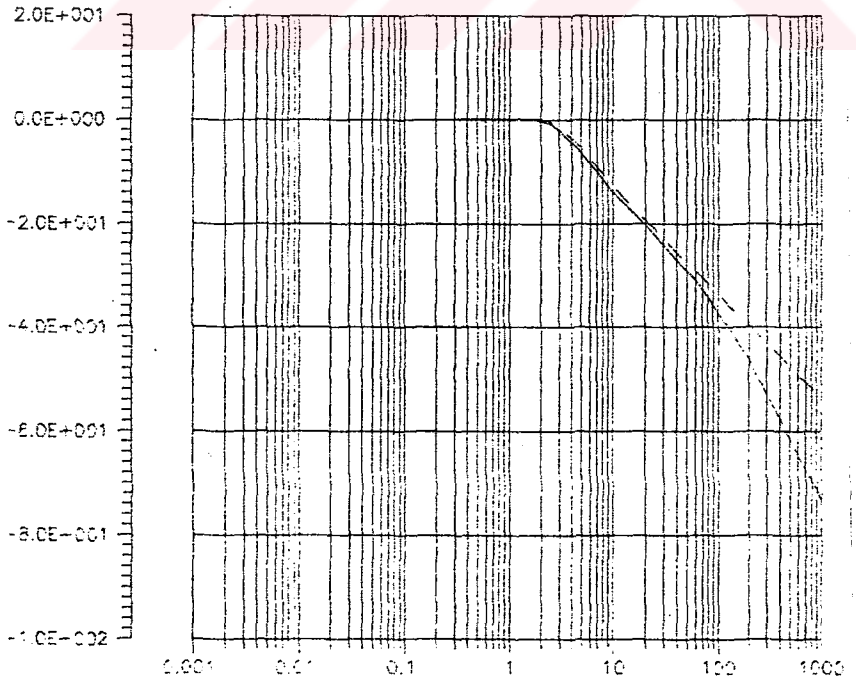
Şekil 4.6 Simetrik OTA'nın Filtre1 Frekans Cevabı



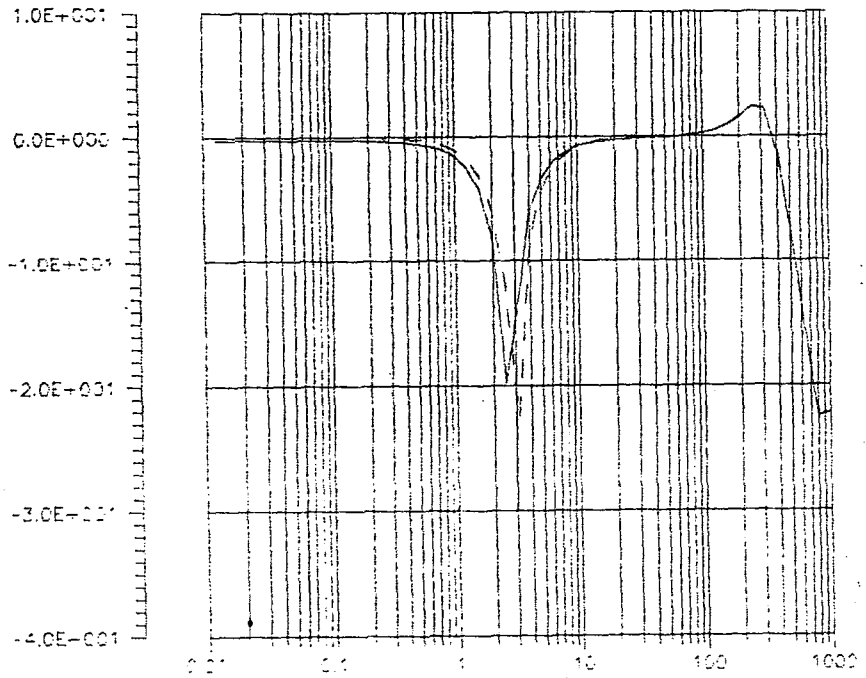
Şekil 4.7 Simetrik OTA'nın Filtre 2 Frekans Cevabı



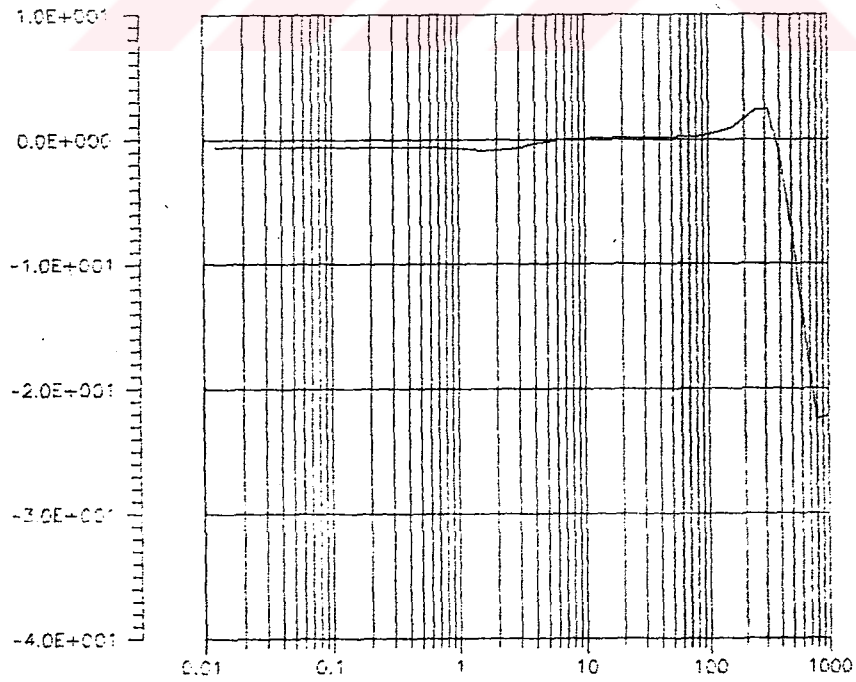
Şekil 4.8 Simetrik OTA'nın Filtre 3 Frekans Cevabı



Şekil 4.9 Simetrik OTA'nın Filtre 4 Frekans Cevabı



Şekil 4.10 Simetrik OTA'nın Filtre 5 Frekans Cevabı



Şekil 4.11 Simetrik OTA'nın Filtre 6 Frekans Cevabı

$$I_D = I_{SS} = \frac{\beta_9}{2}(V_{GS9} - V_{Tn})^2 \qquad (4.2)$$

olan g_m=1mA/V için çıkış direncinin değeri 4.1 e göre r_o=43kΩ olacaktır. Bölüm 2 den bilindiği üzere çıkış direncinin bu değeri band geçiren ve yüksek geçiren filtrelerde düşük frekanslardaki cevabında yeterince zayıflatmama sorununa neden olmaktadır. Bu nedenle simetrik OTA nın bu özelliğini düzeltmek üzere kaskod akım aynaları kullanılabilir.

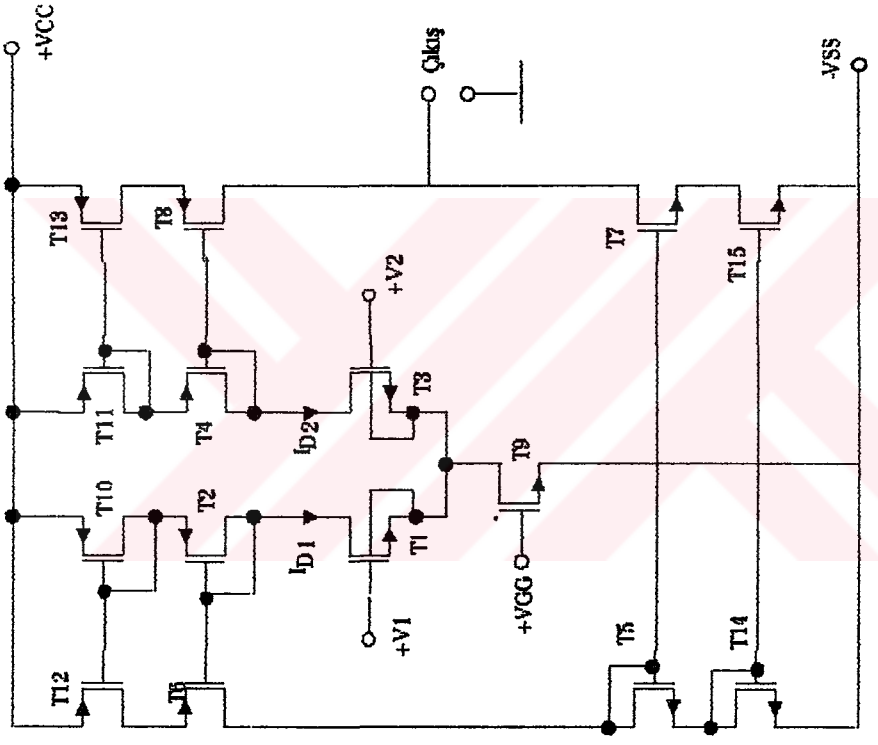
4.2-Kaskod Akım Aynalı Simetrik OTA Tasarımı[6]

Kaskod akım aynaları ile kurulmuş olan simetrik OTA yapısı şekil 4.12 de gösterilmiştir. Devrenin çıkış direnci ve çıkış kapasitesi hariç, diğer özellikleri(eğim, kırpılma sınırları,vb.) düz akım aynalı simetrik OTA yapısı ile aynıdır.

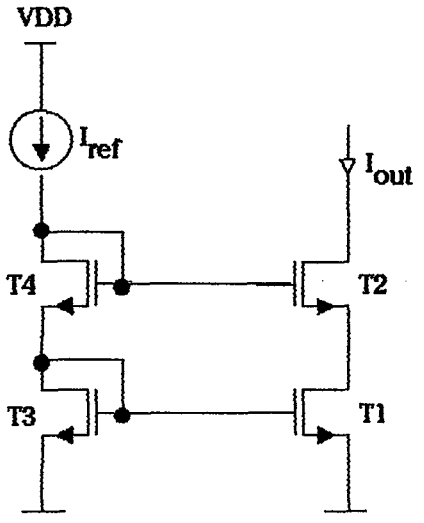
Kaskod akım aynası devresi şekil 4.13 de çizilmiştir. Küçük işaret eşdeğer devresi kullanılarak çıkış direnci hesabı yapılırsa 4.3 bağıntısı elde edilir[6]. Diğer bir deyişle, tranzistorun çıkış direnci, düz akım aynasına göre $1+g_m r_{o1}$ kadar daha büyümüştür.

$$R_o = ro_2(1 + g_{m2} ro_1) \qquad (4.3)$$

Şekil 4.12 deki kaskod simetrik OTA yapısının çıkış direnci ise, daha önceki simetrik OTA bahsinde de gösterildiği gibi, PMOS ve NMOS tranzistorlardan oluşan akım aynalarının çıkış düğümündeki eşdeğer direncidir. Bu direnç PMOS ve NMOS akım aynalarının çıkış dirençlerinin paralel eşdeğeridir. Buna göre r_{0N} ve r_{0P} ifadeleri 4.4 deki gibi olacaktır. Çıkış direnci ifadesi ise 4.5 deki gibi olur. 4.5 deki r_{07},r_{08},r_{014},r_{013} ifadelerinin tanımları 4.6 deki şekilde bulunabilir.



Şekil 4.12 Kaskod Akım Aynalı Simetrik OTA



Şekil 4.13 Kaskod Akım Aynası

$$ro_N = ro_7(1+g_{m7}ro_{14}) \quad , \quad ro_p = ro_8(1+g_{m8}ro_{13}) \qquad (4.4)$$

$$R_O = ro_N // ro_p = \frac{ro_7(1+g_{m7}ro_{14})ro_{18}(1+g_{m8}ro_{13})}{ro_7(1+g_{m7}ro_{14})+ro_8(1+g_{m8}ro_{13})} \qquad (4.5)$$

$$ro_M = \frac{\partial V_{DS_M}}{\partial I_{D_M}}\Big|_{ID_M=sbt.} \qquad (4.6)$$

M7,M8,M13 ve M14 tranzistorlarının her biri doymada çalıştığından, daha önce 3.28 da hesaplandığı gibi r_{o7},r_{o8},r_{o13} ve r_{o14} direnç değerleri 4.7 deki gibi olacaktır. 4.5 deki g_{m7} ve g_{m8} ifadeleri

$$ro_7 = \frac{2}{B\lambda_N I_{SS}}, \quad ro_8 = \frac{2}{B\lambda_p I_{SS}}, \quad ro_{13} = \frac{2}{B\lambda_p I_{SS}}, \quad ro_{14} = \frac{2}{B\lambda_N I_{SS}} \qquad (4.7)$$

ise 3.25 de gösterildiği gibi 4.8 daki gibi hesaplanabilir. Model parametrelerinden ve g_m=1mA/V için 4.7 deki çıkış direnci ifadeleri ve

$$g_{m07} = \sqrt{BI_{SS}\beta_7}, \quad g_{m08} = \sqrt{BI_{SS}\beta_8} \qquad (4.8)$$

4.8 daki eğim ifadeleri hesaplanacak olursa, 4.9 deki çıkış direncinin değerleri, 4.10 deki eğim değerleri elde edilebilir. Buna göre 4.5 deki kaskod simetrik OTA nın çıkış direnci ifadesi 4.2.9 daki değer olarak elde edilebilir. Görüldüğü üzere düz akım aynalı simetrik OTA için bulunanan

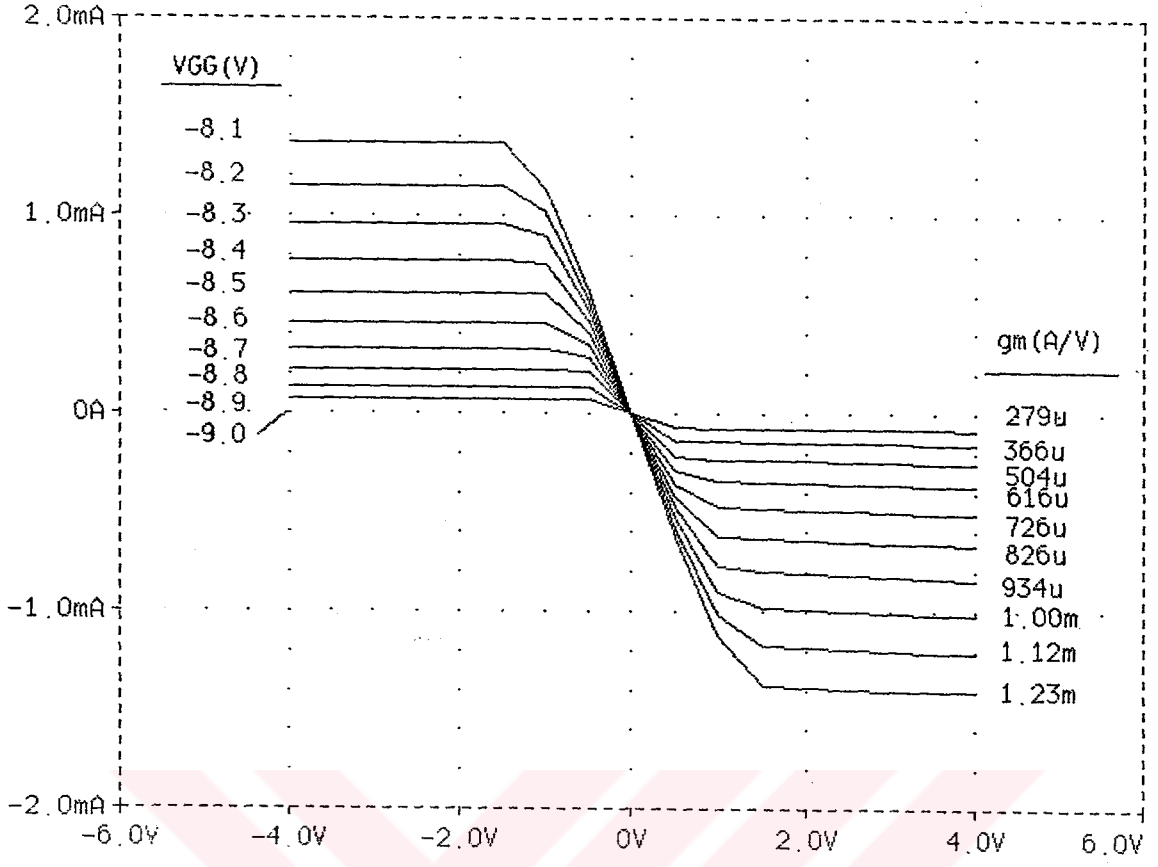
$$ro_7 \cong 310K, \quad ro_8 \cong 50K, \quad ro_{13} \cong 50K, \quad ro_{14} \cong 310K \qquad (4.9)$$

r_o=43kΩ luk çıkış direnci ifadesi 966kΩ olarak büyümüştür.

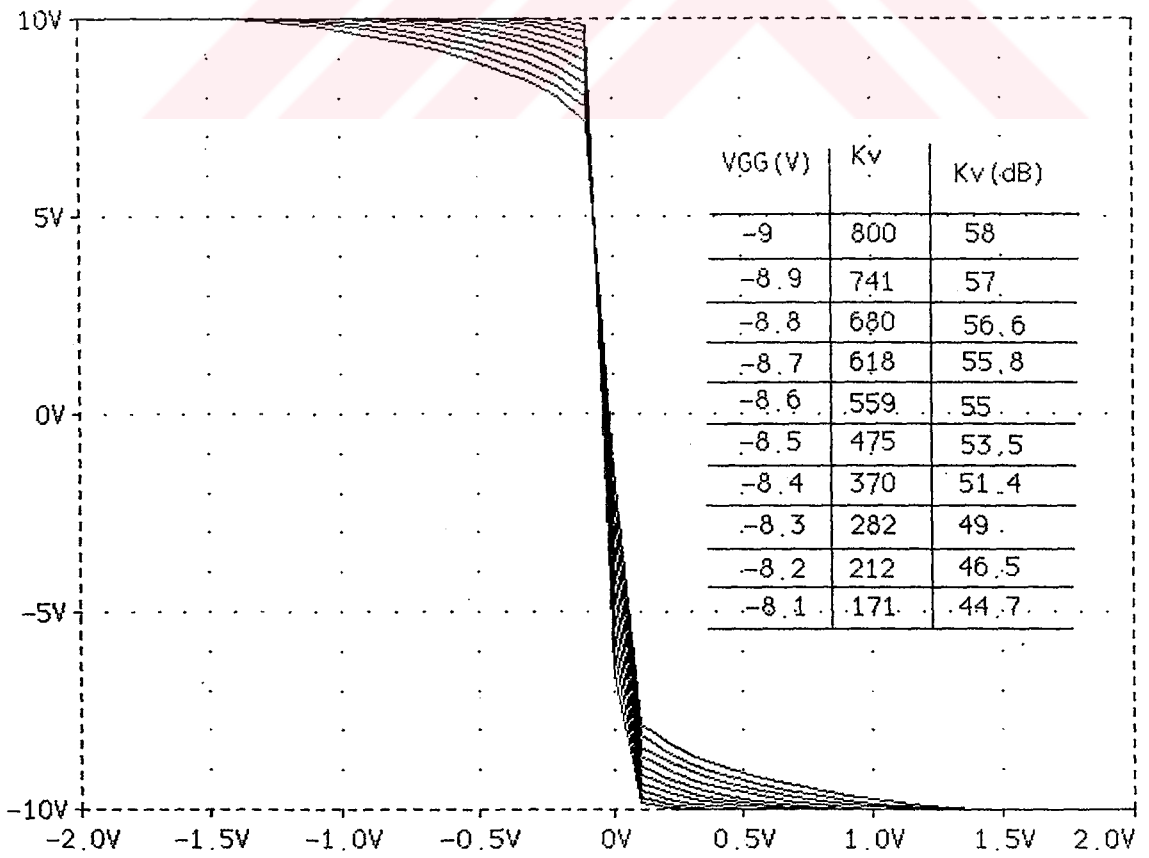
$$g_{m07} = 3.403x10^{-4} A/V, \quad g_{m08} = 3.78x10^{-4} A/V \qquad (4.10)$$

Kaskod simetrik OTA daki akım aynalarının birbirine seri şekilde gelen tranzistorlardan oluşması nedeniyle, akım aynalarındaki her bir tranzistorun doymada çalışmasını garantilemek açısından besleme gerilimlerini, düz akım aynalı simetrik OTA nın besleme geriliminin iki katı almakta fayda vardır. Bu nedenle Kaskod simetrik OTA için besleme gerilimleri +10V, -10V olarak seçilmiştir.

Kaskod simetrik OTA nın tek başına karakteristiklerinin, düz akım aynalı simetrik OTA bahsinde yapıldığı gibi incelenmesinde fayda vardır. Buna göre aynı şekilde kaskod simetrik OTA nın g_m-frekans, K_v-frekans, I_o-ΔV_i, V_o-ΔV_i karakteristikleri şekil 4.14 den 4.17 ya kadar gösterilmiştir. Bu şekillerin tablo halindeki gösterilimi tablo 4.4 dedir. Buna göre g_m=1mA/V, C_1=70pF, C_2=35pF için V_{GG} gerilim kaynağının

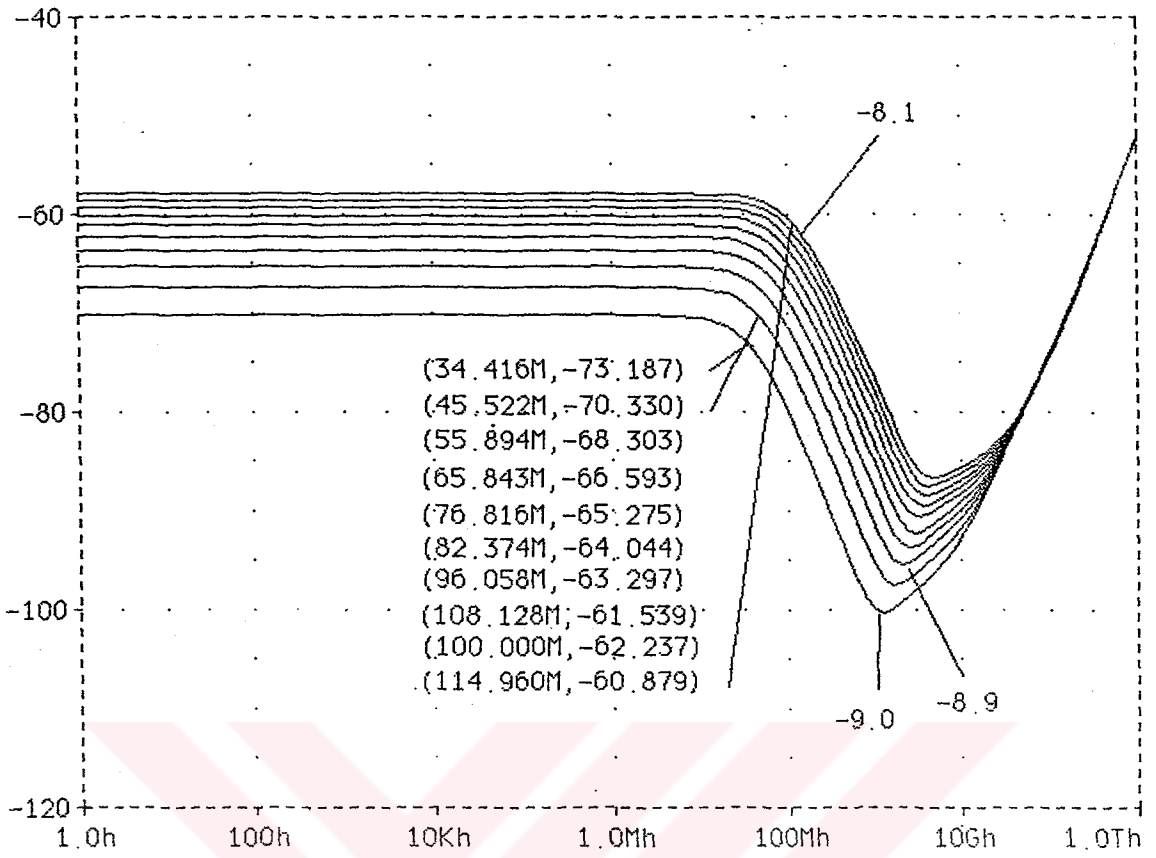


Şekil 4.14 Kaskod Akım Aynalı Simetrik OTA I_o-ΔV_i Eğrisi

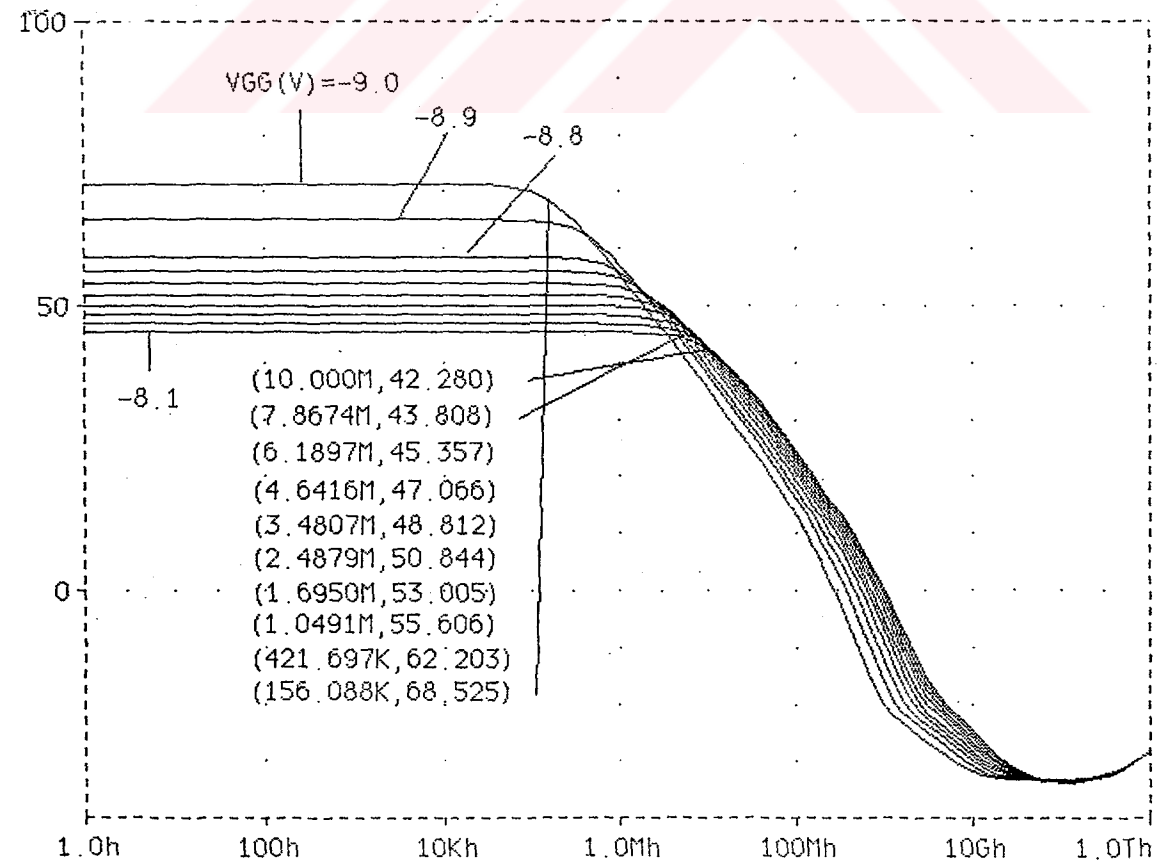


VGG(V)	Kv	Kv(dB)
-9	800	58
-8.9	741	57
-8.8	680	56.6
-8.7	618	55.8
-8.6	559	55
-8.5	475	53.5
-8.4	370	51.4
-8.3	282	49
-8.2	212	46.5
-8.1	171	44.7

Şekil 4.15 Kaskod Akım Aynalı Simetrik OTA K_v-ΔV_i Eğrisi



Şekil 4.16 Kaskod Akım Aynalı Simetrik OTA g_m-frekans Eğrisi



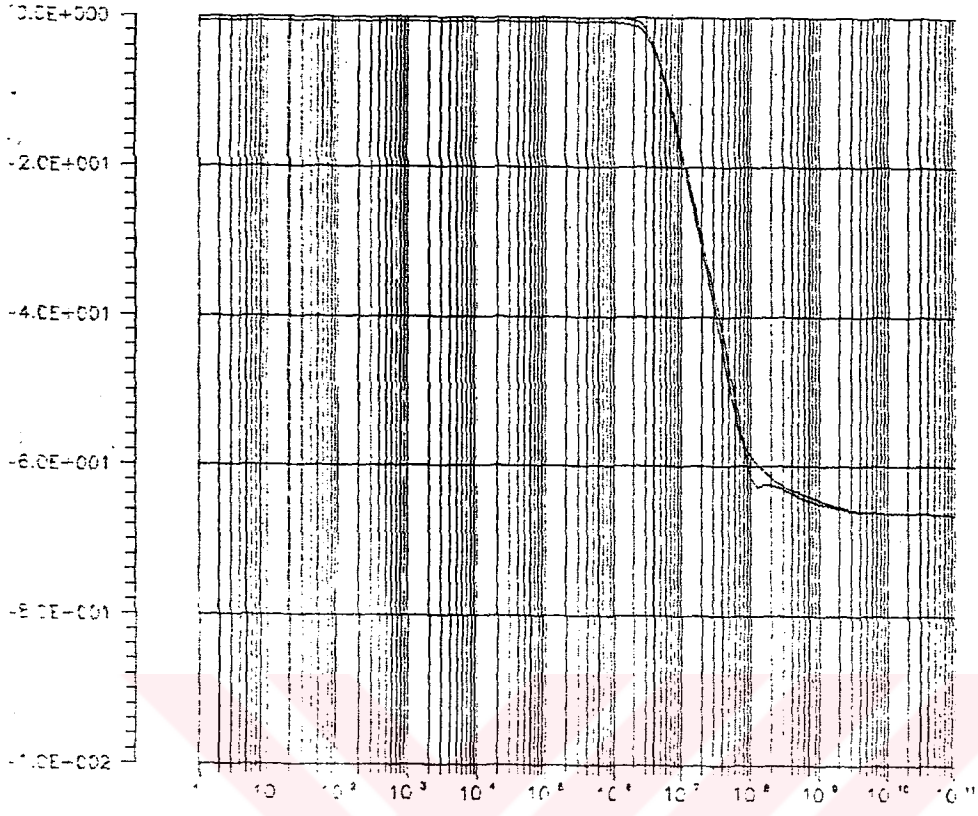
Şekil 4.17 Kaskod Akım Aynalı Simetrik OTA K_v-frekans Eğrisi

Tablo 4.4- Kaskod Akım Aynalı Simetrik OTA Özellikleri

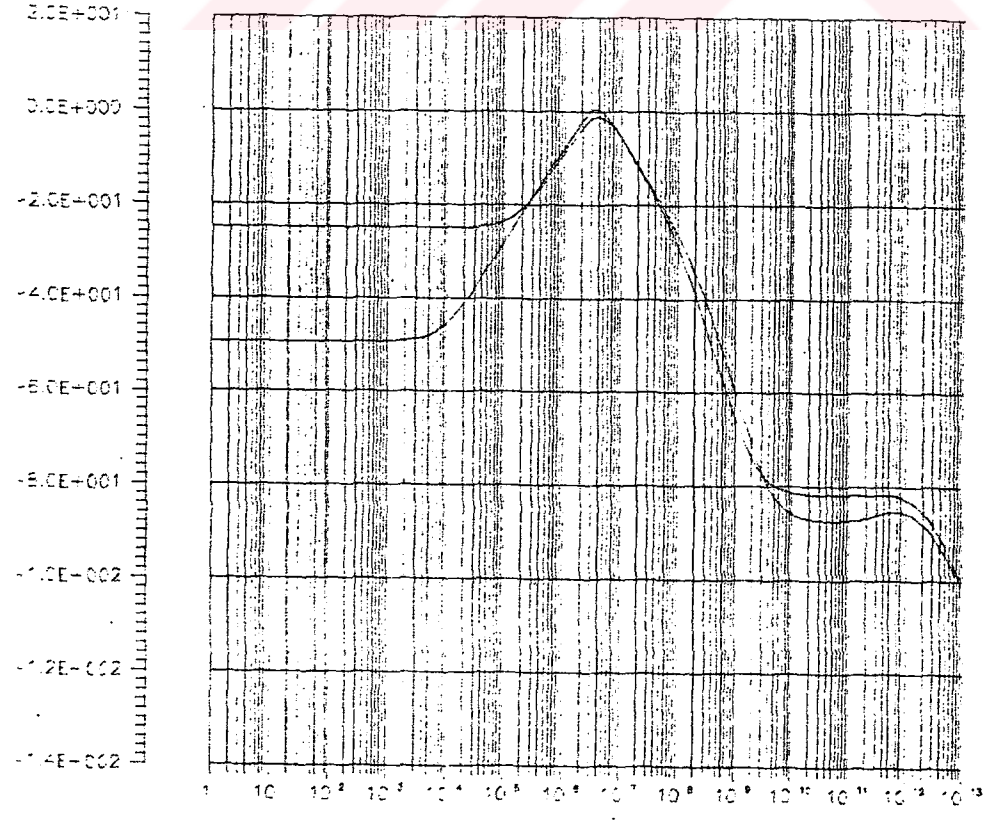
V_{GG}(V)	g_m(A/V)	K_v	K_v(dB)
-9	279µ	800	58
-8.9	366µ	741	57
-8.8	504µ	680	56.6
-8.7	616µ	618	55.8
-8.6	726µ	559	55
-8.5	826µ	475	53.5
-8.4	934µ	370	51.4
-8.3	1m	282	49
-8.2	1.12m	212	46.5
-8.1	1.23m	171	44.7

değeri, düz akım aynalı simetrik OTA bahsinde yapıldığı gibi hesaplanabilir ve kullanılan sürücü tranzistorların ve kuyruk akımını sağlayan M9 tranzistorlarının W/L oranları, düz akım aynalı simetrik OTA yapısındaki sürücü tranzistorlar ve kuyruk akımını sağlayan M9 tranzistorları ile aynı olduğundan aynı değerler beş volt daha negatif olarak bulunur. Buna göre V_{GG}=-8.3V olmalıdır.

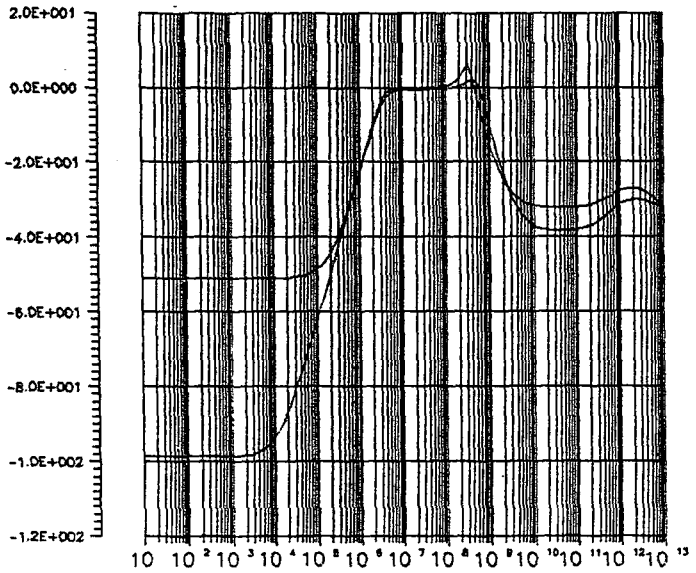
yukarıda söylenen C_1,C_2 ve g_m değerleri için yapılacak olan simülasyon sonucunda elde edilecek filtrelerin frekans eğrisinin modülleri, düz akım aynalı simetrik OTA nın kulanılması ile elde edilen frekans eğrilerinin modülleri ile karşılaştırma açısından, aynı eksen takımında şekil 4.18 den 4.23 e kadar gösterilmiştir. Bu şekillerden de kolayca görülebileceği gibi, bandgeçiren ve yüksek geçiren filtreler için düşük frekanslardaki zayıflatma, kaskod simetrik OTA yapısı ile analiz edilen filtrelerde çok daha düşük olmaktadır. Bu durum kaskod akım aynalarından oluşan çıkış katının direncinin büyük olmasından kaynaklanmaktadır.



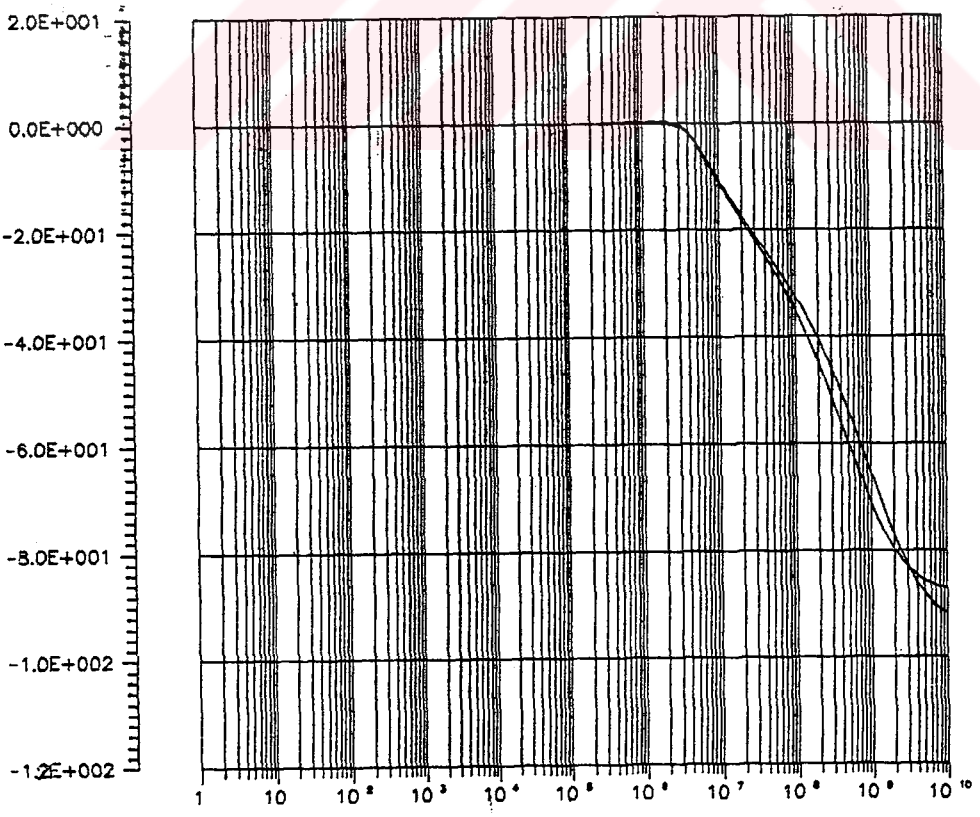
Şekil 4.18 Düz ve Kaskod Simetrik OTA Filtre 1 Frekans Eğrileri



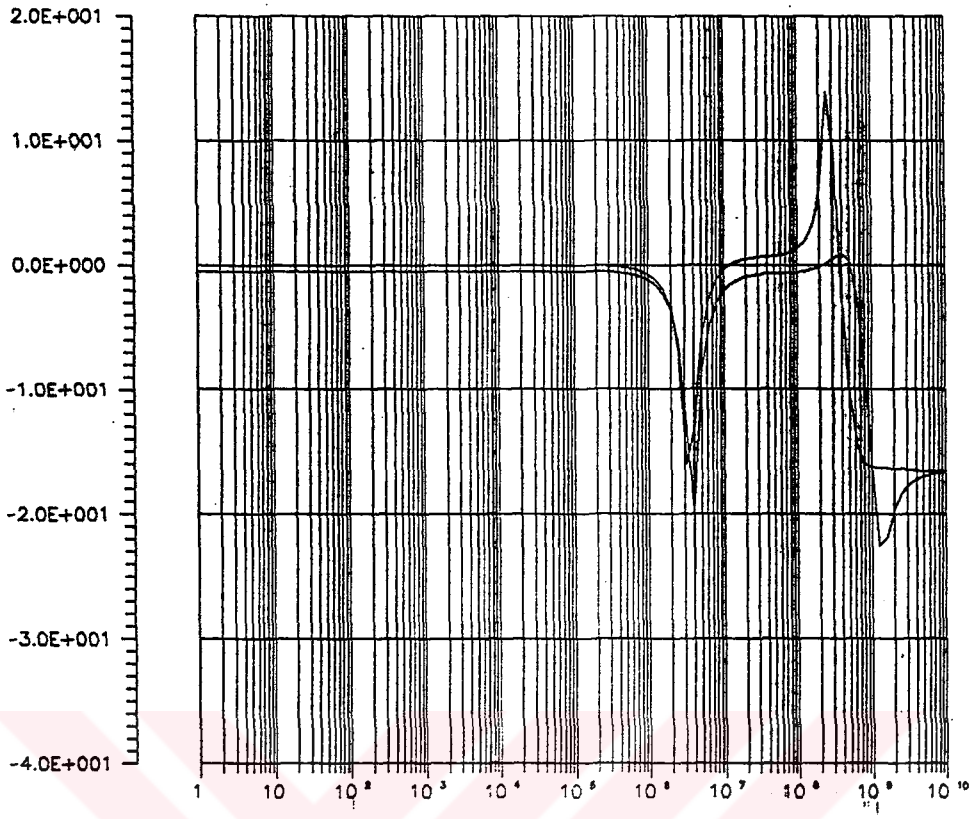
Şekil 4.19 Düz ve Kaskod Simetrik OTA Filtre 2 Frekans Eğrileri



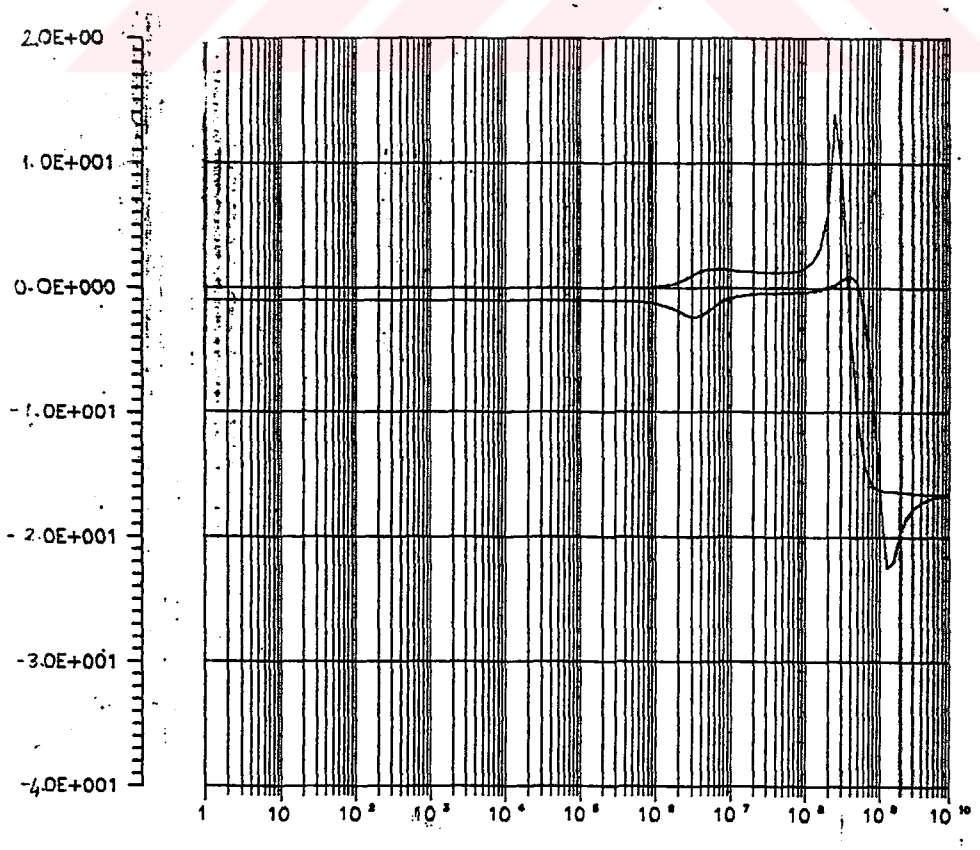
Şekil 4.20 Düz ve Kaskod Simetrik OTA Filtre 3 Frekans Eğrileri



Şekil 4.21 Düz ve Kaskod Simetrik OTA Filtre 4 Frekans Eğrileri



Şekil 4.22 Düz ve Kaskod Simetrik OTA Filtre 5 Frekans Eğrileri



Şekil 4.23 Düz ve Kaskod Simetrik OTA Filtre 6 Frekans Eğrileri

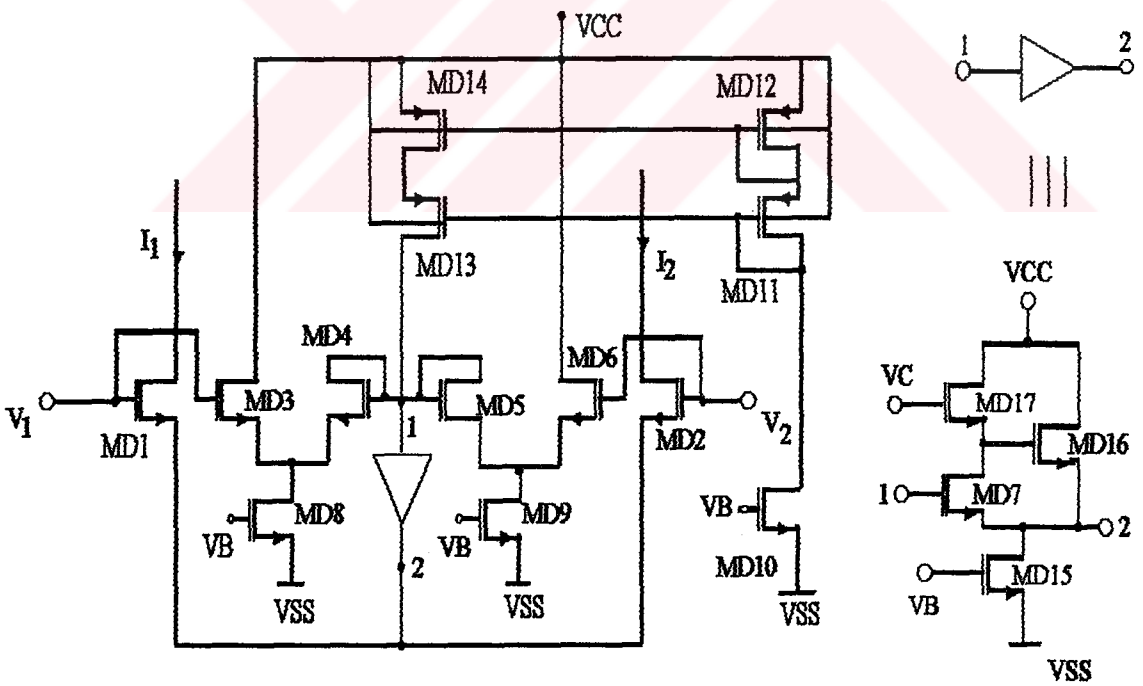
4.3-ACSP OTA tasarımı [1], [6]

Şekil 3.7de gösterilmiş olan ACSP OTA ana devesi ve çıkış akım farkını sağlamak üzere tasarlanan akım aynaları toplu halde şekil 4.24 de gösterilmiştir. Buradaki tranzistorların W ve L boyutları tablo 4.5 de verilmiştir. Tablodaki bu boyutların ve model parametrelerin kullanılması ile ACSP OTA nın tek başına, simetrik OTA için de yapıldığı gibi analizi yapılmalıdır.

Tablo 4.5- ACSP OTA'nın W ve L Boyutları

	W(μm)	L(μm)
MD1	10	30
MD2	10	30
MD3	10	10
MD4	10	10
MD5	10	10
MD6	10	10
MD7	10	30
MD8	60	20
MD9	60	20
MD10	60	20
MD11	140	10
MD12	140	10
MD13	140	10
MD14	140	10
MD15	120	10
MD16	50	10
MD17	50	10

Öncelikle daha önce simetrik OTA nın düz ve kaskod akım aynalı yapıları kullanılarak w_p=3MHz köşe frekanslıve Q=√2 olacak şekilde tasarlanan ve buna göre C_1=70pF, C_2=35pF için g_m=1mA/V olarak bulunan filtre tasarımı şimdi C_1=70pF, C_2=35pF ve g_m=155μA/V olarak alınarak w_p=500kHz, Q=√2 şekline dönüştürülmüştür. Bunun yapılmasının nedeni ACSP OTA nın $|g_m|$-frekans eğrisinin 3dB düşüş noktası, yani OTA nın eğiminin bandının simetrik OTA ya göre çok daha küçük olması ve w_p=3MHz için filtre tasarımına izin vermemesidir. Bu nedenle bundan sonraki filtrelerde w_p=500kHz, Q=√2 olarak tasarlanacaktır. Buna göre C_1=70pF, C_2=35pF ve g_m=155µA/V olarak bulunur.



Şekil 4.24 ACSP OTA Şeması

ACSP OTA nın eğim ifadesi 3.58 de gösterildiği gibi 4.11 deki gibi yeniden yazılmıştır. 4.11 e göre g_m=155μA/V için gerekli olan kontrol gerilimi V_c bulunabilir. ACSP OTA nın çıkış direnci ise daha önce

$$g_m = \beta\sqrt{\frac{\beta_2}{\beta_1}}(V_{CC} - V_C - |V_{Tp}|) \qquad (4.11)$$

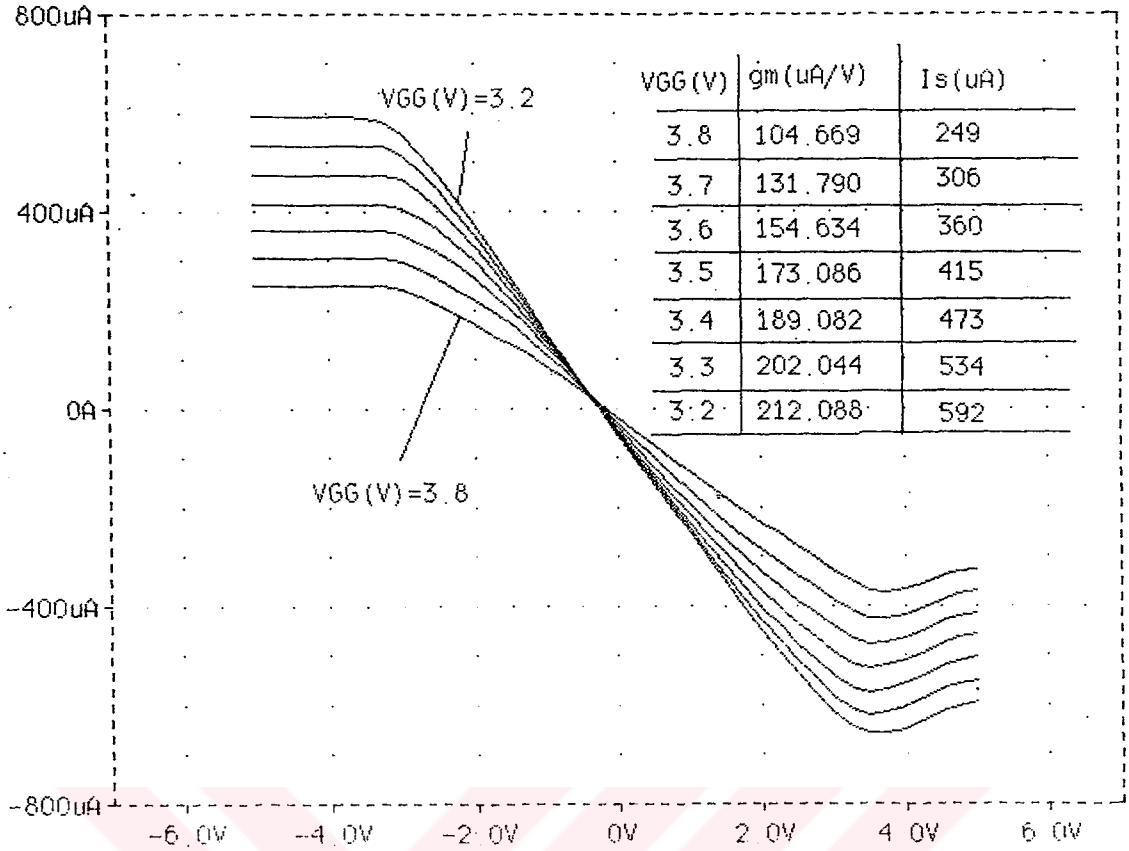
de söylendiği üzere, simetrik OTA yapısı için kullanılan çıkış katının burada da aynı olmasından dolayı bir değişiklik göstermez ve aynı formüller kullanılarak bulunabilir.

ACSP OTA nın g_m-frekans, K_v-frekans, I_o-ΔV_i, V_o-ΔV_i eğrileri şekil 4.25 den 4.28 e kadar olan şekillerde gösterilmiştir. Bu şekillerin bir özeti ise tablo 4.6 den görülebilir.

Tablo 4.6-ACSP OTA özellikleri

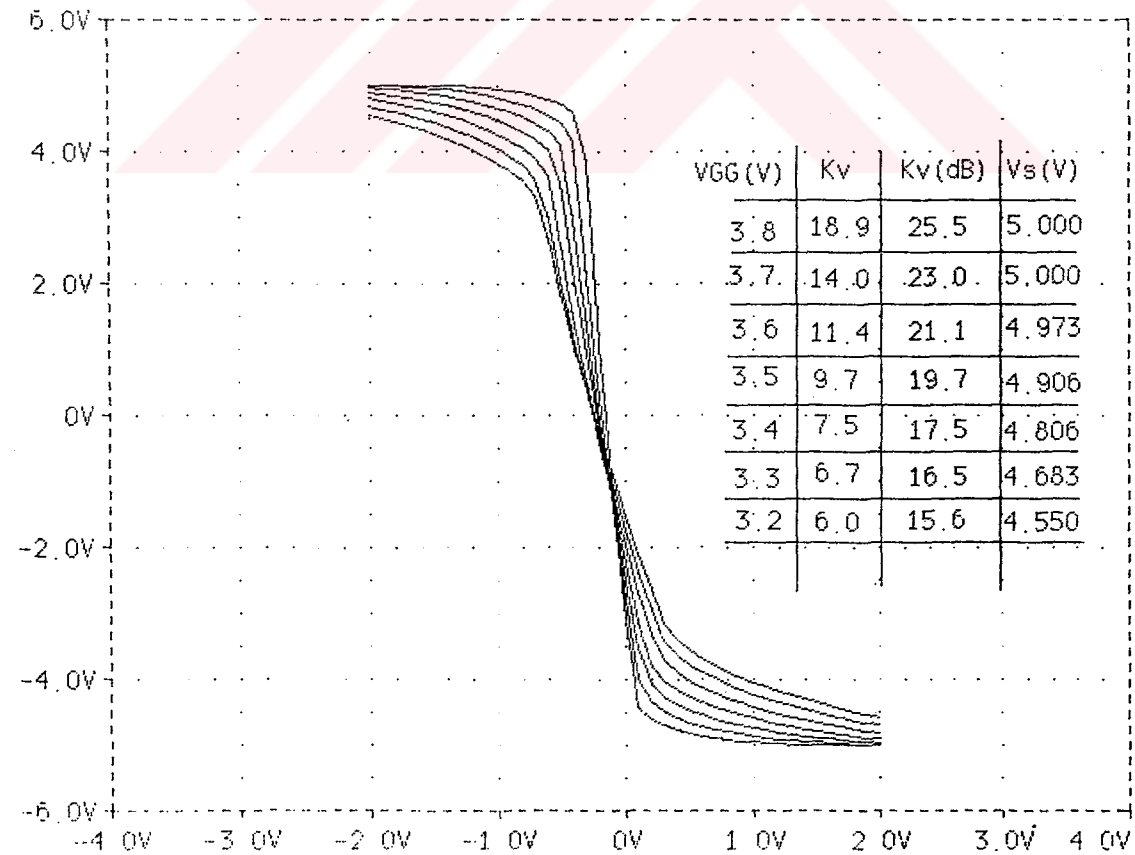
V_{GG}(V)	g_m(A/V)	K_v	K_v(dB)
3.8	104.669μ		
3.7	131.790μ		
3.6	154.634μ		
3.5	173.086μ		
3.4	189.082μ		
3.3	202.044μ		
3.2	212.088μ		

ACSP OTA da kaskod akım aynaları kullanılarak tasarlanan çıkış katının kullanılması durumunda elde edilecek eğim(g_m=155μA/V) değişmemekle birlikte, çıkış direncinin büyüyeceği bir önceki bölümde



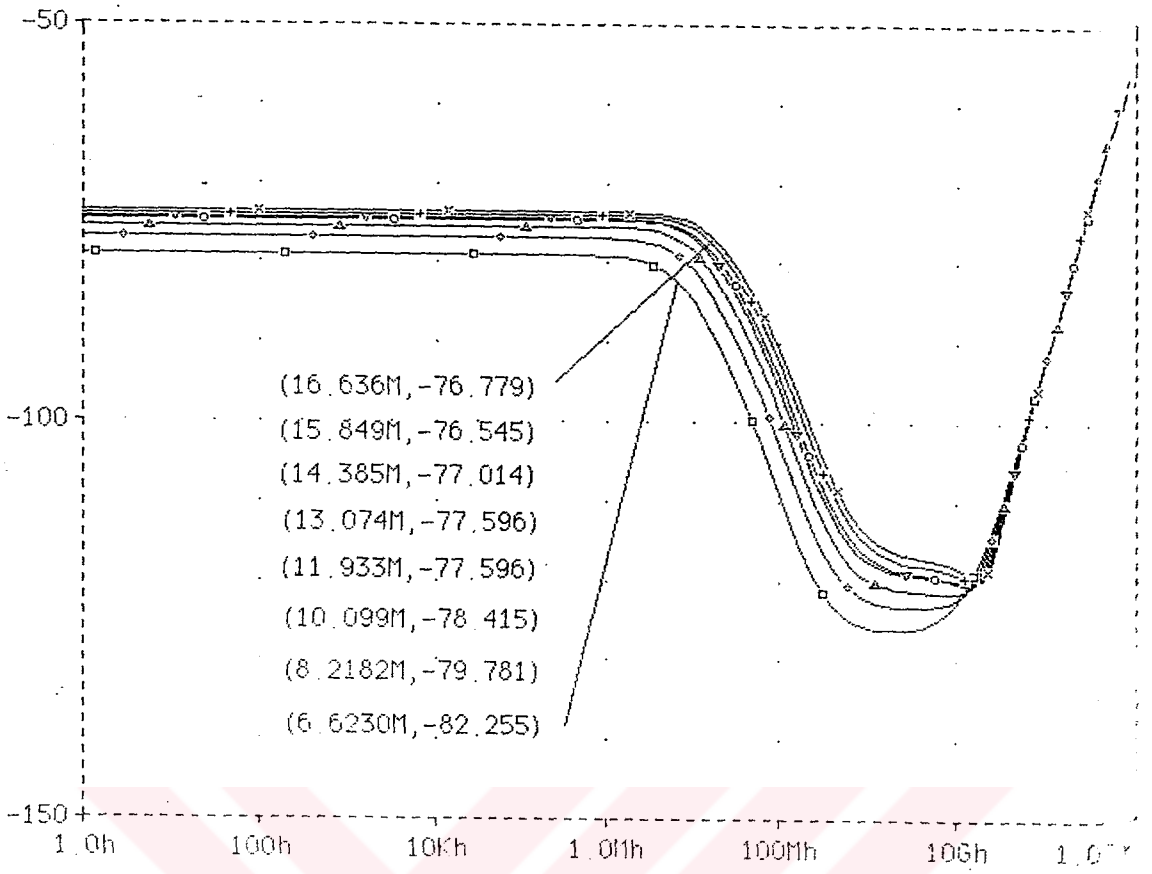
VGG(V)	gm(uA/V)	Is(uA)
3.8	104.669	249
3.7	131.790	306
3.6	154.634	360
3.5	173.086	415
3.4	189.082	473
3.3	202.044	534
3.2	212.088	592

Şekil 4.25 ACSP OTA I_o-ΔV_i Eğrisi

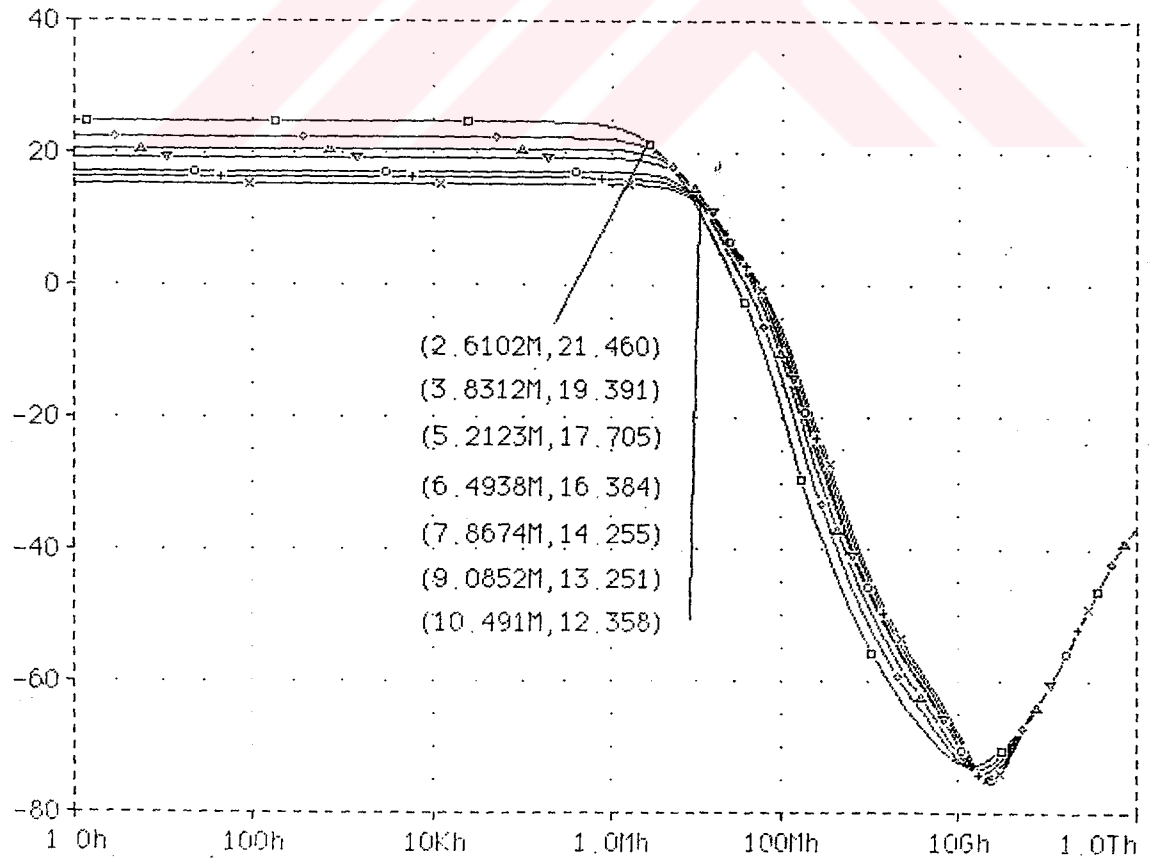


VGG(V)	Kv	Kv(dB)	Vs(V)
3.8	18.9	25.5	5.000
3.7	14.0	23.0	5.000
3.6	11.4	21.1	4.973
3.5	9.7	19.7	4.906
3.4	7.5	17.5	4.806
3.3	6.7	16.5	4.683
3.2	6.0	15.6	4.550

Şekil 4.26 ACSP OTA K_v-ΔV_i Eğrisi



Şekil 4.27 ACSP OTA g_m-frekans Eğrisi



Şekil 4.28 ACSP OTA K_v-frekans Eğrisi

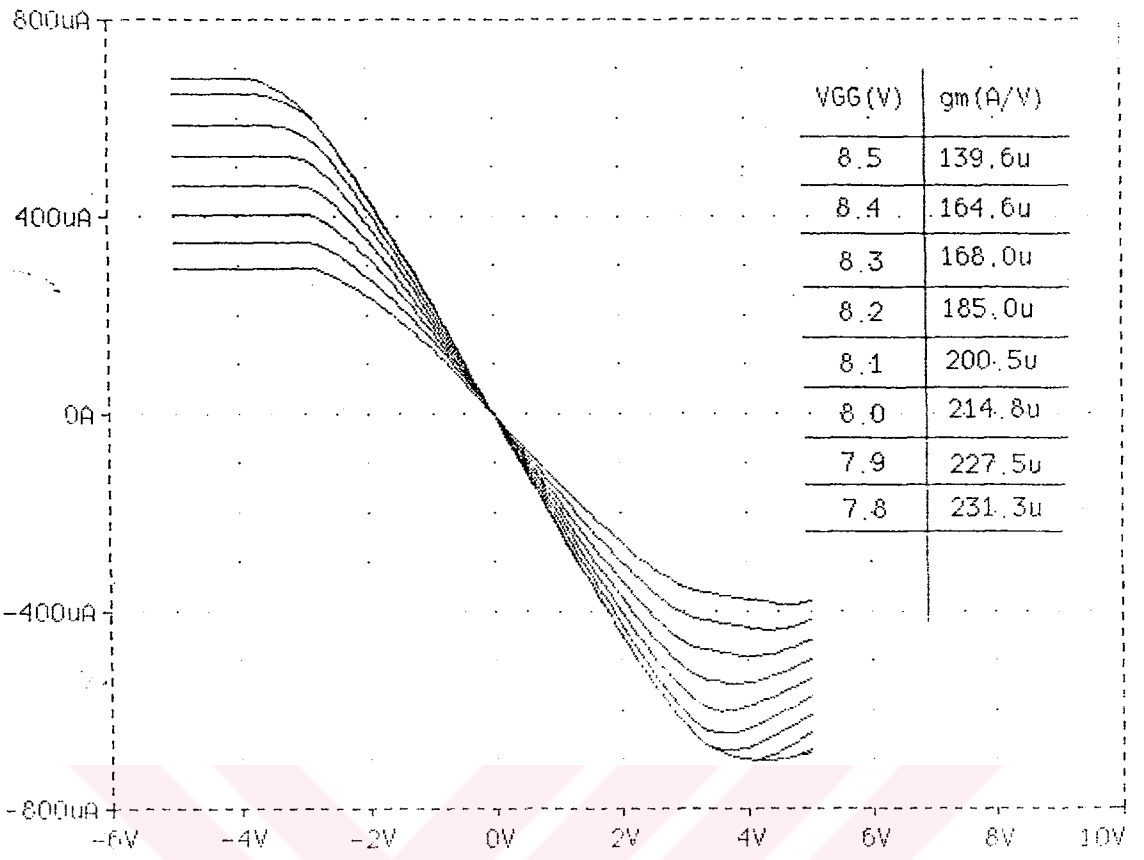
gösterilmişti. Aynı şekilde kaskod akım aynalı ACSP OTA nın boyutları tablo 4.5'deki boyutlarla aynı olacak şekilde ve OTA nın tek başına g_m-frekans, K_v-frekans, I_o-ΔV_i, V_o-ΔV_i eğrileri şekil 4.29 dan 4.32 a kadar olan şekillerde gösterilmiştir. Bu şekillerin bir özeti ise tablo 4.7 de gösterilmiştir.

Tablo 4.7-Kaskod Akım Aynalı ACSP OTA Özellikleri

V_{GG}(V)	g_m(A/V)	K_v	K_v(dB)
8.5	139.6μ	431.4	52.70
8.4	164.6μ	410.1	52.26
8.3	168μ	370.0	51.36
8.2	185μ	323.5	50.20
8.1	200.5μ	277.4	48.90
8.0	214.8μ	232.9	47.40
7.9	227.5μ	191.2	45.60
7.8	231.3μ	178.5	45.00
7.7	231.1μ	178.5	45.00
7.6	231.3μ	178.5	45.00

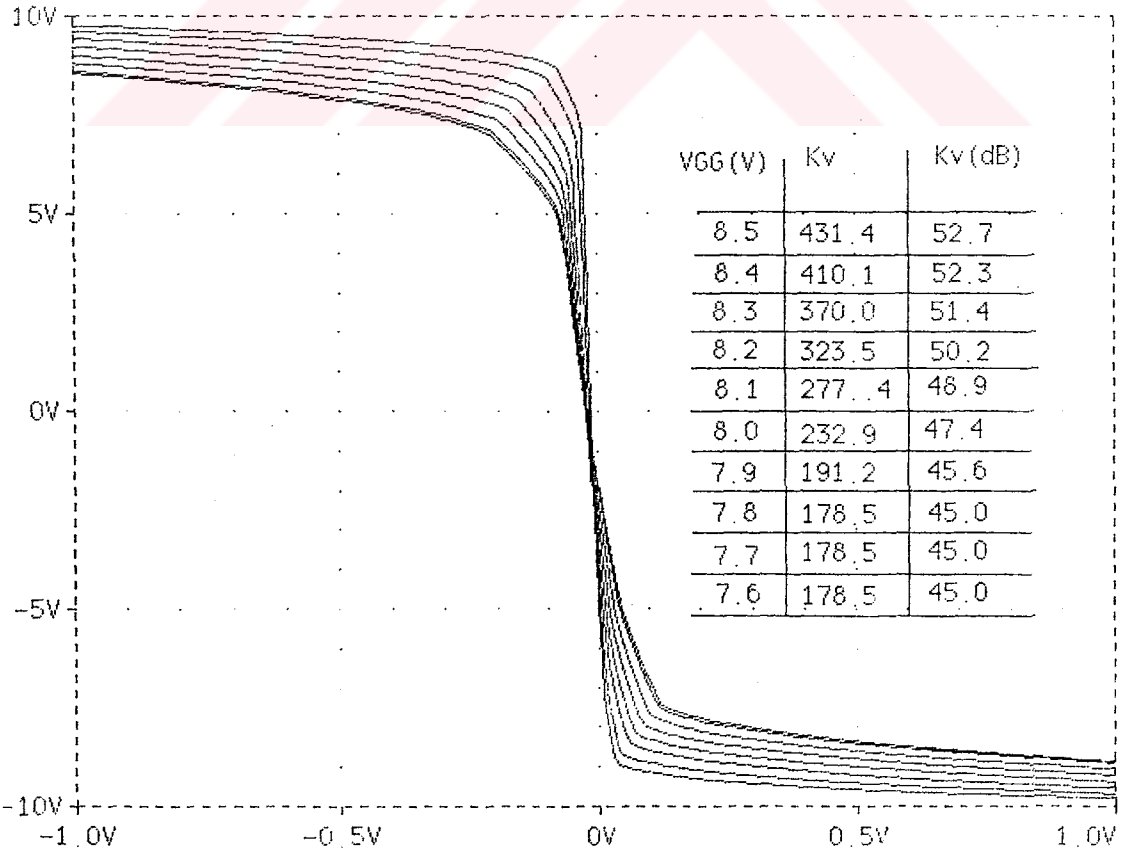
Aynı şekilde g_m=155μA/V eğimini sağlayacak yeni düz akım aynalı simetrik OTA ve kaskod akım aynalı simetrik OTA nın yeni boyutları tablo 4.8 de gösterilmiş, her iki OTA türünün de g_m-frekans, K_v-frekans, I_o-ΔV_i, V_o-ΔV_i eğrileri şekil 4.33 dan 4.40 ye kadar olan şekillerde gösterilmiştir. Bu şekillerin bir özeti ise tablo 4.9 de gösterilmiştir.

Tablo 4.8-Düşük Eğimli Simetrik OTA W ve L boyutları



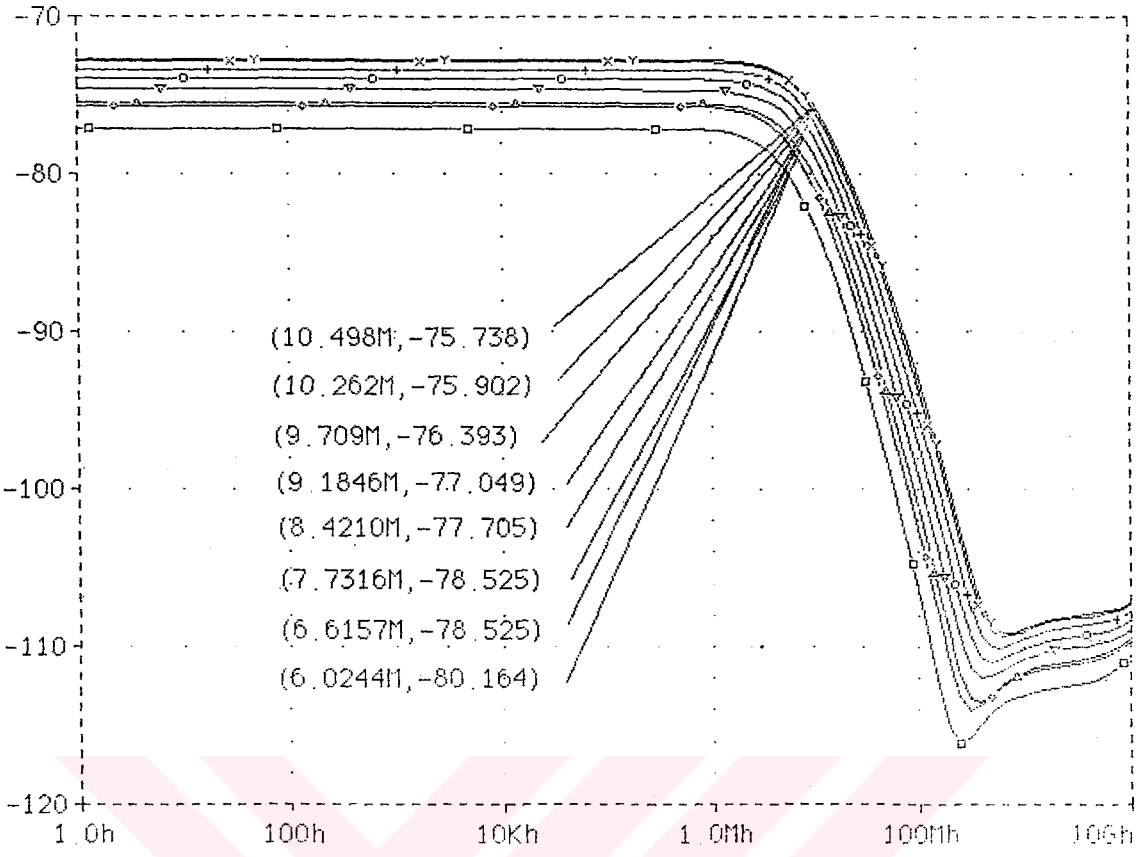
VGG(V)	gm(A/V)
8.5	139.6u
8.4	164.6u
8.3	168.0u
8.2	185.0u
8.1	200.5u
8.0	214.8u
7.9	227.5u
7.8	231.3u

Şekil 4.29 Kaskod ACSP OTA I_o-ΔV_i Eğrisi

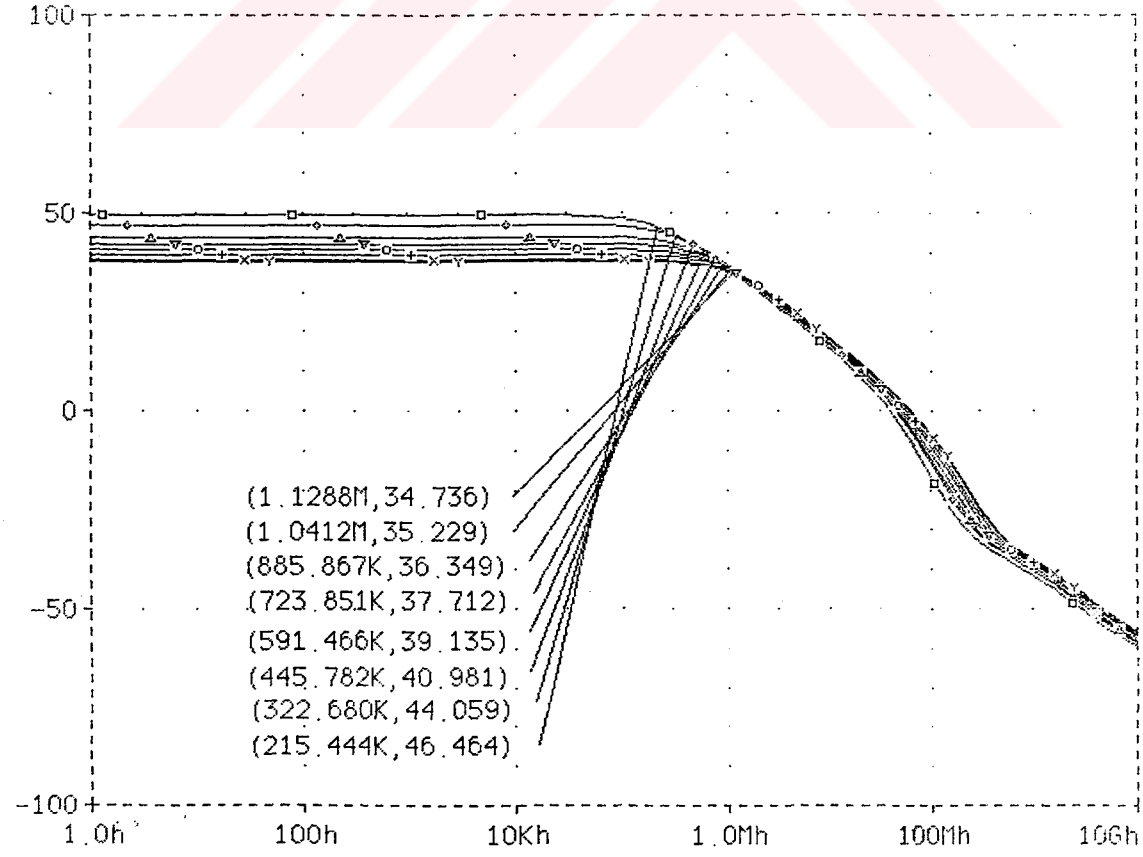


VGG(V)	Kv	Kv(dB)
8.5	431.4	52.7
8.4	410.1	52.3
8.3	370.0	51.4
8.2	323.5	50.2
8.1	277.4	48.9
8.0	232.9	47.4
7.9	191.2	45.6
7.8	178.5	45.0
7.7	178.5	45.0
7.6	178.5	45.0

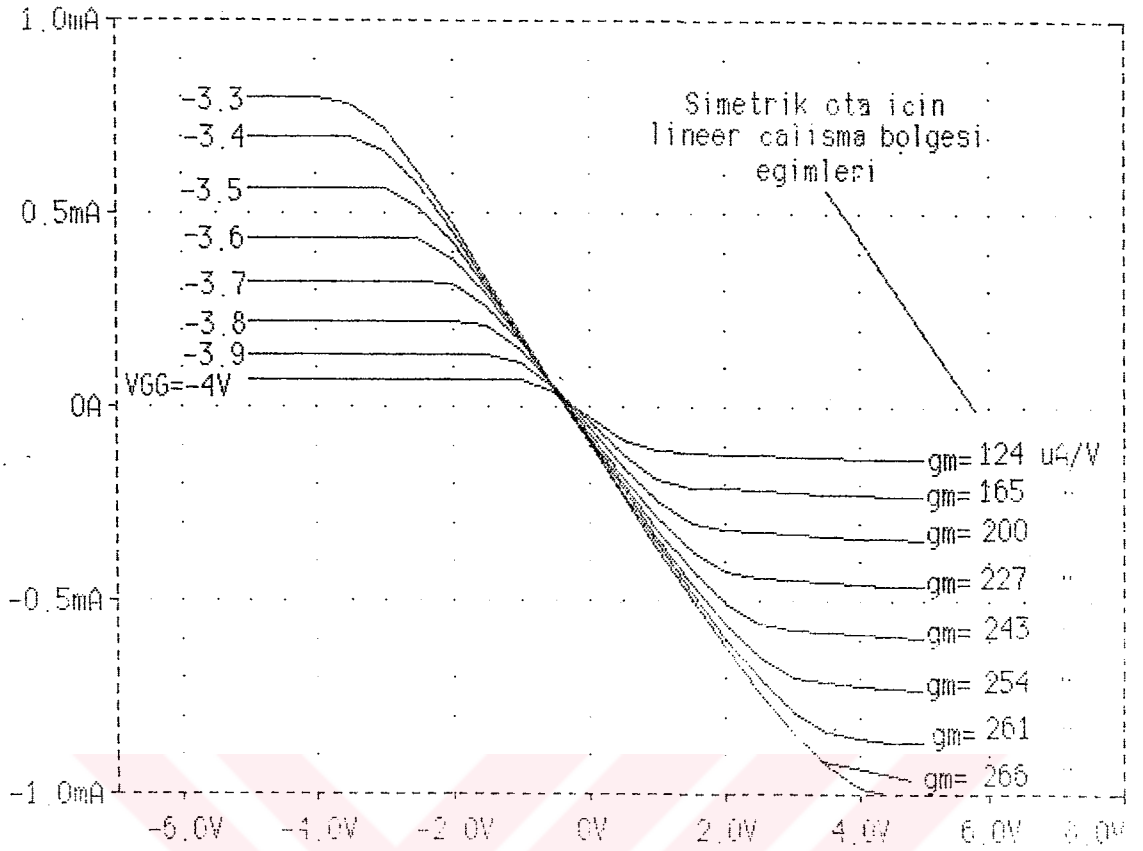
Şekil 4.30 Kaskod ACSP OTA K_v-ΔV_i Eğrisi



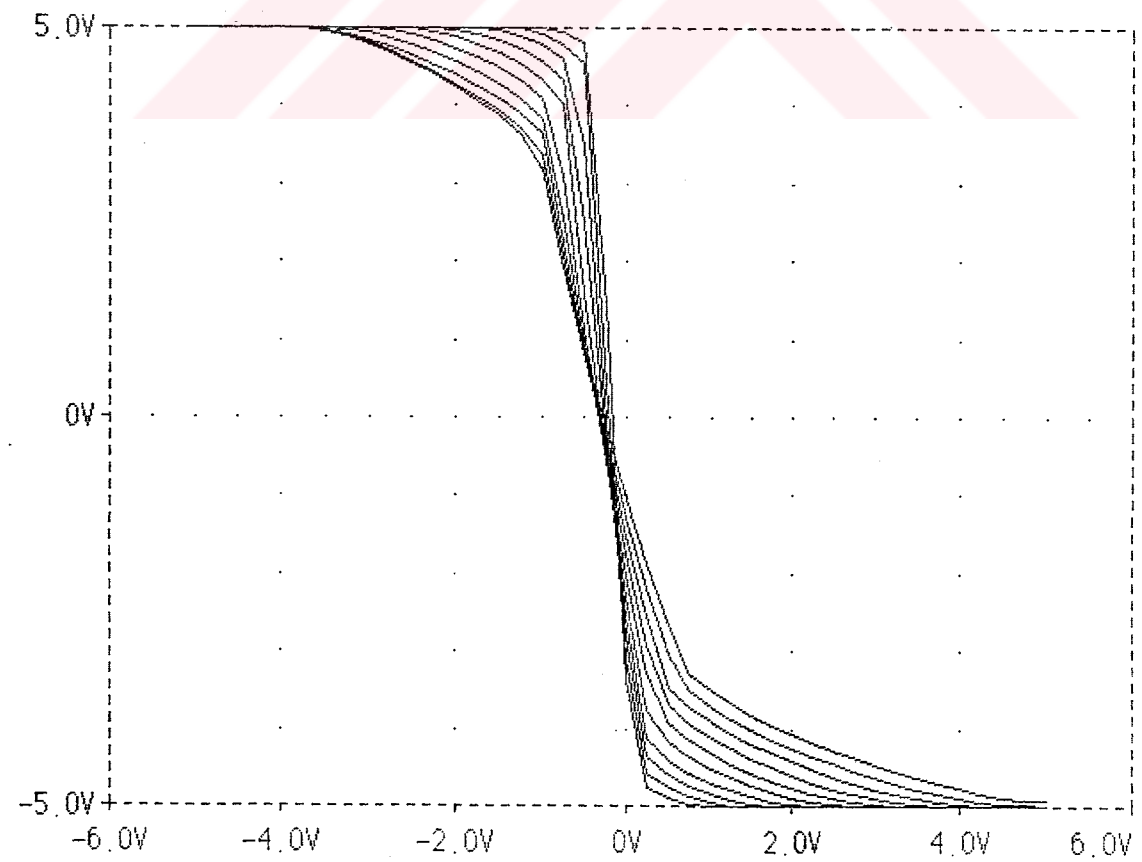
Şekil 4.31 Kaskod ACSP OTA g_m-frekans Eğrisi



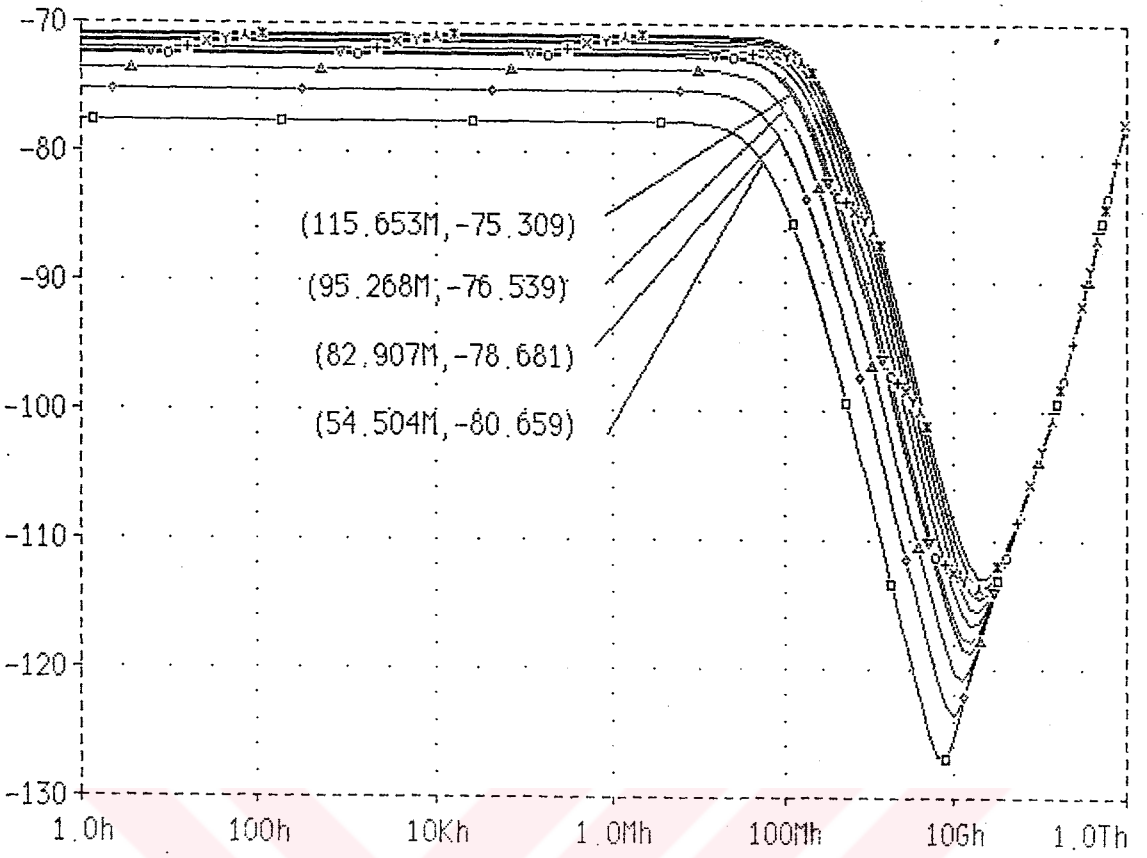
Şekil 4.32 Kaskod ACSP OTA K_v-frekans Eğrisi



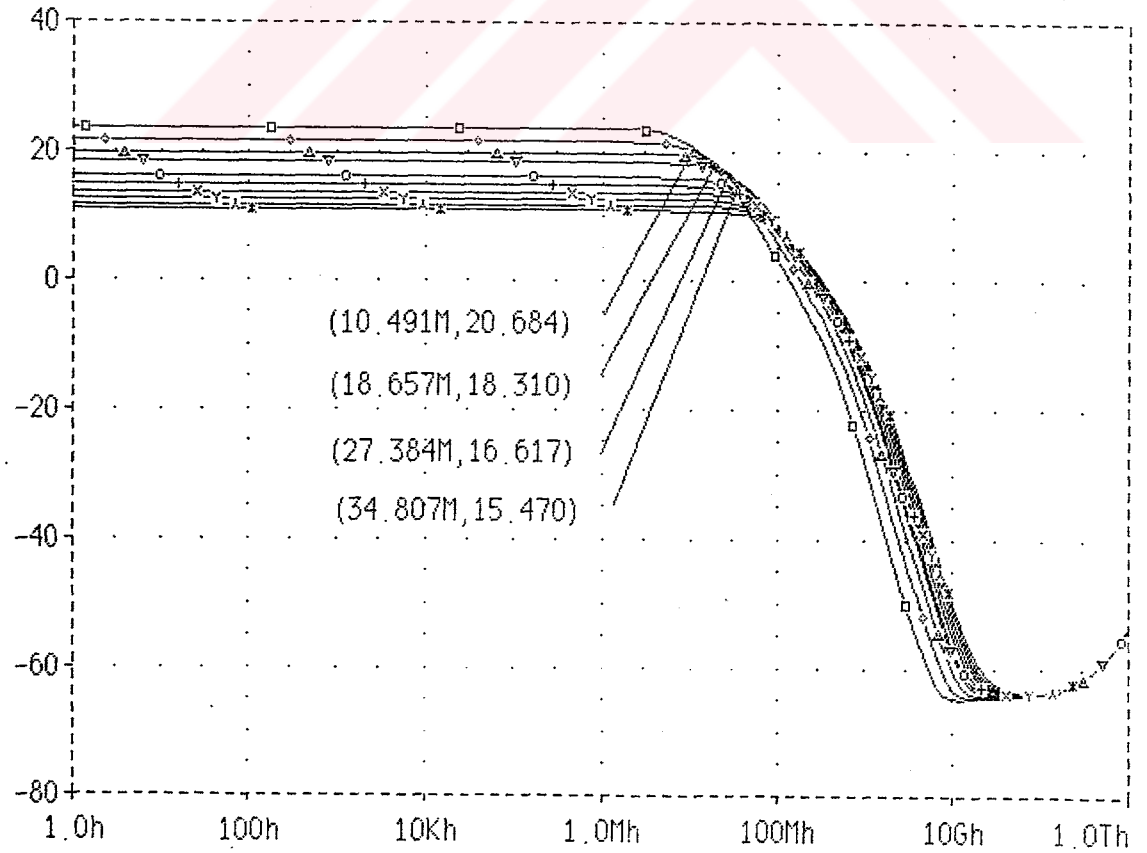
Şekil 4.33 Düşük Eğimli Düz Simetrik OTA I_o'-ΔV_i Eğrisi



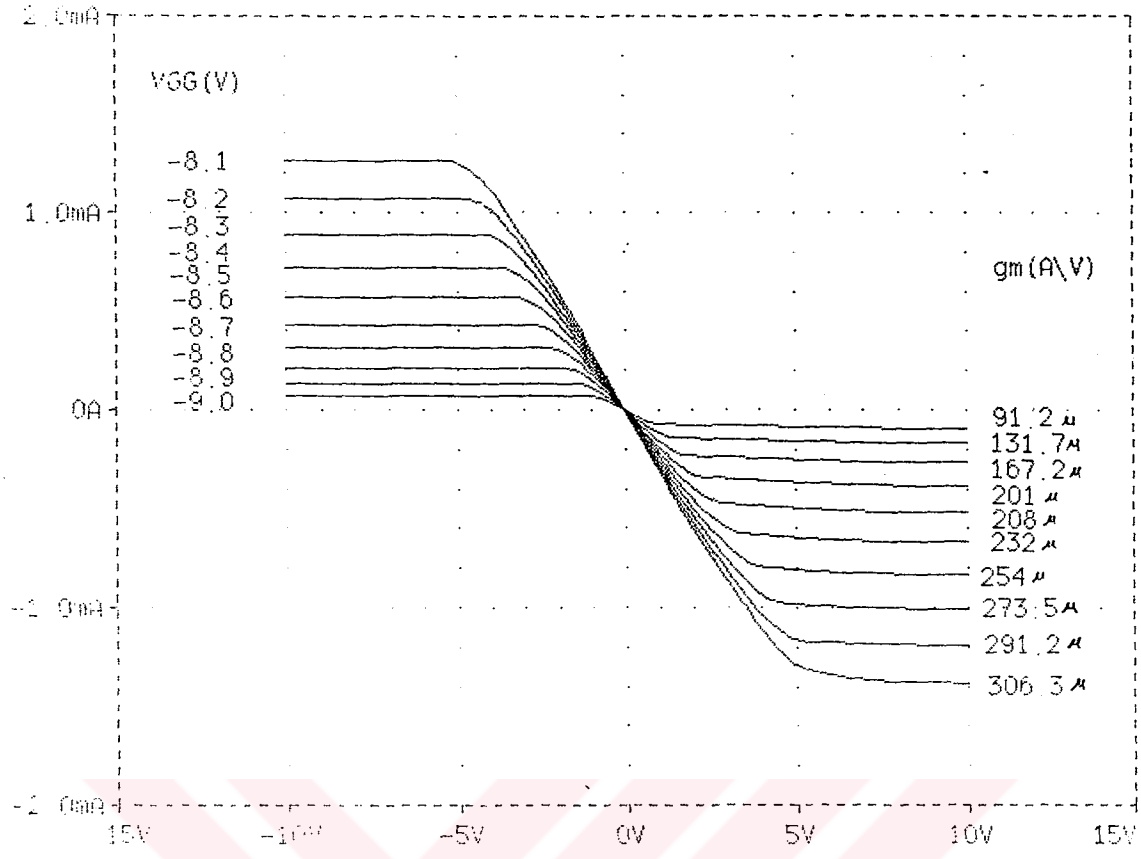
Şekil 4.34 Düşük Eğimli Düz Simetrik OTA K_v-ΔV_i Eğrisi



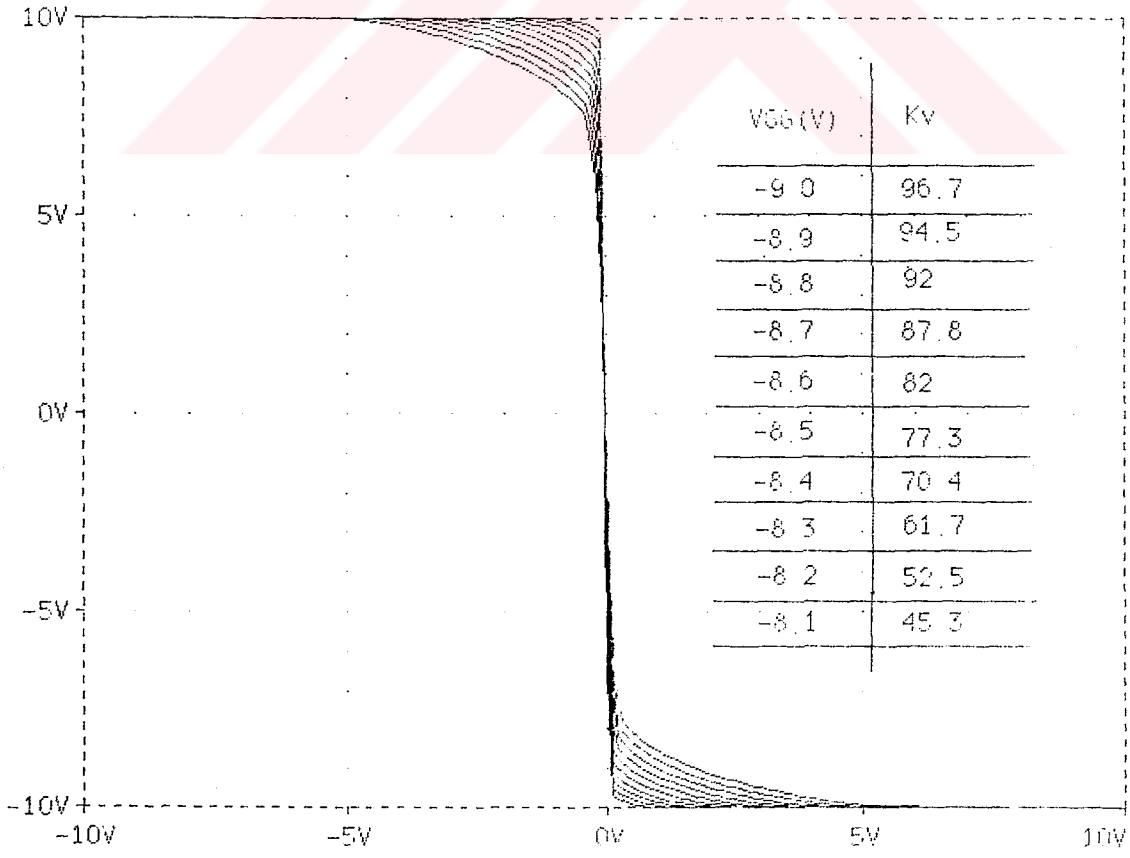
Şekil 4.35 Düşük Eğimli Düz Simetrik OTA g_m-frekans Eğrisi



Şekil 4.36 Düşük Eğimli Düz Simetrik OTA K_v-frekans Eğrisi

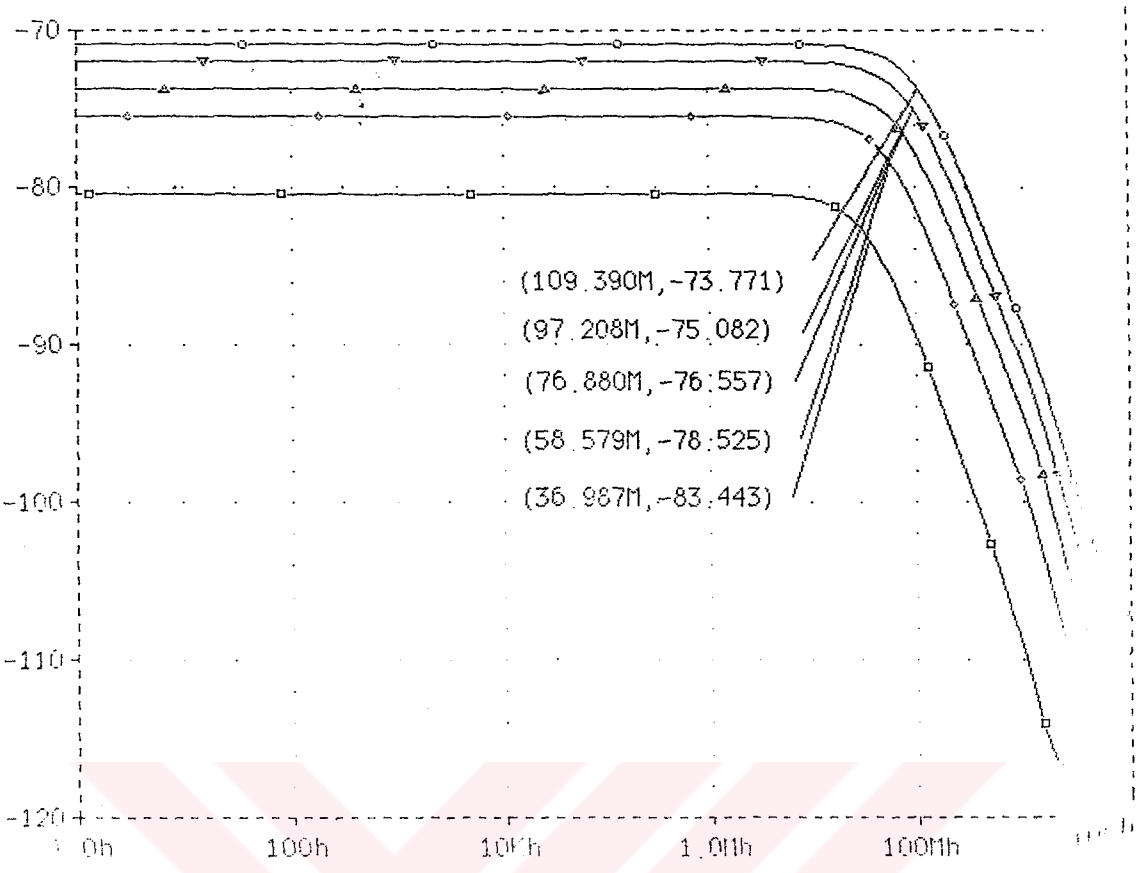


Şekil 4.37 Düşük Eğimli Kaskod Simetrik OTA I_o-ΔV_i Eğrisi

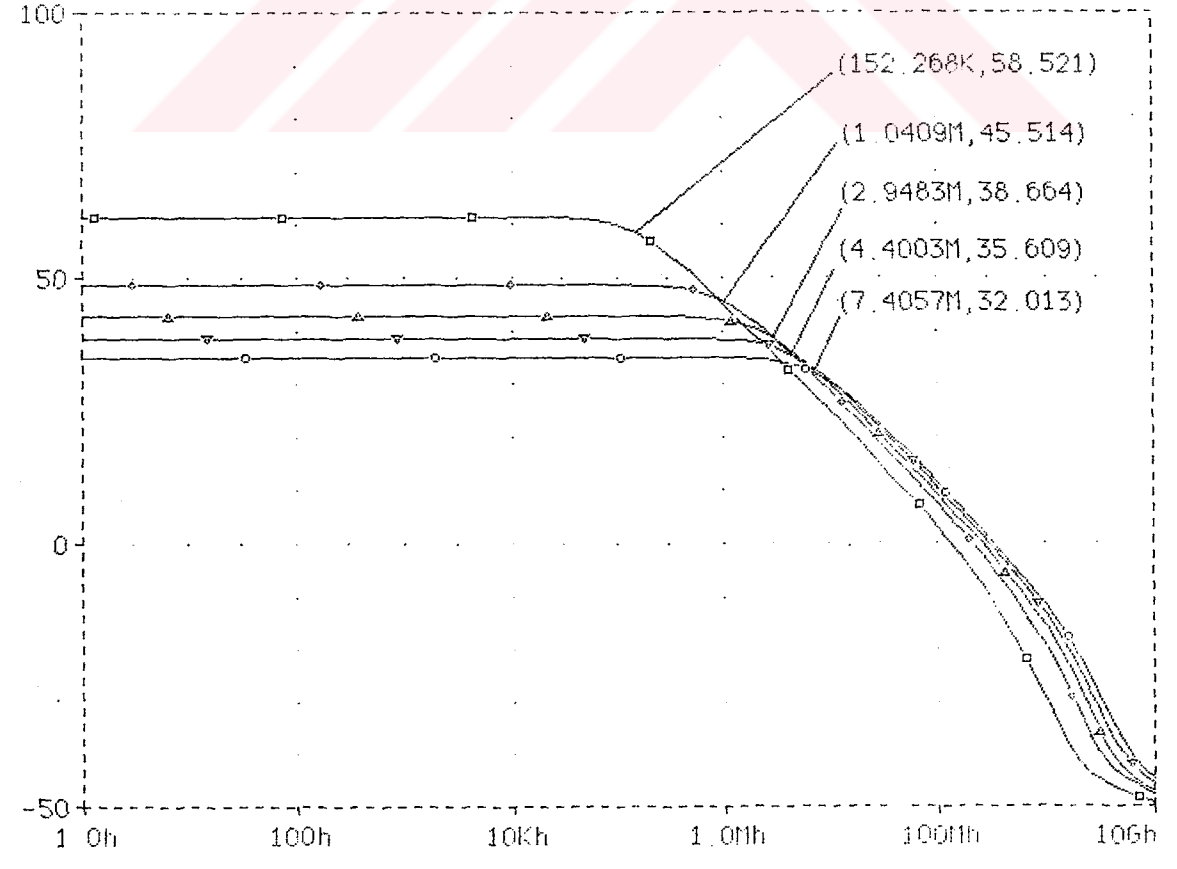


VGG(V)	Kv
-9.0	96.7
-8.9	94.5
-8.8	92
-8.7	87.8
-8.6	82
-8.5	77.3
-8.4	70.4
-8.3	61.7
-8.2	52.5
-8.1	45.3

Şekil 4.38 Düşük Eğimli Kaskod Simetrik OTA K_v-ΔV_i Eğrisi



Şekil 4.39 Düşük Eğimli Kaskod Simetrik OTA g_m-frekans Eğrisi



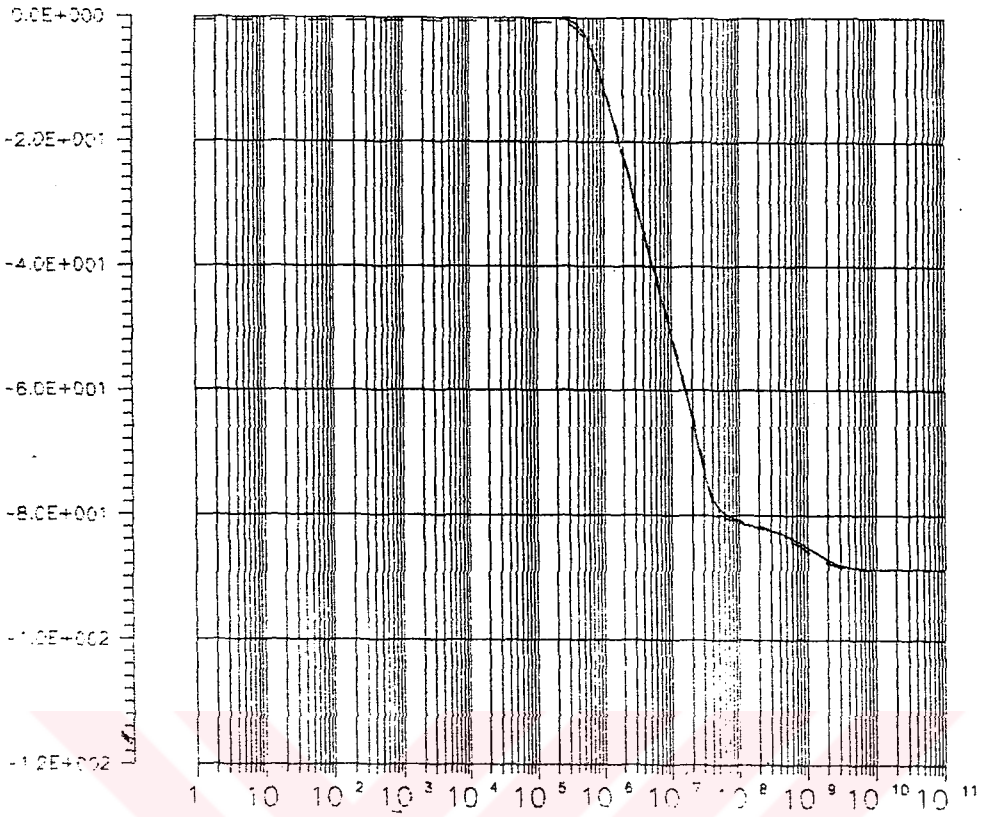
Şekil 4.40 Düşük Eğimli Kaskod Simetrik OTA K_v-frekans Eğrisi

	W(μm)	L(μm)
M1	3	3
M2	12	3
M3	3	3
M4	12	3
M5	12	3
M6	36	3
M7	12	3
M8	36	3
M9	45	3

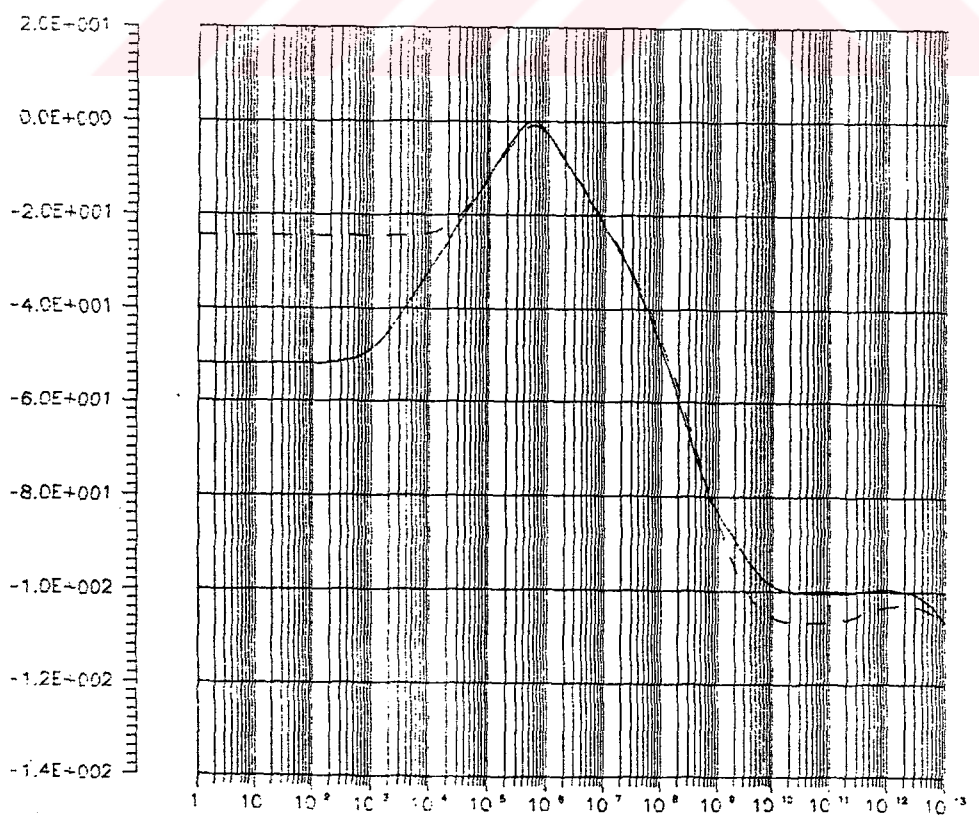
Düz akım aynalı simetrik OTA, kaskod simetrik OTA ve düz akım aynalı ACSP OTA ve kaskod ACSP OTA yapılarıyla, filtrelerden elde edilen frekans eğrileri karşılaştırma yapmak açısından şekil 4.41 den başlayarak gösterilmiştir.

Tablo 4.9-Simetrik OTA ve Kaskod Simetrik OTA Özellikleri

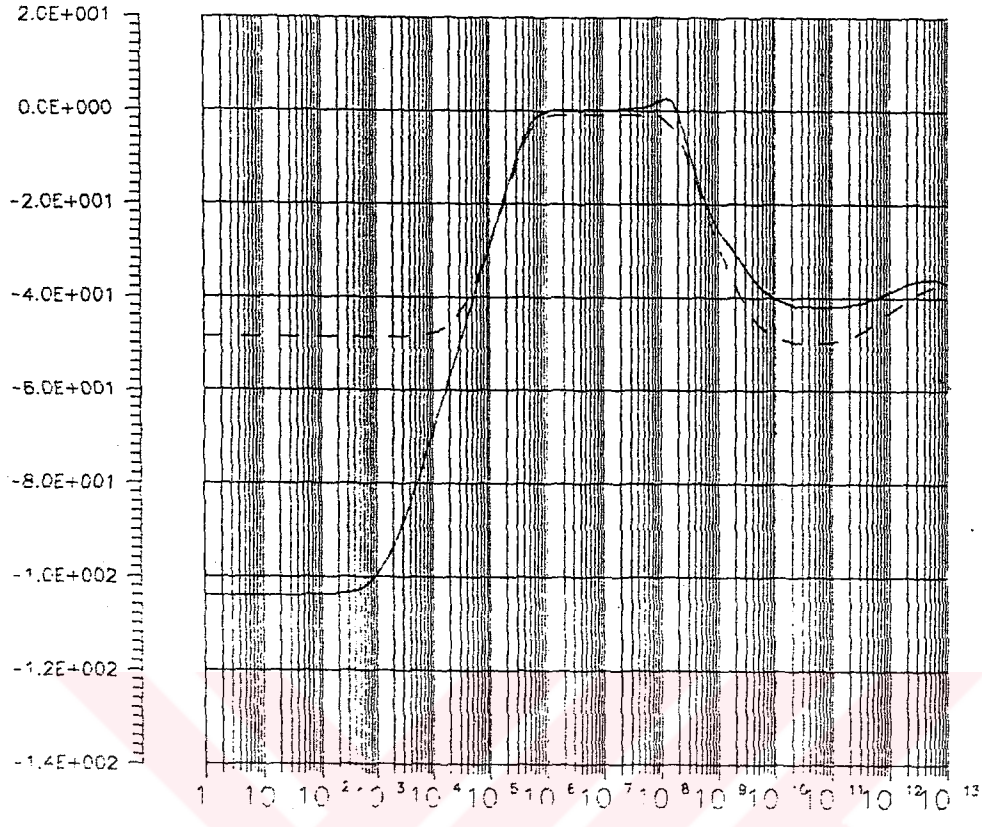
Simetrik OTA			Kaskod Simetrik OTA		
V_{GG}(V)	g_m(A/V)	K_v	V_{GG}(V)	g_m(A/V)	K_v
-3.3	124μ	19.3	-8.1	91.2μ	96.7
-3.4	165μ	14	-8.2	131.7μ	94.5
-3.5	200μ	11.5	-8.3	167.2μ	92
-3.6	227μ	9.1	-8.4	201μ	87.8
-3.7	243μ	7.44	-8.5	208μ	82
-3.8	254μ	5.86	-8.6	232μ	77.3
-3.9	261μ	5.108	-8.7	254μ	70.4
-4	266μ	4.5	-8.8	273.5μ	61.7



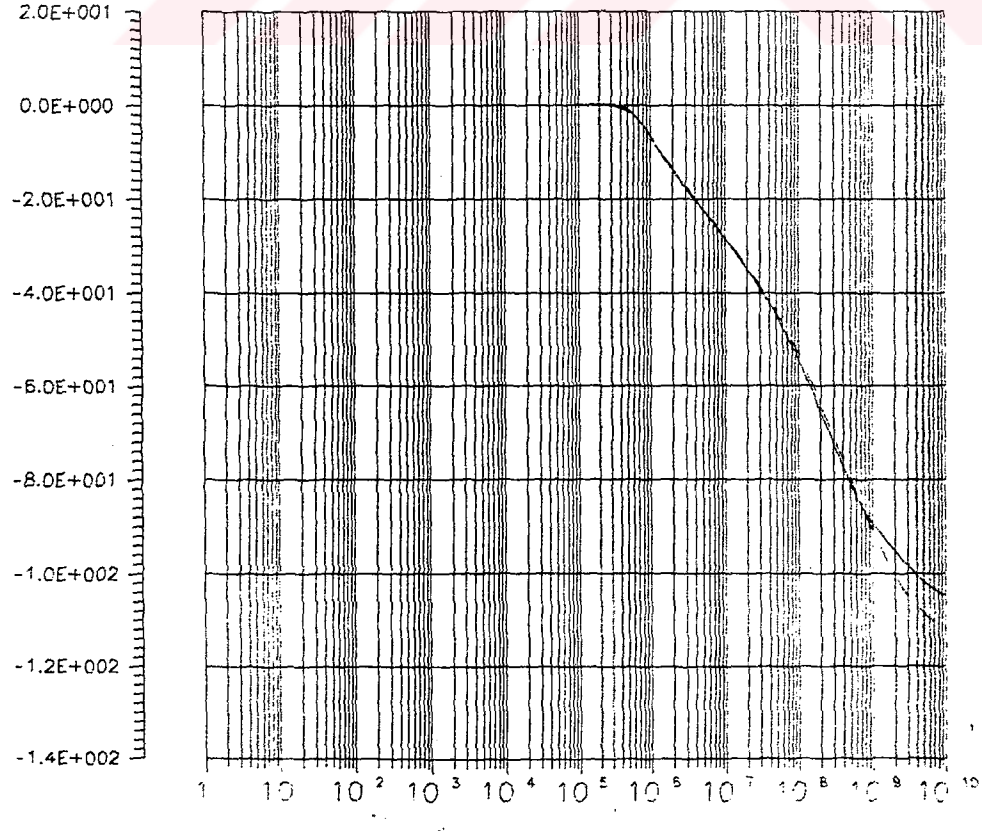
Şekil 4.41 Düşük Eğimli Düz ve Kaskod Simetrik OTA Filtre1 Frekans Eğrileri



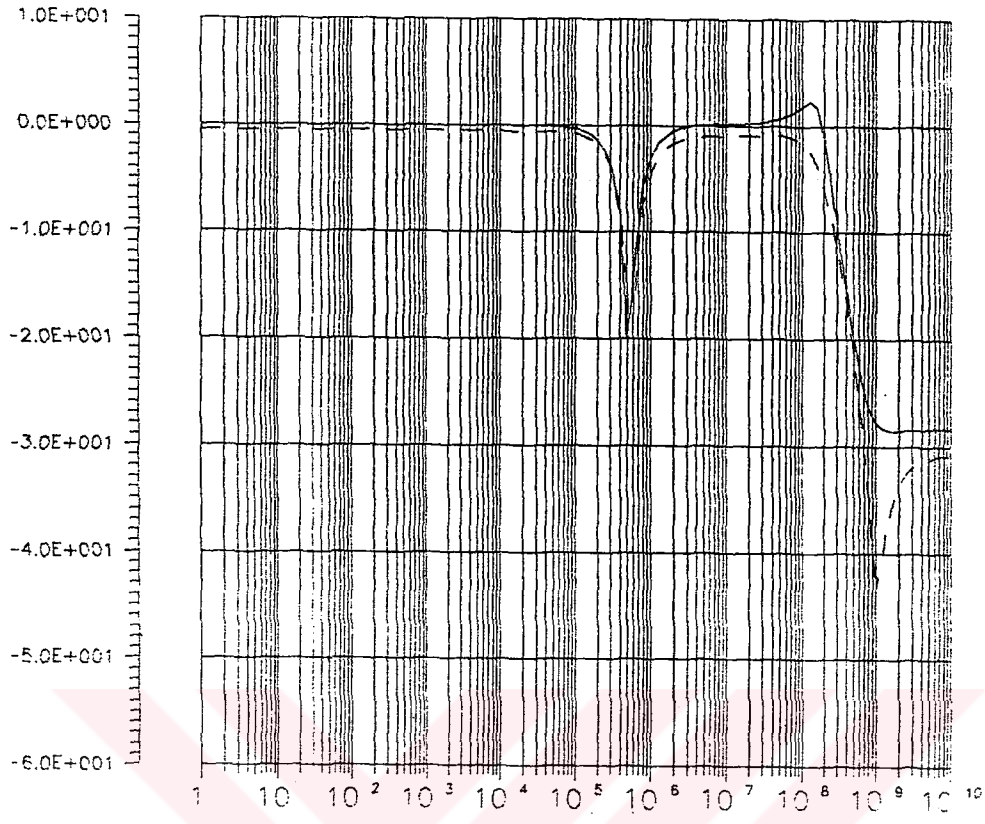
Şekil 4.42 Düşük Eğimli Düz ve Kaskod Simetrik OTA Filtre 2 Frekans Eğrileri



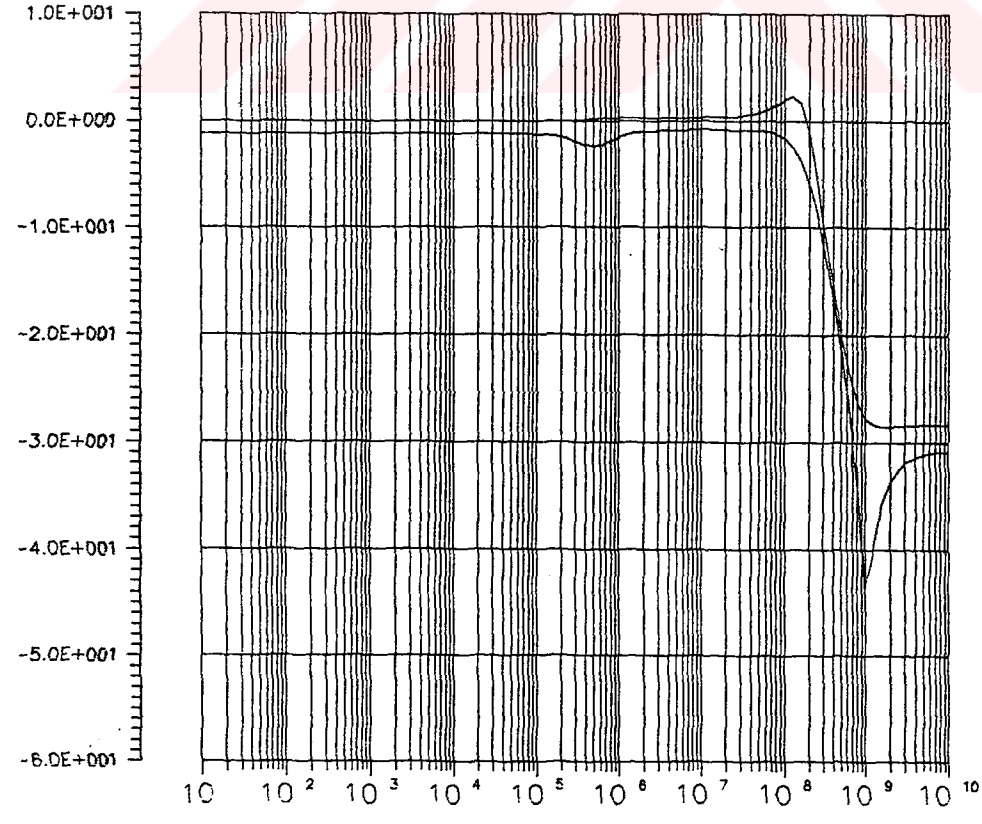
Şekil 4.43 Düşük Eğimli Düz ve Kaskod Simetrik OTA Filtre 3 Frekans Eğrileri



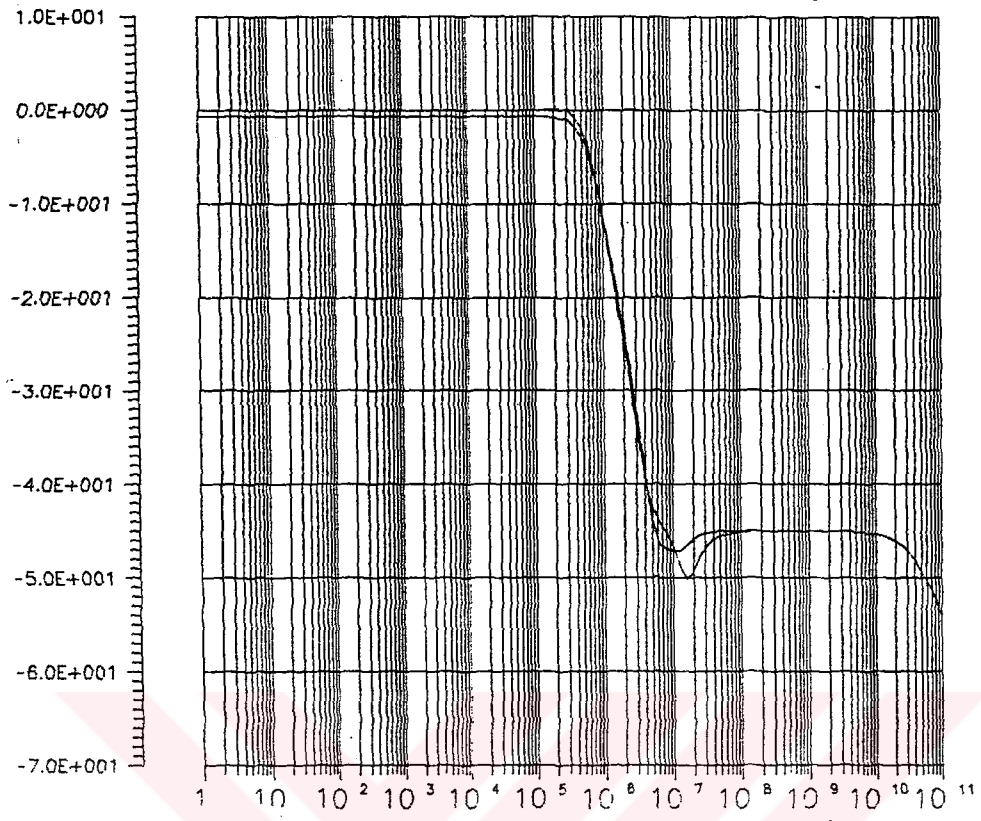
Şekil 4.44 Düşük Eğimli Düz ve Kaskod Simetrik OTA Filtre 4 Frekans Eğrileri



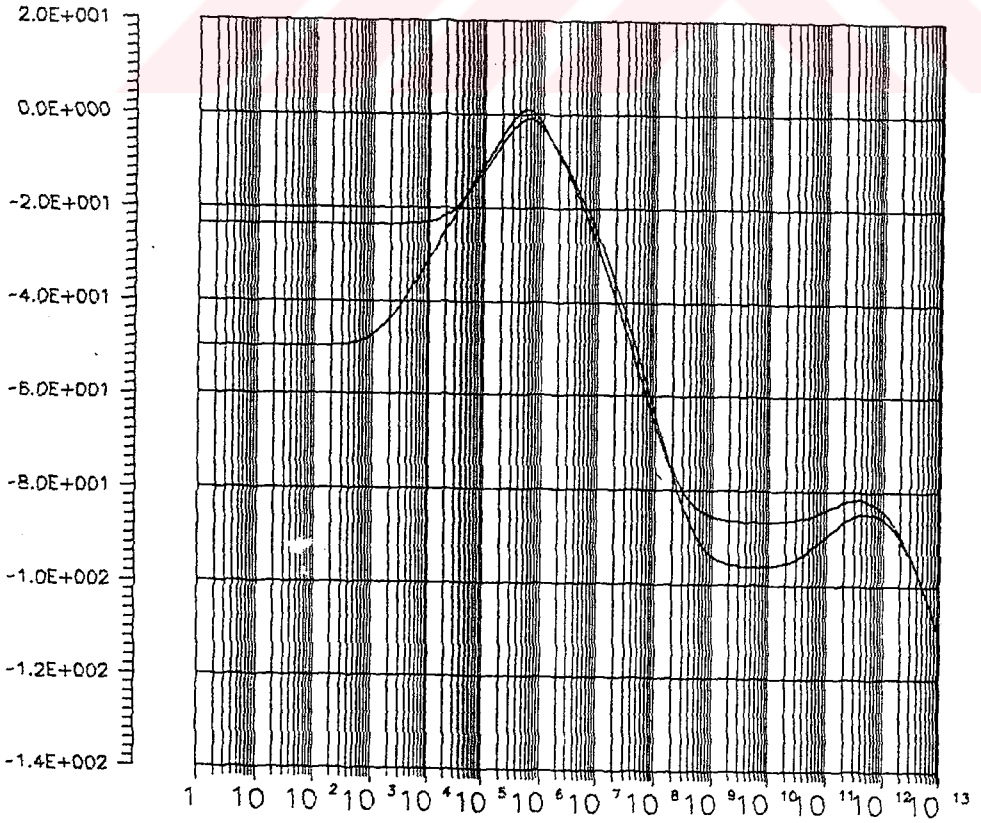
Şekil 4.45 Düşük Eğimli Düz ve Kaskod Simetrik OTA Filtre 5 Frekans Eğrileri



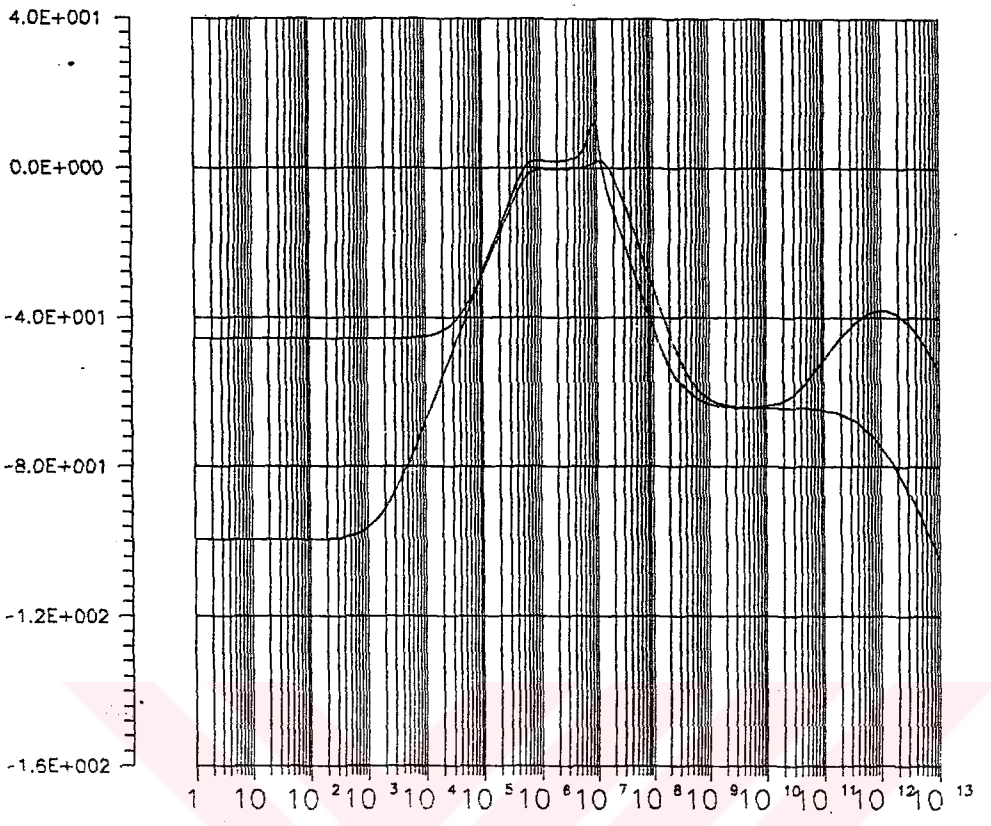
Şekil 4.46 Düşük Eğimli Düz ve Kaskod Simetrik OTA Filtre 6 Frekans Eğrileri



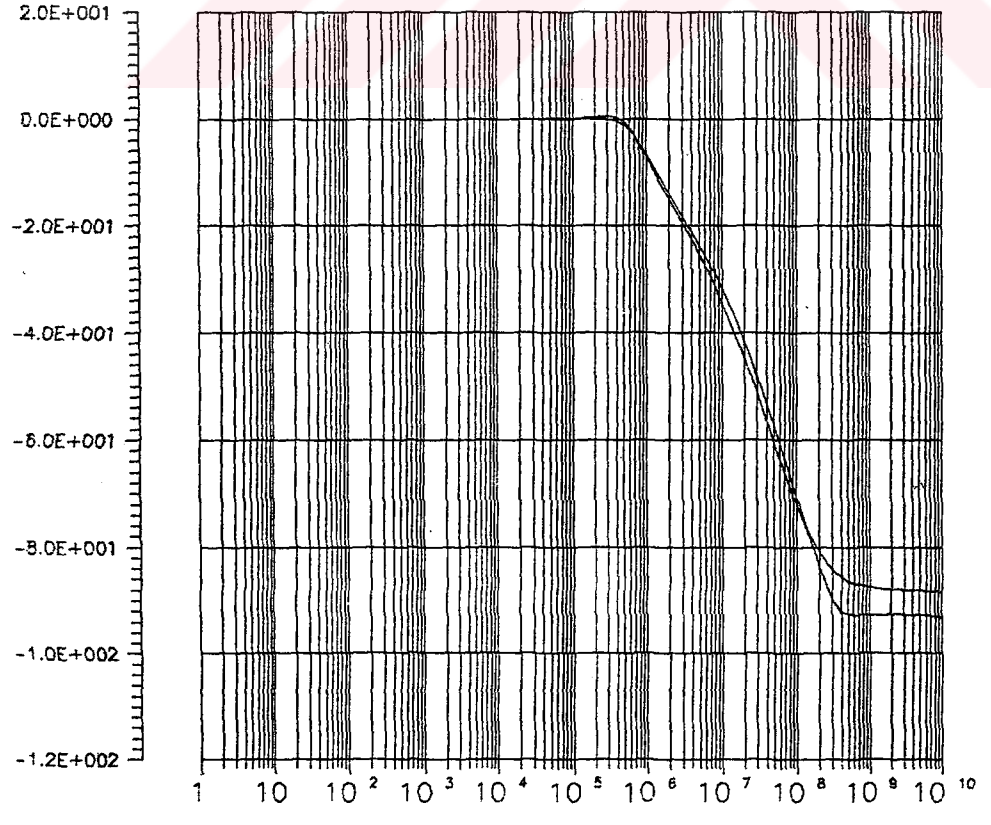
Şekil 4.47 Düz ve Kaskod Akım Aynalı ACSP OTA Filtre1 Frekans Eğrileri



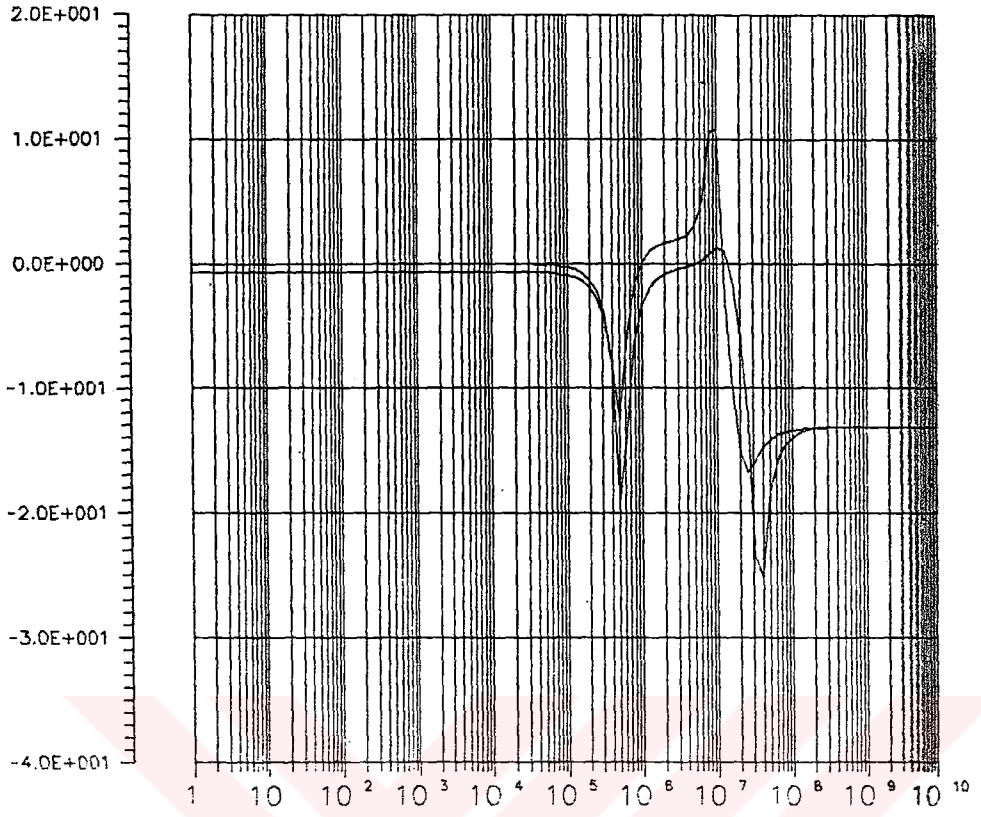
Şekil 4.48 Düz ve Kaskod Akım Aynalı ACSP OTA Filtre 2 Frekans Eğrileri



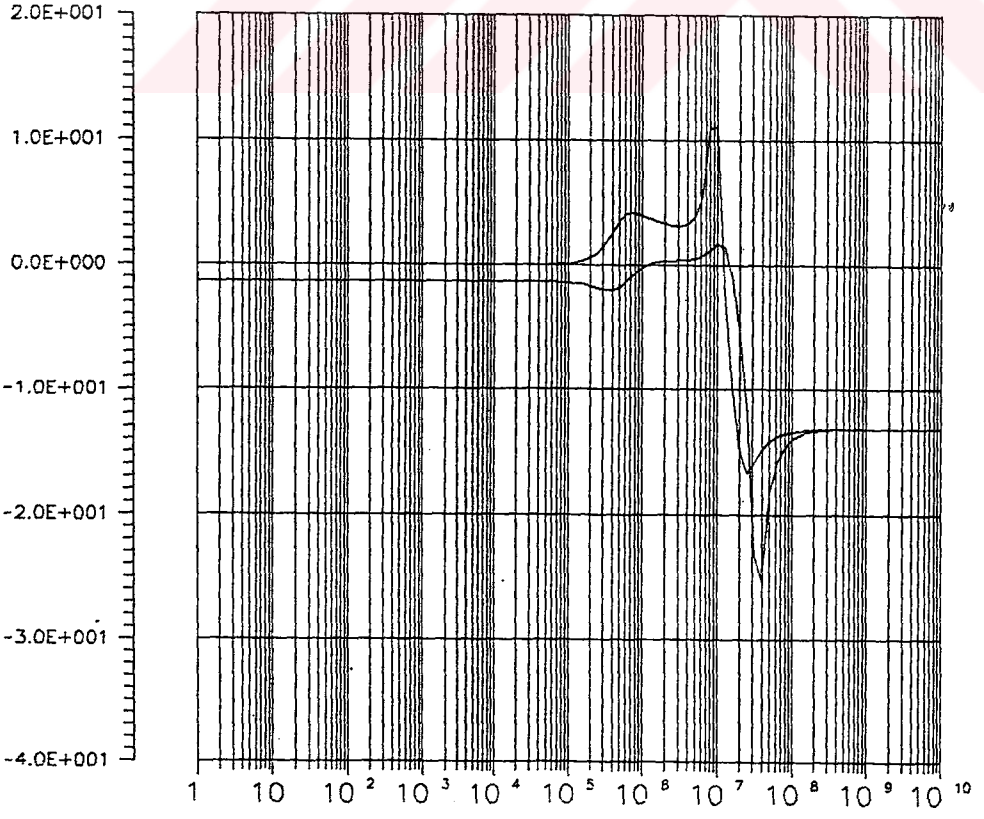
Şekil 4.49 Düz ve Kaskod Akım Aynalı ACSP OTA Filtre 3 Frekans Eğrileri



Şekil 4.50 Düz ve Kaskod Akım Aynalı ACSP OTA Filtre 4 Frekans Eğrileri



Şekil 4.51 Düz ve Kaskod Akım Aynalı ACSP OTA Filtre 5 Frekans Eğrileri



Şekil 4.52 Düz ve Kaskod Akım Aynalı ACSP OTA Filtre 6 Frekans Eğrileri

5-Simülasyon Sonuçlarının Değerlendirilmesi

Bir önceki bölümde yapılan simülasyon sonuçları göz önüne alınarak, çabucak söylenebilecek bir sonuç filtre gerçekleştirmede kullanılacak olan OTA ların çıkış dirençlerinin mümkün olduğu kadar büyük yapılması gerektiğidir. Bu sonuç düz akım aynalı simetrik OTA ve düz akım aynalı ACSP OTA yapıları ile bu OTA ların kaskod akım aynalı yapılarının karşılaştırılmasından kolayca görülebilir. Band geçiren ve yüksek geçiren filtre karakteristiklerinde bu durum açıkca görülmektedir. OTA ların çıkış dirençlerinin hangi değerden daha büyük olması gerektiği ise tamamen bir tasarıncı sorunudur. Bu nedenle filtrelerden istenen performansa göre çıkış direncinin değeri belirlenebilir. Ancak çok açık bir şekilde çıkış direnci ne kadar büyük olursa, band geçiren ve yüksek geçiren filtre karakteristiklerinde, alçak frekanslardaki zayıflatma da o kadar çok olacaktır. Aynı şekilde büyüyen çıkış direnci ile filtrelerdeki w_p ve Q hatalarının da azaldığı gözlenmektedir. Hemen hemen her analog devrenin temel sorunlarından biri olan lineerlik ise doğal olarak OTA ların lineerlik ölçütlerine sıkı sıkıya bağlıdır. OTA ların özellikle $g_m(\Delta V_i)$ parametresi, sabit bir kontrol gerilimi için g_{m0} şeklinde sabit bir değerde olması istenir. Ancak bu sabit g_m değerini sağlamak pratikte pek mümkün değildir. Kabaca OTA ların eğimi g_m, giriş gerilim farkı ΔV_i ile değiştiği düşünülebilir. Bu değişim ne kadar az olursa, o kadar iyi bir lineerlik elde edilebilir. Bu nedenle lineerleştirilmiş bir OTA olan ACSP OTA nın filtrelerdeki performansında çıkış işareti bakımından daha az bir harmonik distorsiyon elde edilir. Ancak lineerleştirme için kullanılan fazladan tranzistorlar nedeniyle devreye giren parazitik kapasiteler devrenin frekans bandını daraltır. Lineerleştirilmiş OTA ların temel sorunlarından biri bu daha dar banddır. Bu nedenle, tasarlanacak filtreler belli bir frekansın üzerinde çalıştırılamazlar.

6-Sonuç

Bölüm 2 de OTA lar için ideal olmamadan kaynaklanan bazı sorunlar incelenmiş, daha sonraki bölümlerde ise belli standart OTA yapıları(simetrik ve ACSP) kullanılarak simülasyon yapılmıştır. Bu simülasyonların bir önceki bölümde değerlendirilmesinden kolayca anlaşılacağı üzere, filtrelerde kullanılacak OTA lar ne kadar ideale yakınsalar, o kadar beklenen filtre özellikleri elde edilecektir. Ancak pratikte tümdevre teknolojileri ile elde edilecek olan OTA yapıları idealden sapmalar oluşturacağı için, filtre karakteristiklerinde değişiklikler oluşturacağı açıktır.

Filtre karakteristiklerinde oluşacak bu değişiklikler kısaca w_p, Q hataları, frekans eğrisinde yeterince zayıflatmama, kazanç hataları, vs. şeklinde sıralanabilir. Pek çok kullanıcı burada ele alınmış olan filtrelerden çok farklı özellikler isteyebilir. Örneğin bir amatör tasarımcı için oldukca mütevazi bir filtre kullanmak yeterli olabilirken, bir başkası için çok daha iyi performans gösteren bir filtre tasarlamak önemli olabilir. Bu nedenle denenmiş olan bu filtrelerin, kullanılacak olan ideal olmayan OTA ların özelliklerine göre ne kadar ideal filtre karakteristiklerinden sapma gösterdiği, örneğin OTA nın çıkış direncine bağlı olarak filtrenin zayıflatmasının ne kadar arttığına dair kriterlerin çıkarılması uygun olacaktır.

Burada yapılmış olan filtrelerin denenmesinden sonra gelecek olan adım bu karakterizasyon ya da kriter çıkarma işlemidir. Böylece filtrelerden beklentilerini belirleyen kullanıcı, bu beklentileri doğrultusunda, nasıl bir OTA kullanması gerektiğini bulabilecektir.

KAYNAKLAR

[1] WILSON G. , CHAN P.K., "Comparison of four transconductors for fully integrated filter application", IEE Proceedings, Vol. 138, No. 6, December 1991, pp. 683-688

[2] NEDUNGADI A. P. and WISWANATHAN, "Design of linear CMOS transconductance elements", IEEE Trans., 1984, CAS-31, pp. 891-894

[3] ACAR C., ANDAY F., KUNTMAN H.,"On the realizations of OTA-C filters", Technical University of İstanbul, Mart 1992

[4] KRUMMENACHER F. and JOEHL N., "A 4 Mhz CMOS continuous-time filter with on-chip automatic tuning", IEEE J. Solid-State Circuits, June 1988, Vol. 23, pp. 750-757

[5] SEEVINCK E. and WASSENAR R. W., "A versatile CMOS linear transconductor/square-law function circuit", IEEE J. Solid-State Circuits, June 1987, Vol. SC-22, pp. 366-377

[6] KUNTMAN H., "Analog tümdevre tasarımı", Sistem yayıncılık ve mat., Ekim 1992

[7] BULT K. and WALLINGA H., "A class of analog CMOS circuit based on the square-law characteristic of an MOS transistor in saturation", IEEE J. Solid-State Circuits, Vol. SC-22, No. 3, June 1987, pp.357-365

[8]GEIGER R. L. and SANCHEZ-SINENCIO E., " Active filter design using operational transconductance amplifiers: A tutorial", IEEE Circuits Dev. Mag., Mar. 1985, Vol. 1, pp. 20-32

[9] MARTINEZ J. S. and STEYAERT M: S. J.," A large-signal very low-distortion transconductor for high-frequency continuous-time filters", IEEE J. Solid-State Circuits, Vol.26, No. 7, July 1991, pp.946-955

[10] TORRANCE R. R:, VISWANATHAN T. R. and HANSON J. V.," CMOS voltage to current transducers", IEEE Trans. Circuit and sys., Vol. CAS-32, No. 11, Nov. 1985, pp.1097-1104

[11] KHORRAMABADI H. and GRAY P. R.," High-frequency CMOS continuous-time filters", IEEE J. Solid-State Circuits, Vol. SC-19, No. 6, Dec. 1984, pp. 939-948

T.C. YÜKSEKÖĞRETİM KURULU
DOKÜMANTASYON MERKEZİ

ÖZGEÇMİŞ

Levent Öğdüm

19 Mart 1968 tarihinde Ankara'da doğdu. Eskişehir Millizafer İlkokulunu bitirdi. Orta ve lise eğitimini Eskişehir Anadolu Lisesinde tamamladı. 1986 yılında İstanbul Teknik Üniversitesi Elektrik-Elektronik Fakültesi, Elektronik ve Haberleşme Mühendisliği bölümüne girmiştir. Bu bölümden 1991 yılında mezun olmuş ve aynı yıl yüksek lisans öğrenimine başlamıştır. Halen bu bölümde Elektronik anabilim dalında araştırma görevlisi olarak görev yapmaktadır.